

**УДК 681.3**

**Б-74**

**Богодистова Е. С., Долгов И. С., Желенков Б. В. Исследование цифровых схем в лабораторном комплексе с использованием системы NI ELVIS II. Учебное пособие. – М.: МИИТ, 2012. – 224с.**

Кафедра «Вычислительные системы и сети» имеет давние традиции преподавания схемотехники, у основания которых стоял Бесков Б. А., которые развивали Грамолин В. В., Мамченко А. Е., Шамров М. И. и поддерживают в настоящее время сотрудники кафедры. Данное пособие базируется на сложившейся на кафедре методике рассмотрения и преподавания применительно к использованию новых технических и программных средств на базе передовой технологии National Instruments и других зарубежных фирм.

Анализируются особенности систем сбора данных, принципы построения и функционирования системы NI ELVIS II. Разработаны подробные инструкции по расчетам и выполнению на базе NI ELVIS II экспериментов в лабораторных работах и курсовом проектировании.

Учебное пособие предназначено для студентов специальности «Вычислительные машины, комплексы, системы и сети», направлений подготовки «Информатика и вычислительная техника», «Информационная безопасность» и родственных специальностей.

Рецензенты:

Первый заместитель генерального директора  
ОАО «НИИАС», доктор техн. наук

Е.Н.Розенберг.

Зав. кафедрой ПВК МАТИ  
кандидат техн. наук, профессор

В.В. Шилов.

**© ФГБ ОУ ВПО  
“Московский государственный  
университет путей сообщения”, 2012**

## Оглавление

<b>1. ВВЕДЕНИЕ .....</b>	<b>7</b>
1.1. ЛАБОРАТОРНЫЙ КОМПЛЕКС ДЛЯ ИССЛЕДОВАНИЯ ЦИФРОВЫХ СХЕМ КАК ИЗМЕРИТЕЛЬНАЯ СИСТЕМА И УСТРОЙСТВО СБОРА ДАННЫХ....	7
1.2. СТРУКТУРА ИЗМЕРИТЕЛЬНОЙ СИСТЕМЫ В МЕТОДОЛОГИИ КОМПАНИИ NATIONAL INSTRUMENTS (NI) .....	11
1.3. ВИДЫ ОСЦИЛЛОГРАФОВ.....	14
1.4. ЧАСТОТА ДИСКРЕТИЗАЦИИ И РЕЖИМЫ РАБОТЫ ЦИФРОВЫХ ОСЦИЛЛОГРАФОВ.....	17
1.5. ТИПЫ ИСТОЧНИКОВ СИГНАЛОВ И СХЕМЫ ИЗМЕРЕНИЙ.....	19
<b>2. ОСОБЕННОСТИ ПОСТРОЕНИЯ И ФУНКЦИОНИРОВАНИЯ ЛАБОРАТОРНОГО КОМПЛЕКСА НА БАЗЕ НАСТОЛЬНОЙ РАБОЧЕЙ СТАНЦИИ NI ELVIS II.....</b>	<b>22</b>
2.1. ОБЩАЯ ХАРАКТЕРИСТИКА И СТРУКТУРА ЛАБОРАТОРНОГО КОМПЛЕКСА .....	22
2.2. АППАРАТНАЯ ЧАСТЬ КОМПЛЕКСА .....	28
2.3. ВКЛЮЧЕНИЕ РАБОЧЕЙ СТАНЦИИ .....	46
<b>3. ПРИНЦИПЫ РАБОТЫ ВИРТУАЛЬНЫХ И РЕАЛЬНЫХ ПРИБОРОВ И ИНСТРУКЦИИ ПО ИХ ИСПОЛЬЗОВАНИЮ .....</b>	<b>48</b>
3.1. ФУНКЦИОНАЛЬНЫЙ ГЕНЕРАТОР (FUNCTIONAL GENERATOR, FGEN) .....	48
<i>Порядок использования функционального генератора.....</i>	<i>51</i>
3.2. РЕГУЛИРУЕМЫЕ ИСТОЧНИКИ ПИТАНИЯ (VARIABLE POWER SUPPLIES, VPS).....	53
<i>Порядок использования регулируемых источников питания ...</i>	<i>56</i>
3.3. ЦИФРОВОЙ МУЛЬТИМЕТР (DIGITAL MULTIMETER, DMM).....	56
<i>Порядок использования цифрового мультиметра.....</i>	<i>58</i>
3.4. ОСЦИЛЛОГРАФЫ, ИСПОЛЬЗУЕМЫЕ В ЛАБОРАТОРИИ «СХЕМОТЕХНИКА».....	58
3.5. ВСТРОЕННЫЙ ЦИФРОВОЙ ОСЦИЛЛОГРАФ РАБОЧЕЙ СТАНЦИИ (NI SCOPE) .....	62
<i>Порядок использования встроенного осциллографа NI SCOPE</i>	<i>67</i>
3.6. МОДУЛЬНЫЙ ЦИФРОВОЙ ОСЦИЛЛОГРАФ NI PCI-5114.....	67
<i>Порядок использования.....</i>	<i>75</i>
<i>Курсорные вычисления .....</i>	<i>76</i>
3.7. АНАЛОГОВЫЙ ОСЦИЛЛОГРАФ C1-99.....	77
<i>Порядок использования осциллографа C1-99.....</i>	<i>79</i>
3.8. ВИРТУАЛЬНЫЙ ДВП .....	83

<i>Элементы управления виртуальным ДВП</i> .....	83
<i>Выдача управляющих воздействий</i> .....	86
<i>Сохранение подготовленной матрицы УС</i> .....	89
<i>Последовательность измерения временных задержек цифровых схем при использовании виртуального ДВП</i> .....	99
<i>Порядок использования виртуального ДВП</i> .....	100
3.9. КРАТКИЕ СВЕДЕНИЯ О ПЛАТАХ NI PCI-6533 и СВ-68LPR ....	101
3.10. СЧЕТЧИКИ/ТАЙМЕРЫ (COUNTERS/TIMERS) .....	105
3.11. КОНФЛИКТЫ РЕСУРСОВ .....	106

#### **4. МЕТОДИЧЕСКИЕ УКАЗАНИЯ ПО ВЫПОЛНЕНИЮ ЛАБОРАТОРНЫХ РАБОТ ПО ДИСЦИПЛИНЕ «СХЕМОТЕХНИКА»..... 108**

4.1. ЛАБОРАТОРНАЯ РАБОТА 1. ИЗУЧЕНИЕ РАБОЧЕЙ СТАНЦИИ, РАБОТЫ ФУНКЦИОНАЛЬНОГО ГЕНЕРАТОРА И ОСЦИЛЛОГРАФОВ .....	108
<i>Подготовка к работе</i> .....	108
<i>Варианты заданий</i> .....	109
<i>Порядок выполнения работы</i> .....	110
4.2. ЛАБОРАТОРНАЯ РАБОТА 2. ИССЛЕДОВАНИЕ РАБОТЫ ФОРМИРОВАТЕЛЯ ЛОГИЧЕСКОГО СИГНАЛА 1-ГО ТИПА .....	114
<i>Варианты заданий для ФЛС 1 типа</i> .....	117
<i>Подготовка к лабораторной работе</i> .....	118
<i>Порядок выполнения работы</i> .....	127
<i>Содержание отчета</i> .....	136
<i>Задание по УИРС</i> .....	137
4.3. ЛАБОРАТОРНАЯ РАБОТА 3. ИССЛЕДОВАНИЕ РАБОТЫ ФОРМИРОВАТЕЛЯ ЛОГИЧЕСКОГО СИГНАЛА 2-ГО ТИПА .....	137
<i>Варианты заданий для ФЛС 2 типа</i> .....	139
<i>Подготовка к лабораторной работе</i> .....	140
<i>Порядок выполнения работы</i> .....	146
<i>Содержание отчета</i> .....	148
<i>Задание по УИРС</i> .....	149
4.4. ЛАБОРАТОРНАЯ РАБОТА 4. ИССЛЕДОВАНИЕ РАБОТЫ ИНВЕРТОРА ТТЛ .....	150
<i>Варианты заданий</i> .....	150
<i>Подготовка к лабораторной работе</i> .....	150
<i>Порядок выполнения работы</i> .....	151
<i>Содержание отчета</i> .....	159
<i>Задание по УИРС</i> .....	160
4.5. ЛАБОРАТОРНАЯ РАБОТА 5. ИССЛЕДОВАНИЕ РАБОТЫ ИНВЕРТОРА КМОП .....	161

<i>Краткое описание принципов работы элементов КМОП.....</i>	161
<i>Подготовка к лабораторной работе.....</i>	172
<i>Порядок выполнения работы.....</i>	172
<i>Содержание отчета.....</i>	175
<i>Задание по УИРС.....</i>	176
4.6. ЛАБОРАТОРНАЯ РАБОТА 6. ИЗУЧЕНИЕ ВИРТУАЛЬНОГО ДАТЧИКА ВРЕМЕННЫХ ПОСЛЕДОВАТЕЛЬНОСТЕЙ (ВИРТУАЛЬНОГО ДВП).....	177
<i>Варианты заданий.....</i>	177
<i>Порядок выполнения работы.....</i>	178
<i>Содержание отчета.....</i>	180
4.7. ЛАБОРАТОРНАЯ РАБОТА 7. ИЗУЧЕНИЕ РАБОТЫ СИНХРОННЫХ RS- и D-ТРИГГЕРОВ.....	181
<i>Варианты заданий.....</i>	181
<i>Подготовка к лабораторной работе.....</i>	185
<i>Порядок выполнения работы.....</i>	186
<i>Содержание отчета.....</i>	188
<i>Задание для УИРС.....</i>	189
4.8. ЛАБОРАТОРНАЯ РАБОТА 8. ИЗУЧЕНИЕ РАБОТЫ МУЛЬТИПЛЕКСОРОВ.....	190
<i>Подготовка к лабораторной работе.....</i>	190
<i>Порядок выполнения работы.....</i>	192
<i>Содержание отчета.....</i>	195
4.9. ЛАБОРАТОРНАЯ РАБОТА 9. ИЗУЧЕНИЕ РАБОТЫ РЕГИСТРОВ (СДВИГАТЕЛЕЙ).....	196
<i>Подготовка к лабораторной работе.....</i>	196
<i>Порядок выполнения работы.....</i>	199
<i>Содержание отчета.....</i>	203
4.10. ЛАБОРАТОРНАЯ РАБОТА 10. ИЗУЧЕНИЕ РАБОТЫ СЧЕТЧИКОВ.....	204
<i>Подготовка к лабораторной работе.....</i>	204
<i>Варианты заданий для K155IE6.....</i>	206
<i>Варианты заданий для K155IE7.....</i>	206
<i>Порядок выполнения работы.....</i>	208
<i>Содержание отчета.....</i>	210
<b>5. ИСПОЛЬЗОВАНИЕ СРЕДЫ NI MULTISIM И РАБОЧЕЙ СТАНЦИИ NI ELVIS II В КУРСОВОМ ПРОЕКТИРОВАНИИ....</b>	<b>212</b>
5.1. МОДЕЛИРОВАНИЕ СХЕМЫ С ИСПОЛЬЗОВАНИЕМ СРЕДЫ NI MULTISIM.....	212
<i>Порядок моделирования схем.....</i>	214
<i>Пример разработки схемы по курсовому проекту.....</i>	215



5.2. ОБЩИЕ ПРИНЦИПЫ ИССЛЕДОВАНИЯ И ОТЛАДКИ ЦИФРОВЫХ УСТРОЙСТВ.....	218
<b>ЛИТЕРАТУРА, ССЫЛКИ НА ИСТОЧНИКИ ИНФОРМАЦИИ ПО РАБОЧЕЙ СТАНЦИИ, ДОПОЛНИТЕЛЬНОМУ ОБОРУДОВАНИЮ И ПРОГРАММНОМУ ОБЕСПЕЧЕНИЮ ....</b>	<b>222</b>
<b>ПРИЛОЖЕНИЕ.....</b>	<b>224</b>

## 1. Введение

### *1.1. Лабораторный комплекс для исследования цифровых схем как измерительная система и устройство сбора данных*

Лабораторный комплекс для исследования цифровых схем включает персональный компьютер, оснащенный специализированным программным обеспечением, и средства автоматизированного сбора информации о значениях физических параметров в заданных точках схемы: логического ключа, микросхемы или цифрового устройства небольшой сложности. Другими словами, комплекс представляет собой систему сбора данных<sup>1</sup> (ССД) о сигналах цифровых схем, а также первичной обработки, накопления, отображения и передачи данных.

Основная задача сбора данных заключается в измерениях – преобразованиях физических величин в данные, с которыми может работать компьютер.

Известно, что по способу сопряжения с компьютером системы сбора данных делятся на четыре типа:

- ССД на основе встраиваемых плат сбора данных со стандартным системным интерфейсом (наиболее распространен интерфейс PCI<sup>2</sup>).
- ССД на основе модулей сбора данных с внешним интерфейсом (RS-232<sup>3</sup>, RS-485<sup>4</sup>, USB<sup>5</sup>).

---

<sup>1</sup> Data acquisition, DAQ

<sup>2</sup> PCI – Peripheral component interconnect, «взаимосвязь периферийных компонентов» – шина ввода/вывода для подключения периферийных устройств. Теоретическая максимальная скорость передачи данных составляет 132 Мбайт/с.

<sup>3</sup> RS-232 – интерфейс передачи информации по проводам между двумя устройствами. Передача ведется старт-стопным способом при

- ССД, выполненные в виде крейтов (магистрально-модульные ССД – КАМАК<sup>6</sup>, VXI<sup>7</sup>, PXI<sup>8</sup>).

---

обрамлении каждого символа стартовым и стоповым элементами, в сопровождении в общем случае нескольких управляющих сигналов. Используются цифровые сигналы с двумя уровнями напряжения. Стоповому элементу и логическому «0» соответствует положительное напряжение, логической «1» – отрицательное. Синхронизация начала приема осуществляется по фронту стартового элемента.

<sup>4</sup> В стандарте RS-485 для передачи данных используется одна витая пара проводов, иногда дополняемая экранирующей оплеткой или общим проводом. Передача осуществляется с помощью дифференциальных сигналов. Разность напряжений между проводниками одной полярности означает логическую “1”, разница другой полярности – логический “0”. Используется также четырехпроводный вариант связи двух или нескольких устройств.

<sup>5</sup> Universal Serial Bus – «универсальная последовательная шина» – последовательный интерфейс передачи данных для среднескоростных и низкоскоростных периферийных устройств в вычислительной технике.

<sup>6</sup> Стандарт КАМАК (англ. CAMAC) определяет организацию магистрально-модульной шины для связи измерительных устройств с цифровой аппаратурой обработки данных в системах сбора данных.

<sup>7</sup> VXI, или VXI bus (VME eXtension for Instrumentation), шина VXI, – расширение шины VME (Versa Module Eurocard) для контрольно-измерительных систем; продвигается корпорацией National Instruments. Стандарт VXI удовлетворяет большинству военно-промышленных стандартов, соответствует промышленному стандарту качества ISO 9000, а также стандартам на электромагнитную совместимость и помехозащищенность. Все технические решения, обеспечивающие эти требования, учтены в аппаратуре VXI еще на стадии проектирования и не требуют дополнительных затрат на их обеспечение при сборке системы и ее эксплуатации.

<sup>8</sup> Стандарт PXI (Pci eXtention for Instrumentation) разработан фирмой National Instruments и представлен в 1997 году как расширение стандарта CompactPCI для измерений и исследований. Изначально ориентирован на контрольно-измерительную, диагностическую, информационно-вычислительную технику и совмещает в себе все достоинства PCI и GPIB.

- ССД, представляющие собой группы цифровых измерительных приборов или интеллектуальных датчиков, для организации которых применяются интерфейсы GPIB<sup>9</sup>, CAN<sup>10</sup> и другие.

В лабораторном комплексе используется технология фирмы National Instruments и предусмотрен сбор данных двух типов: с помощью встраиваемой платы сбора данных со стандартным системным интерфейсом PCI (плата цифрового ввода/вывода DAQ DIO<sup>11</sup> NI PCI-6533) и модуля сбора данных с внешним интерфейсом USB (настольная рабочая станция NI ELVIS II с макетной платой). В состав ПО рабочей станции NI ELVIS II входит комплект виртуальных измерительных приборов NI ELVISmx<sup>12</sup>.

По способу получения информации лабораторный комплекс относится к ССД мультиплексного типа, в которой используется аналоговый коммутатор и общий для всех каналов блок аналого-цифрового преобразования.

---

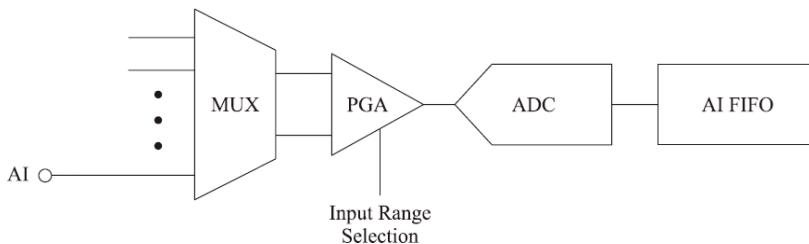
<sup>9</sup> General Purpose Interface Bus, «интерфейсная шина общего назначения». IEEE-488 – спецификация международного стандарта, описывающая подключение к этому интерфейсу цифровых измерительных приборов.

<sup>10</sup> Control Area Network – стандарт промышленной сети контроллеров. Последовательная магистраль CAN объединяет в сеть "интеллектуальные" устройства ввода/вывода, датчики и исполнительные устройства. На магистрали возможно нахождение нескольких ведущих устройств, обеспечивается передача данных с высокой помехоустойчивостью и коррекцией ошибок в реальном масштабе времени.

<sup>11</sup> Data acquisition digital input/output device – устройство ввода/вывода для сбора данных.

<sup>12</sup> Программное обеспечение, позволяющее работать с виртуальными (встроенными) приборами рабочей станции.

Пример принципиальной схемы блока аналогового ввода приведен на **рис. 1.1**.



**Рис. 1.1. Пример принципиальной схемы блока аналогового ввода**

Мультиплексор (MUX) осуществляет последовательное подключение каждого из каналов аналогового ввода к усилителю с программируемым коэффициентом усиления. Усилитель с программируемым коэффициентом усиления<sup>13</sup> обеспечивает усиление входного сигнала в 1, 2, 4, 5, 8, 10, 16 или 20 раз в дифференциальной схеме подключения и отсутствие усиления в схеме с общим проводом. Усиление вычисляется автоматически на основании программируемого диапазона входных напряжений. Аналого-цифровой преобразователь<sup>14</sup> выполняет дискретизацию аналогового сигнала, то есть преобразует его в цифровой код. Если блок аналогового ввода может выполнять как однократное, так и многократное аналого-цифровое преобразование большого количества выборок, то используется FIFO буфер операций аналогового ввода (AI

<sup>13</sup> Programmable-gain amplifier, PGA

<sup>14</sup> Analog-Digital Converter, A/D Converter, ADC

FIFO), который служит для хранения получаемых данных во время операции аналогового ввода.

## ***1.2. Структура измерительной системы в методологии компании National Instruments (NI)***

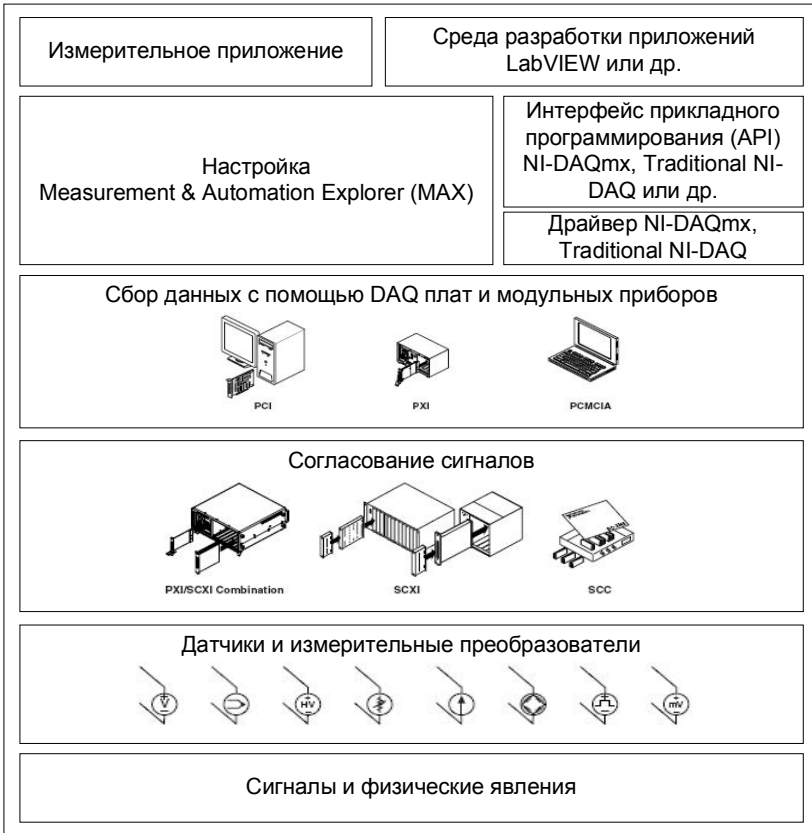
На **рис. 1.2** изображены составные части измерительной системы в методологии NI, расположенные в порядке, отражающем последовательность обработки реальных физических сигналов.

В вершине иерархии расположено измерительное приложение (виртуальный прибор) и LabVIEW<sup>15</sup> – среда разработки и платформа для выполнения программ, созданных на графическом языке программирования «G». LabVIEW используется в системах сбора и обработки данных, а также для управления техническими объектами и технологическими процессами. Далее в иерархии идут API и драйвер NI-DAQmx, а также работающий на этом же уровне диспетчер измерительных устройств Measurement & Automation Explorer. Сбор данных осуществляется посредством специально разработанных устройств сбора данных, размещаемых в слотах PCI, PXI, PCMCIA<sup>16</sup>. На уровень ниже располагаются устройства, отвечающие за согласование сигналов от датчиков и измерительных устройств.

---

<sup>15</sup> Laboratory Virtual Instrumentation Engineering Workbench

<sup>16</sup> Спецификация на модули расширения, разработанная ассоциацией PCMCIA Personal Computer Memory Card International Association



**Рис. 1.2. Схема измерительной системы в методологии National Instruments**

Важной функцией лабораторного комплекса для исследования цифровых схем является создание совокупности входных сигналов для исследуемых схем и анализ результатов их воздействия. В целом набор приборов для исследования цифровых схем включает:

- стабилизированные источники питания цифровых схем

- регулируемые источники питания для создания статических входных сигналов схем
- мультиметр для измерения входных и выходных напряжений и токов при измерениях статических параметров и характеристик схем
- генератор периодической последовательности импульсов
- датчик временных последовательностей, позволяющий создать последовательность наборов входных сигналов (временную диаграмму подачи управляющих воздействий) для проверки работоспособности микросхем и несложных цифровых устройств
- двух- или многоканальный осциллограф для наблюдения входных и выходных сигналов микросхем и несложных цифровых устройств.

Перечисленные приборы выполнены в виде виртуальных приборов<sup>17</sup> и интерактивных панелей и дополнены элементами ручного управления. Виртуальный цифровой осциллограф рабочей станции обладает недостаточным быстродействием, поэтому комплекс дополнен платой цифрового модульного осциллографа NI PCI-5114 и соответствующим виртуальным прибором. Виртуальный датчик временных последовательностей<sup>18</sup> разработан на кафедре дополнительно.

Согласование сигналов и сбор данных с помощью DAQ плат и модульных приборов в нашем лабораторном комплексе выполняет настольная рабочая станция NI ELVIS

---

<sup>17</sup> Virtual Instruments, VI, ВП.

<sup>18</sup> Далее виртуальный ДВП. Виртуальный датчик временных последовательностей – приложение, призванное заменить реальный стенд ДВП, который использовался на кафедре ранее



II, связанная с компьютером через интерфейс USB, и цифровой модульный осциллограф PCI-5114.

### 1.3. Виды осциллографов

**Осциллограф** (от лат. *Oscillo* – качаюсь и греч. *γραφω* – пишу) – прибор, предназначенный для исследования (наблюдения, записи и измерения) амплитудных и временных параметров электрического сигнала.

Современные осциллографы позволяют наблюдать сигналы гигагерцевых частот.

**По назначению и способу вывода** измерительной информации различают осциллографы:

- с периодической развёрткой для непосредственного наблюдения формы сигнала на экране (электронно-лучевом, жидкокристаллическом и т. д.) – англ. *oscilloscope*.
- с непрерывной развёрткой для регистрации кривой на фотоленте (шлейфовый осциллограф) – англ. *oscillograph*.

**По способу обработки сигнала** осциллографы, как и другие радиоизмерительные приборы, подразделяются на две основные группы: аналоговые и цифровые. У аналоговых осциллографов экраном для отображения зависимости величин служит электронно-лучевая трубка с нанесенной на экране разметкой. У цифровых осциллографов для отображения используется монохромный или цветной дисплей.

**По количеству сигнальных входов** (количеству лучей) осциллографы делятся на одноканальные и многоканальные. Количество лучей может достигать 16-ти и более ( $n$ -лучевой осциллограф имеет  $n$  сигнальных входов и может одновременно отображать на экране  $n$  графиков входных сигналов). С помощью многоканальных

осциллографов можно сравнивать сигналы по различным параметрам одновременно.

Осциллографы с периодической развёрткой делятся на универсальные (обычные), скоростные, стробоскопические, запоминающие и специальные; цифровые осциллографы могут сочетать возможность использования нескольких этих функций (их можно синхронизировать с компьютером, можно организовать распечатку процесса и результатов работы).

Осциллограф может быть совмещен с другими измерительными приборами (например, мультиметром).

Осциллограф может быть выполнен в виде автономного прибора или приставки к компьютеру, подключаемой через какой-либо порт (параллельный порт LPT, последовательный порт COM, USB, вход звуковой карты).

Важным узлом осциллографа является триггер, обеспечивающий стабильность изображения. С помощью триггера запуск развертки задерживается до выполнения некоторых условий. Простейшие настройки триггера – уровень сигнала (значение, по достижении которого запускается развертка) и тип запуска (по фронту или спаду сигнала). В результате работы триггера запуск развертки осуществляется с одного места сигнала, и изображение сигнала получается стабильным и неподвижным, а не выглядит «размазанным».

В цифровых осциллографах применяется аналого-цифровое преобразование входного сигнала, которое предполагает последовательное выполнение следующих операций:

- *дискретизация* – формирование выборок (отсчетов, samples) мгновенных значений сигнала (квантование по времени)

- *квантование* – определение количества эталонных уровней в величине выборки (квантование по амплитуде)
- *кодирование* – преобразование полученного числа в соответствующую кодовую комбинацию

Эти операции выполняются с помощью быстродействующего аналого-цифрового преобразователя (АЦП) и коды отсчетов передаются в ПК через тот или иной порт связи с внешними устройствами.

В системах сбора данных триггер («**trigger**») – условие запуска или остановки операции сбора данных. Так что мы здесь имеем два смысла понятия триггер: запуск развертки изображения сигнала и запуск или остановку операции сбора данных.

Представляют интерес так называемые «виртуальные» осциллографы, выполненные в виде приставок к ПК. Название этих приборов не является корректным: их «виртуальность» проявляется лишь в том, что передняя панель осциллографа создается на экране монитора ПК соответствующими программными средствами. Управление осциллографом осуществляется с помощью мыши или клавиатуры.

Приставка-осциллограф позволяет наблюдать на экране монитора вполне реальные и высококачественные осциллограммы с высоким разрешением, разными цветами линий и отсутствием геометрических искажений. Применение приставок-осциллографов дает следующие преимущества:

- упрощается конструкция прибора, поскольку становятся ненужными электронно-лучевая трубка, органы управления осциллографом, мощный и высоковольтный источник питания и др.

- уменьшается стоимость прибора
- реализуется естественная стыковка с ПК (настольным или ноутбуком), что обеспечивает легкость дальнейшей обработки данных
- появляется возможность легко реализовать цифровые методы обработки сигналов, например, построение спектра методом быстрого преобразования Фурье или регистрации сигналов на протяжении длительного промежутка времени с записью сигнала в память ПК.

#### ***1.4. Частота дискретизации и режимы работы цифровых осциллографов***

Частота дискретизации измеряется в количестве отсчетов в единицу времени<sup>19</sup>, и характеризует частоту, с которой сигнал фиксируется и оцифровывается АЦП. Согласно теореме Найквиста (Котельникова), частота дискретизации должна быть как минимум вдвое больше самой высокой частоты сигнала для того, чтобы измеряемый сигнал был оцифрован с достаточной точностью.

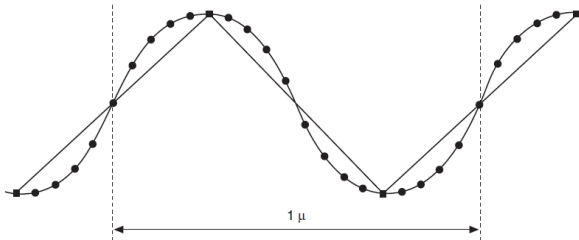
Эта теорема говорит только о безошибочном представлении частоты сигнала, но не о точном воспроизведении его формы. Назначение цифрового осциллографа – воспроизведение при дискретизации формы сигнала, при этом частота выборок должна превышать частоту Найквиста.

Чем больше частота дискретизации, тем точнее передаются детали измеряемого сигнала. Обычно достаточно частоты, превышающей максимальную частотную компоненту аналогового сигнала в 5-10 раз.

---

<sup>19</sup> Samples per second, выборки в секунду, Гц

На **рис. 1.3** показан пример, в котором синусоидальный сигнал с частотой 1 МГц подвергнут дискретизации аналого-цифровыми преобразователями с частотами выборки соответственно 2 и 20 миллионов выборок в секунду (мегавыборок в секунду, MS/s). Быстрый АЦП делает 20 отсчетов за цикл входного сигнала, медленный АЦП – 2 отсчета за цикл. Очевидно, что более высокая частота выборки точнее передает форму сигнала.



**Рис. 1.3. Дискретизация синусоидального сигнала с различными частотами выборки**

Цифровые осциллографы имеют 2 режима для просмотра осциллограмм: режим реального времени и эквивалентный режим. Режим работы осциллографа определяет частоту дискретизации входного сигнала. Основной режим – режим реального времени. При нем частота дискретизации автоматически задается достаточно большой, при этом для соединения точек осциллограммы используется линейная интерполяция или интерполяция со сглаживанием.

Для просмотра осциллограмм периодических сигналов предусмотрен еще один режим, который называется эквивалентным. При этом дискретизация задается генератором случайных чисел, что создает эквивалентную частоту дискретизации порядка нескольких ГГц. Обработка осциллограмм при этом занимает несколько секунд, но

позволяет наблюдать осциллограммы сигналов с частотами до нескольких десятков МГц.

Более высокочастотные сигналы наблюдать бессмысленно, поскольку обычно верхняя граничная частота усилителей вертикального отклонения ограничена значением порядка нескольких десятков МГц, кроме того, триггер синхронизации на таких частотах работает неустойчиво.

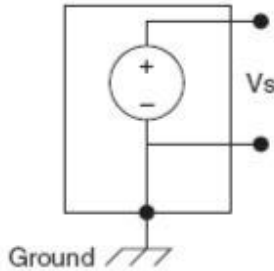
### ***1.5. Типы источников сигналов и схемы измерений***

При исследовании схем встречаются задачи измерений и/или наблюдений источников сигналов различных типов. В общем случае источники сигналов делятся на заземленные и плавающие. Устройства ввода аналоговых сигналов в компьютер работают и с заземленными, и с плавающими источниками сигналов.

Заземленный источник – это такой источник, выходное напряжение которого снимается относительно заземления системы, например, относительно общей шины с нулевым потенциалом или шины заземления здания (**рис. 1.4**). Подобный источник имеет общую «землю» с измерительным прибором. Наиболее распространенными заземленными источниками сигналов являются устройства, которые через настенную розетку питания подключаются к заземлению здания, например, генераторы сигналов и источники питания.

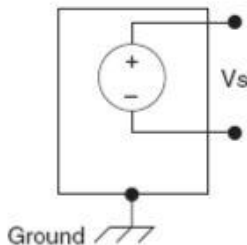
*Примечание.* Обычно общие цепи («земли») двух независимо заземленных источников имеют разные потенциалы. Разность потенциалов между общими выводами двух приборов, подключенных к системе заземления одного и того же здания, составляет от 10 до 200 мВ. Если силовая подводка электроэнергии выполнена

неправильно, эта разность может быть и выше. В подобных ситуациях говорят о паразитных контурах заземления.



**Рис. 1.4. Заземленный источник сигнала (Ground – земля)**

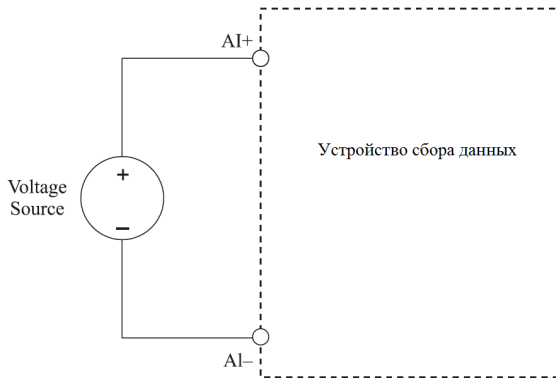
У плавающего источника сигнала выходное напряжение не связано с общей цепью заземления (**рис. 1.5**). Распространенными примерами плавающих источников являются гальванические элементы, термопары, трансформаторы и изолирующие усилители. Обратите внимание на то, что на **рис. 1.5** ни один вывод источника не подключен к выводу заземления, как у источника на **рис. 1.4**, поэтому выходной сигнал плавающего источника не зависит от системы заземления.



**Рис. 1.5. Плавающий источник сигнала**

Каналы аналогового ввода можно настроить для выполнения измерений сигналов с помощью двух основных схем: дифференциальной схемы измерений (Differential Measurement) или схемы с общим заземленным проводом (reference single ended, RSE).

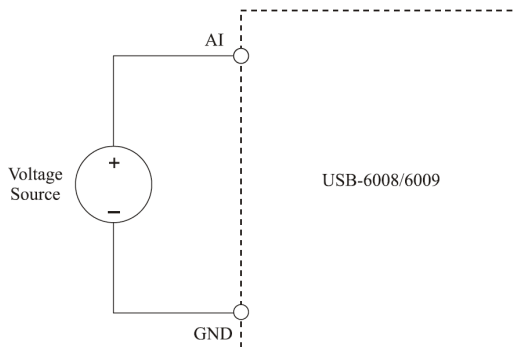
Дифференциальная схема измерений – это способ конфигурации устройства для считывания сигналов, когда нет необходимости заземлять входы. Измерение производится между двумя входными каналами (AI+ и AI-) устройства сбора данных, как показано на **рис. 1.6**. Такая схема подключения называется симметричной.



**Рис. 1.6. Подключение источника сигнала по дифференциальной схеме (AI – Analog Input) Источник сигнала не привязан к земле**

Если источник сигнала привязан к земле, используется схема измерения с общим заземленным проводом (**рис. 1.7**).





**Рис. 1.7. Подключение источника сигнала по схеме с общим проводом, если источник сигнала привязан к земле**

## **2. Особенности построения и функционирования лабораторного комплекса на базе настольной рабочей станции NI ELVIS II**

### *2.1. Общая характеристика и структура лабораторного комплекса*

Для выполнения лабораторных работ и курсового проекта лаборатория схемотехники оснащена измерительным стендом на базе настольной рабочей станции NI ELVIS II и персонального компьютера, связанных через интерфейс High Speed USB 2.0. Системный блок компьютера включает две дополнительные платы:

- плату цифрового ввода/вывода DAQ DIO NI PCI-6533 (далее PCI-6533),
- плату цифрового модульного осциллографа NI PCI-5114 (далее PCI-5114).

Лабораторное оборудование дополняет осциллограф С1-99.

**NI ELVIS II** (National Instruments Educational Laboratory Virtual Instrumentation Suite II, далее ELVIS) представляет собой макетную плату и рабочую станцию (в стандартной комплектации), в состав ПО которой входит комплект виртуальных измерительных приборов.

В комплексе ELVIS II объединены аппаратные средства и программное обеспечение NI ELVIS, на базе которых можно создавать контрольно-измерительные комплексы различного назначения и проводить на их основе лабораторные работы по общетехническим и специальным дисциплинам. Программное обеспечение (NI ELVISmx и виртуальный ДВП) создано и создается в среде LabVIEW.

Программное обеспечение комплекса состоит из двух компонентов: интерактивных панелей управления<sup>20</sup> и интерфейсов прикладного программирования<sup>21</sup> в LabVIEW (LabVIEW APIs), которые представляют собой виртуальные приборы LabVIEW для программирования функций и управления настольной рабочей станцией NI ELVIS.

На мониторе компьютера отображаются **передние панели виртуальных приборов, внешний вид которых соответствует передним панелям соответствующих реальных приборов**. Настройка и регулировка приборов осуществляется виртуальными «ручками управления» с помощью мыши или клавиатуры. Клавиатура выполняет вспомогательную роль, позволяя вводить значения регулируемых параметров непосредственно на цифровые панели виртуальных приборов.

---

<sup>20</sup> Software Front Panels, SFP, дословно – виртуальная передняя панель

<sup>21</sup> Application Programming Interface, API

*Примечание. Программная поддержка NI ELVIS II осуществляется посредством драйвера NI-DAQmx<sup>22</sup> в среде Windows 2000/XP/7.*

**Перечень блоков аппаратной части комплекса ELVIS II (рис. 2.1):**

- персональный компьютер (ПК) с установленным программным обеспечением NI ELVISmx,
- плата цифрового ввода-вывода PCI-6533 (в составе ПК),
- плата цифрового модульного осциллографа PCI-5114 (в составе ПК),
- соединительный блок CB-68LPR,
- настольная рабочая станция NI ELVIS II (далее – рабочая станция),
- макетная плата, закрепляемая на станции винтами и подсоединяемая к ней с помощью разъема PCI (возможна замена на другие платы),
- USB кабель для связи рабочей станции с компьютером,
- блок питания и сетевой кабель (поставляются вместе с NI ELVIS II).

*Замечание. Поскольку некоторые инструменты<sup>23</sup> NI ELVISmx используют NI ELVIS II на максимальной скорости, для подключения рабочей станции к компьютеру*

---

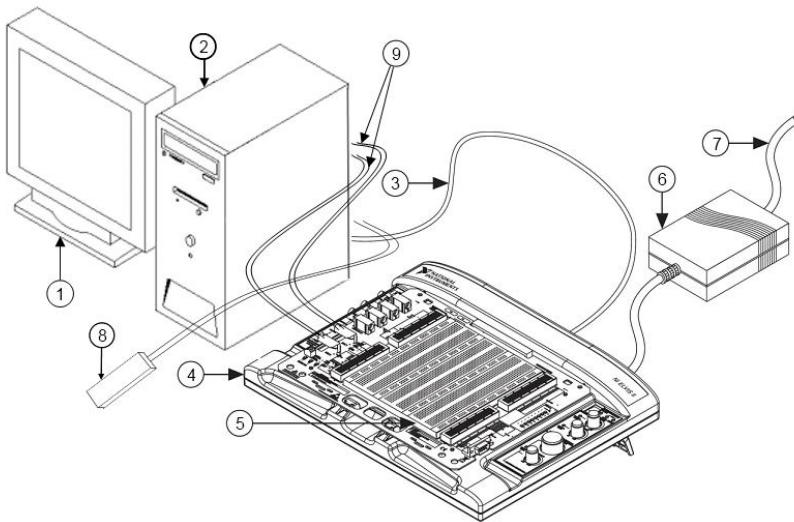
<sup>22</sup> Драйвер устройств сбора данных нового поколения; в отличие от первого драйвера NI-DAQ изменена архитектура и API, добавлены новые функции и виртуальные инструменты, а также инструменты разработчика для улучшенного взаимодействия с устройствами сбора данных

<sup>23</sup> Подразумевается использование встроенных приборов и соответствующего программного обеспечения (виртуальные и реальные приборы).

*необходим высокоскоростной интерфейс High Speed USB 2.0.*

NI ELVIS II подключается к ПК с помощью USB кабеля и посредством блока питания – к электрической сети 100-220 В.

К плате цифрового ввода/вывода NI PCI-6533 с помощью кабеля типа SH68-68 подключается соединительный блок CB-68LPR.

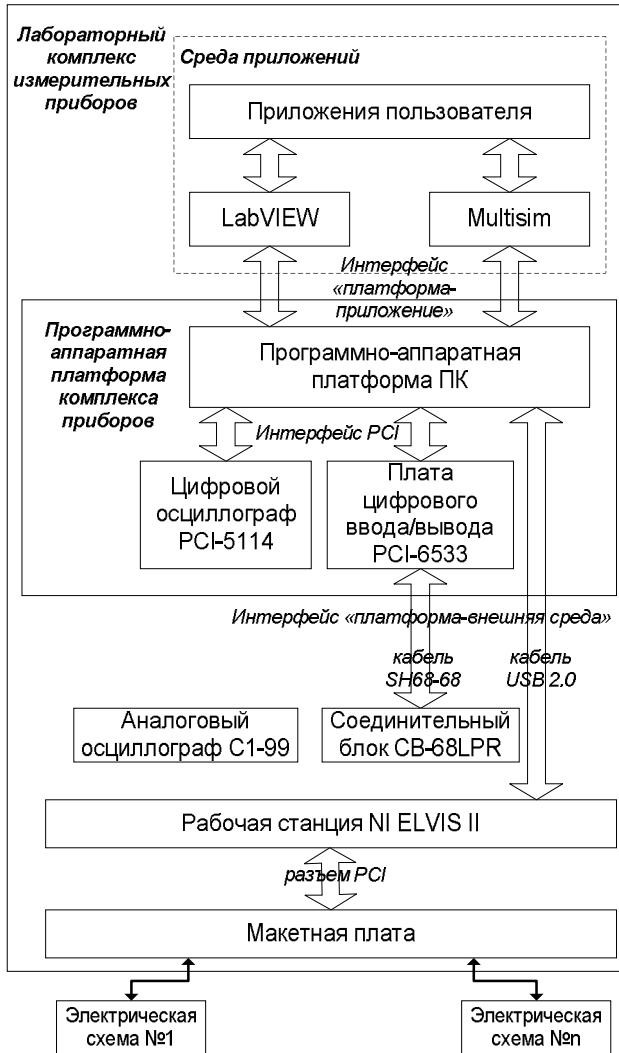


**Рис. 2.1. Оборудование лаборатории схемотехники на базе рабочей станции NI ELVIS II**

*1 – Монитор, 2 – Системный блок с платами PCI-5114, PCI-6533, 3 – USB кабель, 4 – Настольная рабочая станция NI ELVIS II, 5 – Макетная плата, 6 – Блок питания, 7 – Сетевой шнур питания, 8 – Соединительный блок CB-68LPR, 9 – Два коаксиальных кабеля для связи макетной платы с PCI-5114*

На **рис. 2.2** представлена структурная схема лабораторного комплекса, в состав которого входят ПК, платы PCI-6533, PCI-5114, осциллограф C1-99, рабочая станция NI ELVIS II с макетной платой. Среда приложений включает пользовательские приложения, например, среду разработки LabVIEW и интерактивный симулятор схем **NI Multisim**. Приложение NI Multisim может использоваться совместно с приборами, разработанными в среде LabVIEW.

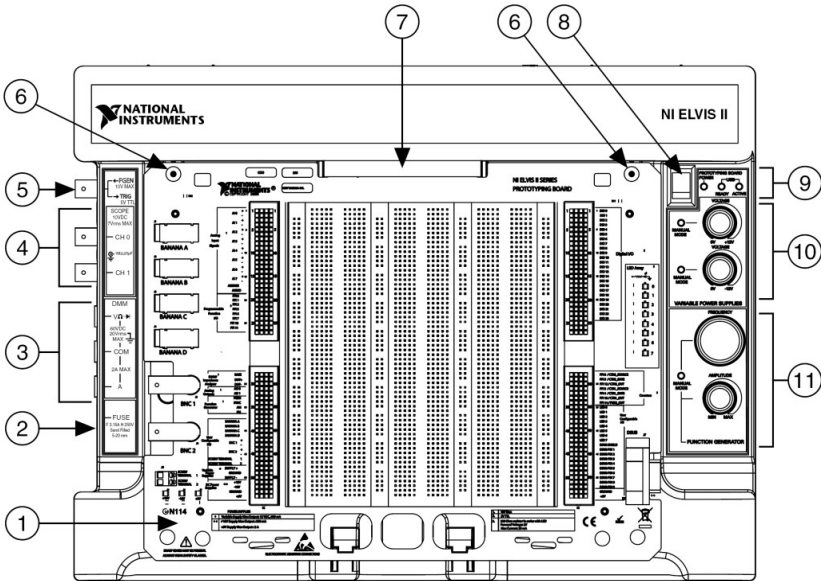
На макетной плате размещаются электрические схемы, интегральные схемы (ИС) и другие компоненты, соединяемые посредством шин или тонких медных одножильных проводов. Соединительный блок CB-68LPR применяется для подключения источников сигналов к плате PCI-6533. При выполнении цикла лабораторных работ плата (PCI-6533) и блок (CB-68LPR) не используются.



**Рис. 2.2. Структура лабораторного комплекса измерительных приборов на базе ПК, плат PCI-6533, PCI-5114, осциллографа С1-99 и рабочей станции NI ELVIS II**

## 2.2. Аппаратная часть комплекса

**Рабочая станция.** Внешний вид рабочей станции с макетной платой (вид сверху) показан на **рис. 2.3**.



**Рис. 2.3.** Рабочая станция NI ELVIS II с макетной платой

Цифрами на рисунке обозначены:

- 1 – макетная плата NI ELVIS II (2800 гнезд)
- 2 – плавкий предохранитель цифрового мультиметра
- 3 – разъемы цифрового мультиметра

4 – BNC<sup>24</sup> разъемы для подключения к внутреннему осциллографу рабочей станции (NI SCOPE)

5 – разъем выхода функционального генератора или входа цифрового запуска осциллографа NI SCOPE

6 – отверстия для крепления макетной платы (отверстия под винт)

7 – стандартный PCI разъем для подключения макетной платы;

8 – выключатель питания макетной платы;

9 – световые индикаторы состояния рабочей станции;

10 – ручки управления двумя регулируемыми источниками питания;

11 – ручки управления функциональным генератором.

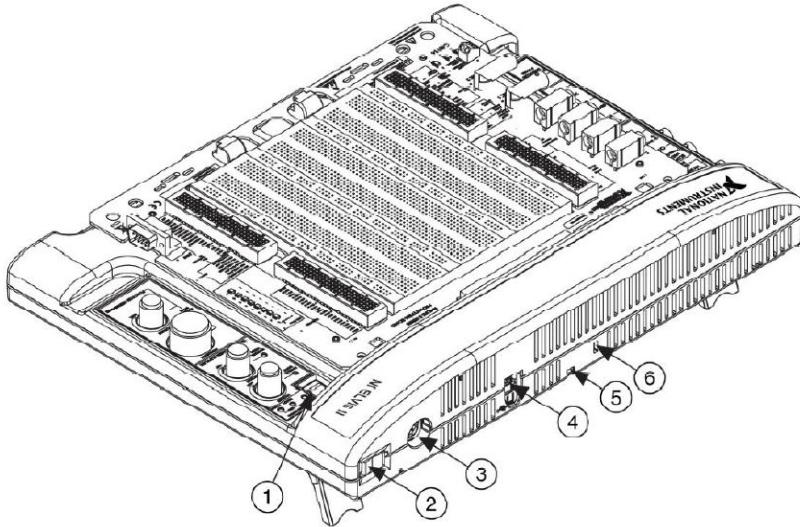
На задней панели рабочей станции (**рис. 2.4**) располагаются выключатель питания станции, разъем для подключения внешнего блока питания от сети переменного тока, разъём USB, гнездо для подключения кабеля безопасности (используется для защиты рабочей станции) и гнездо для подключения замка Kensington<sup>25</sup>.

---

<sup>24</sup> Разъем Bayonet Neill Concelman (байонетный соединитель Нейла-Конселмана) – коаксиальный ВЧ разъем для подключения кабеля с волновым сопротивлением 50 или 75 Ом и диаметром до 8 мм, потери в котором обычно не превышают 0,3 дБ. Это один из типов коаксиальных радиочастотных разъёмов для согласованного соединения коаксиального кабеля с оборудованием или сочленения двух коаксиальных кабелей друг с другом.

<sup>25</sup> Кенсингтонский замок (*Kensington lock*) – небольшое отверстие в корпусе для сопряжения со специальным замком (наподобие велосипедного замка) со стальным тросиком, охватывающим какой-либо неподвижный, крупногабаритный или тяжёлый предмет. Позволяет снизить риск кражи защищаемого устройства.

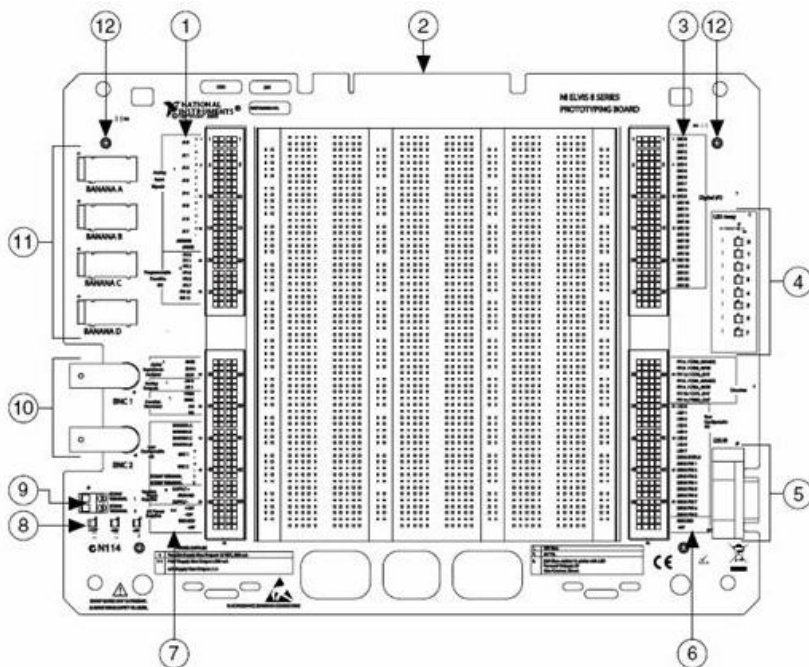




**Рис. 2.4. Вид задней панели рабочей станции**

1. Выключатель питания
2. Выключатель питания рабочей станции
3. Разъём для подключения блока питания
4. Разъём USB
5. Гнездо для подключения кабеля безопасности (для защиты рабочей станции)
6. Гнездо для подключения замка Kensington

Внешний вид **макетной платы** показан на **рис. 2.5**. Она подключается к рабочей станции через стандартный PCI разъем. Этот разъем может использоваться для установки плат других учебных плат производства NI или плат собственной разработки.



**Рис. 2.5. Внешний вид макетной платы**

Цифрами на рисунке обозначены:

- 1 – гнезда аналогового ввода (Analog Input, AI) и пользовательских линий ввода/вывода PFI
- 2 – PCI-разъем для подключения к рабочей станции
- 3 – гнезда цифрового ввода/вывода DIO
- 4 – группа пользовательских индикаторов (светодиодов)
- 5 – пользовательский разъем типа D-SUB<sup>26</sup> (9-контактный)

<sup>26</sup> D-subminiature, или D-sub – семейство электрических D-образных разъёмов, применяемых в компьютерной технике. 9-контактный разъем D-SUB используется для последовательного порта, ранее использовался для подключения мониторов к видеоадаптерам CGA (Color Graphics Adapter). Название subminiature («сверхминиатюрный») было уместно тогда, когда эти разъёмы только появились.

6 – гнезда счетчика/таймера, пользовательских линий ввода/вывода PFI<sup>27</sup> и источника питания постоянного тока +5В

7 – гнезда мультиметра/анализатора импеданса, аналогового вывода (Analog Output, AO), функционального генератора, регулируемых источников питания VPS и источников питания постоянного тока +5В, +15В, -15В

8 – индикаторы источников питания постоянного тока

9 – пользовательские клеммы с винтовым зажимом

10 – два пользовательских BNC разъема (в лабораторном комплексе задействованы для подключения к каналам цифрового модульного осциллографа NI PCI-5114)

11 – разъемы штекерного типа (banana)

12 – крепежные отверстия

Исследуемая схема собирается на наборном поле макетной платы. Наборное поле представляет собой набор гнезд, объединенных горизонтальными шинами<sup>28</sup> в группы по 4-5 гнезд, и вертикальные шины по 25 выводов. Крайние вертикальные шины подключены к различным каналам сбора данных и устройствам рабочей станции. Слева и справа нанесены названия каждой такой группы гнезд.

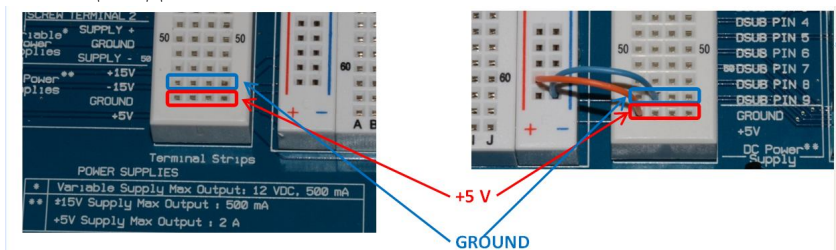


<sup>27</sup> Programmable Function Interface – программируемый функциональный интерфейс

<sup>28</sup> В данном случае под шиной понимается проводник, обеспечивающий объединение группы гнезд в единый электрический узел

**Организация питания.** На макетной плате есть возможность использования питания  $\pm 15\text{V}$  и  $+5\text{V}$ . Этого достаточно, чтобы собрать многие типовые схемы. Если при включенном питании макетной платы не светится какой-нибудь из индикаторов питания, проверьте присоединенные устройства на короткое замыкание. Отключите питание макетной платы и включите снова для сброса ограничителей тока.

Контактные «полосы» подключения питания расположены снизу справа и слева в углах макетной платы. Соединив разъемы питания с шиной « $\pm/\text{-}$ », всю дальнейшую коммутацию питания цифровых схем можно осуществлять с помощью данной шины.



В табл. 2.1 представлено описание сигналов макетной платы, объединенных в группы по функциональному назначению в соответствии с расположением на плате (см. рис. 2.5).

**Табл. 2.1. Описание сигналов макетной платы**

Название сигнала	Тип	Описание
AI<0..7> $\pm$	Аналоговые входы	Положительный и отрицательный входы дифференциальных аналоговых каналов 0...7 ( $\pm$ )
AI SENSE	Аналоговые входы	Аналоговый входной уровень – опорный уровень аналоговых каналов, сконфигурированных для работы в режиме несимметричного входа без заземления.
AI GND	Аналоговые входы	Общая цепь аналоговых входов модуля ввода-вывода – "аналоговая земля"
PFI <0..2>, <5..7>, <10...11>	Интерфейс линий с программируемым назначением	Линии PFI используются для статического цифрового ввода/вывода и для маршрутизации сигналов синхронизации
BASE	Анализатор вольтамперных характеристик четырехполюсников	Возбуждение базы для биполярных плоскостных транзисторов

<b>Название сигнала</b>	<b>Тип</b>	<b>Описание</b>
DUT+	Цифровой мультиметр, импеданс, анализаторы двух- и четырехполюсников	Возбуждающий вход измерения емкости и индуктивности (цифровой мультиметр), анализатора импеданса, анализаторов двух- и четырехполюсников
DUT-	Цифровой мультиметр, импеданс, анализаторы двух- и четырехполюсников	Виртуальная "земля" и потенциал токовой цепи для измерения емкости и индуктивности (цифровой мультиметр), анализатора импеданса, анализатора двух- и четырехполюсников
АО <0..1>	Аналоговые выходы	Линии аналогового вывода используются генератором сигналов произвольной формы
FGEN	Функциональный генератор	Выход функционального генератора
SYNC	Функциональный генератор	Выход в ТТЛ уровнях, синхронизированный с сигналом FGEN

Название сигнала	Тип	Описание
AM	Функциональный генератор	Аналоговый вход, используемый для амплитудной модуляции сигнала FGен
FM	Функциональный генератор	Аналоговый вход, используемый для частотной модуляции сигнала FGен
BANANA <A..D>	Пользовательские гнезда ввода/вывода	Гнезда штекерного типа A...D для подключения к контрольным точкам исследуемого объекта
BNC <1..2> $\pm$	Пользовательские гнезда ввода/вывода	BNC Connectors 1, 2 $\pm$ – Положительные линии связаны с центральными контактами разъема BNC, а отрицательные с корпусом
SCREW TERMINAL <1..2>	Пользовательские гнезда ввода/вывода	Соединяются с клеммами под винтовой крепеж
SUPPLY+	Регулируемые блоки питания	Выход регулируемых блоков питания с положительным выходным напряжением (+) от 0 до 12 В
GROUND	Блоки питания	Общий контакт регулируемых блоков питания ("земля")

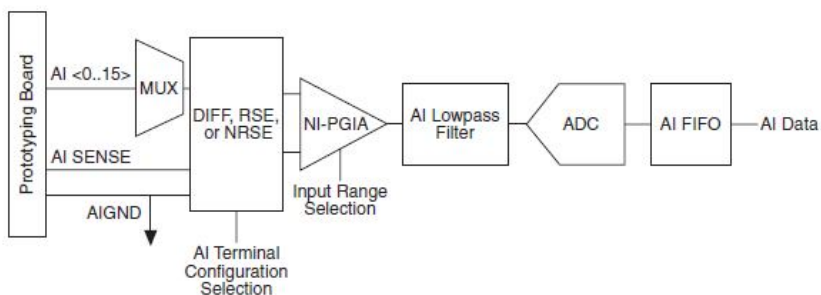
Название сигнала	Тип	Описание
SUPPLY–	Регулируемые блоки питания	Выход регулируемых блоков питания с отрицательным выходным напряжением (-) от –12 до 0 В
+15 V	Источники постоянного тока	Выход источника питания +15 В, нерегулируемый
–15 V	Источники постоянного тока	Выход источника питания -15 В, нерегулируемый
GROUND	Источники постоянного тока	Общий контакт нерегулируемых блоков питания ("земля")
+5 V	Источники постоянного тока	Выход источника питания +5 В, нерегулируемый
DIO <0..23>	Цифровой ввод/вывод	Линии цифрового ввода/вывода общего назначения, используемые для чтения и записи данных
PF18 / CTR0_SOURCE	Интерфейс линий с программируемым назначением.	Линия P2.0 PF18, функция по умолчанию: Counter 0 Source (счетный вход счетчика 0)
PF19 / CTR0_GATE	–"–	Линия P2.1 PF19, функция по умолчанию: Counter 0 Gate (вход управления счетчика 0)



Название сигнала	Тип	Описание
PFI12 / CTR0_OUT	—"–	Линия P2.4 PFI12, функция по умолчанию: Counter 0 Out (выход счетчика 0)
PFI3 / CTR1_SOURCE	—"–	Линия P1.3 PFI3, функция по умолчанию: Counter 1 Source (счетный вход счетчика 1)
PFI4 / CTR1_GATE	—"–	Линия P1.4 PFI4, функция по умолчанию: Counter 1 Gate (вход управления счетчика 1)
PFI13 / CTR1_OUT	—"–	Линия P2.5 PFI13, функция по умолчанию: Counter 1 Out (выход счетчика 1)
PFI14 / FREQ_OUT	—"–	Линия P2.6 PFI14, функция по умолчанию: Frequency Output
LED <0..7>	Пользовательские гнезда ввода/вывода	Светодиоды – питание 5 В, ток управления 10 мА.
DSUB SHIELD	Пользовательские гнезда ввода/вывода	Гнездо цепи экранирования сигналов разъема D-Sub
DSUB PIN <1..9>	Пользовательские гнезда ввода/вывода	Гнезда к контактам 1÷9 разъема D-Sub
+5 V	Источник постоянного тока	Выход источника питания +5 В, нерегулируемый
GROUND	Источник постоянного тока	Общий контакт ("земля")

### ***Ввод аналоговых сигналов***

На макетной плате NI ELVIS II доступны шестнадцать каналов аналогового ввода рабочей станции (**рис. 2.6**), через AI<0..15> на схеме обозначены входы аналоговых каналов. AI GND обозначает общую цепь аналоговых входов модуля ввода-вывода, это «аналоговая земля», не связанная с землей источников питания и цифровых схем.



**Рис. 2.6. Блок аналогового ввода рабочей станции**

По умолчанию предусмотрено дифференциальное подключение сигналов по симметричной схеме (вариант DIFF на **рис. 2.6**). Кроме дифференциального подключения, можно использовать подключение сигналов по несимметричной схеме с общим заземлением (RSE) или без него (non-RSE, NRSE). То есть, в рабочей станции предусмотрен, кроме двух основных, третий вариант подключения источников сигналов – NRSE Measurement, схема измерения с общим незаземленным проводом, потенциал которого может меняться относительно «земли». AI SENSE обозначает аналоговый входной уровень – опорный уровень аналоговых каналов при подключении источников аналоговых сигналов по несимметричной схеме без общего заземления (NRSE). В схеме RSE каждый

источник сигнала должен быть связан с AIGND, а в схеме NRSE – с плавающей линией AISENSE.

В табл. 2.2 показано соответствие аналоговых входов (гнезд) макетной платы и обозначений сигналов в различных схемах подключения. Через AI<0..7> $\pm$  в таблице обозначены имена гнезд макетной платы – положительный и отрицательный входы дифференциальных аналоговых каналов 0...7 (для симметричной схемы). При использовании несимметричной схемы число каналов удваивается.

**Табл. 2.2. Соответствие аналоговых входов (гнезд) макетной платы и обозначений сигналов в различных схемах подключения**

Номер гнезда макетной платы	Обозначение сигнала	Дифференциальная схема (по умолчанию)	Схемы RSE/NRSE
1	AI0+	AI0 +	AI 0
2	AI0–	AI0 –	AI 8
3	AI1+	AI1 +	AI 1
4	AI1–	AI1 –	AI 9
5	AI2+	AI2 +	AI 2
6	AI2–	AI2 –	AI 10
7	AI3+	AI3 +	AI 3
8	AI3–	AI3 –	AI 11
9	AI4+	AI4 +	AI 4
10	AI4–	AI4 –	AI 12
11	AI5+	AI5 +	AI 5
12	AI5–	AI5 –	AI 13

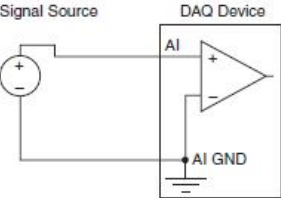
Номер гнезда макетной платы	Обозначение сигнала	Дифференциальная схема (по умолчанию)	Схемы RSE/NRSE
13	AI6+	AI6 +	AI 6
14	AI6–	AI6 –	AI 14
15	AI7+	AI7 +	AI 7
16	AI7–	AI7 –	AI 15
17	AISENSE	–	AI SENSE
18	AIGND	AI GND	AI GND

В табл. 2.3 сведены все варианты подключения к рабочей станции (в общем случае, к устройству сбора данных) плавающих и заземленных источников аналоговых сигналов.

*Организация заземления.* Поскольку в системе используются дифференциальные аналоговые входные каналы, то где-то в схеме подключения сигналов необходимо предусмотреть точку заземления. Измерение осуществляется правильно, если один из выводов источника измеряемого сигнала соединен с контактом AI GND. В случае плавающего источника сигнала, например, батарейки, убедитесь, что один из выводов источника заземлен (см. в таблице схему подключения плавающего источника сигнала по несимметричной схеме с общим заземленным проводом, RSE).

Заметьте, что подключение заземленного источника сигнала по несимметричной схеме с общим заземленным проводом (RSE) не рекомендуется, так как разность потенциалов между общими выводами двух приборов, подключенных к системе заземления одного и того же здания, может составлять десятки и сотни милливольт.

**Табл. 2.3. Варианты подключения к рабочей станции плавающих и заземленных источников аналоговых сигналов (выбор схем измерений аналоговых сигналов)**

Выбор схем измерений аналоговых сигналов	Плавающие источники сигналов <sup>1</sup> (не соединенные с заземлением здания)	Заземленные источники сигналов <sup>2</sup>
Дифференциальное подключение источника сигнала по симметричной схеме		
Подключение источника сигнала по несимметричной схеме без общего заземления (NRSE)		
Подключение источника сигнала по несимметричной схеме с общим заземленным проводом (RSE)		 <p>NOT RECOMMENDED</p> <p>Ground-loop potential (<math>V_A - V_B</math>) are added to measured signal.</p>
<p><sup>1</sup> Примеры плавающих источников сигналов – незаземленные термопары, устройства кондиционирования сигналов с изолированными выходами, батарейки</p> <p><sup>2</sup> Примеры заземленных источников сигналов – встроенные (plug-in) приборы с незаземленными выходами</p>		

На структурной схеме (рис. 2.7) приведены основные компоненты рабочей станции и макетной платы, соединенных через разъем PCI. Станция соединяется с

компьютером через интерфейс high-speed USB 2.0 и содержит в своем составе: микроконтроллер, 8/16 каналов ввода аналоговых сигналов (AI), два канала генерирования аналоговых сигналов (AO), 24 канала цифрового ввода/вывода (DIO) и 15 каналов программируемого функционального интерфейса (PFI). Как было показано, при подключении с общим проводом имеется возможность использовать 16 каналов ввода аналоговых сигналов, при дифференциальном подключении – 8 каналов. Микроконтроллер соединяется с устройствами через интерфейс SPI<sup>29</sup>. VPS – блок регулируемых источников питания макетной платы, также имеющий подключение к микроконтроллеру через интерфейс SPI.

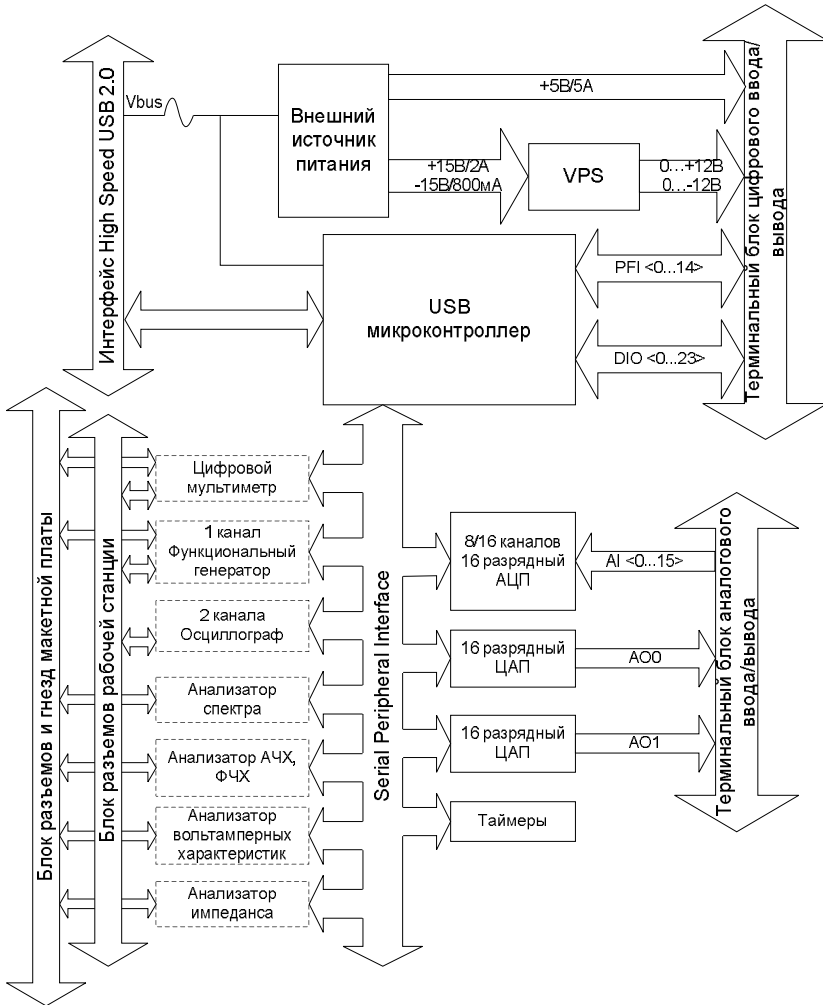
Станция подключена к блоку питания от сети переменного тока, в **табл. 2.4** дано назначение выводов блока питания; на **рис. 2.7** выделена линия питания Vbus интерфейса USB.

**Табл. 2.4. Назначение выводов блока питания**

PIN1, PIN2	PIN3	PIN4	PIN5
GND	+5 В/5 А	-15 В/0,8 А	+15 В/2 А

---

<sup>29</sup> Serial Peripheral Interface, последовательный периферийный интерфейс. Синхронный дуплексный четырехпроводный интерфейс обмена последовательными данными.



**Рис. 2.7. Предположительная структурная схема рабочей станции ELVIS II с макетной платой (основные компоненты)**

В табл. 2.5, представленной ниже, даны краткие характеристики рабочей станции. Среди прочих характеристик стоит выделить наличие как аналоговых, так и цифровых линий ввода/вывода, линий PFI, которые используются в виртуальном ДВП и могут быть использованы для работы со встроенными счетчиками/таймерами, а также имеющиеся разъемы типа BNC, штекерные (banana), D-Sub и винтовой зажим. Разъемы BNC макетной платы использованы в комплексе для подключения исследуемой схемы к модульному цифровому осциллографу NI PCI-5114, расположенному в системном блоке.

**Табл. 2.5. Технические характеристики рабочей станции**

Элемент	Кол-во	Примечание
Каналы (линии) аналогового ввода (AI)	8/16	Частота дискретизации: 1 канал – 1.25 МГц, >1 канала – 1.00 МГц Разрешение АЦП: 16 бит Расположены на макетной плате
Каналы (линии) аналогового вывода (AO)	2	Частота дискретизации: 1 канал – 2.8 МГц, 2 канала – 2.0 МГц Диапазон сигналов: $\pm 10$ В, $\pm 5$ В Разрешение ЦАП: 16 бит Расположены на макетной плате
Цифровые линии ввода/вывода DIO	24	на макетной плате



Элемент	Кол-во	Примечание
Линии PFI, включая значения по умолчанию в NI DAQmx	15	Выводы 3, 4, 8, 9, 12, 13, 14 относятся к <b>Счетчикам/таймерам</b> . Расположены на макетной плате
BNC разъем функционального генератора	1	на рабочей станции
BNC разъемы NI SCOPE	2	на рабочей станции
BNC разъемы (для подключения NI PCI-5114 и др. внешних устройств)	2	на макетной плате
Разъемы banana (относятся к DMM)	3	на рабочей станции
Разъемы banana (например, для подключения приставки ФЛС и др. внешних устройств)	4	на макетной плате
Винтовой зажим (для подключения внешних устройств)	2	на макетной плате
Разъем D-Sub	1	на макетной плате

### 2.3. Включение рабочей станции

Рабочая станция снабжена следующими элементами управления и индикации:

- USB LEDs – индикаторы USB
- Ready – показывает, что оборудование NI ELVIS II сконфигурировано должным образом и готово к соединению с компьютером.
- Active – показывает активность USB соединения с компьютером.
- Power – выключатель питания рабочей станции

- Prototyping Board Power – выключатель питания макетной платы

Для включения рабочей станции переключатель Power на задней панели необходимо перевести в положение «|». В этот момент на лицевой панели оранжевым светом загорается индикатор Active. На рабочем столе появляется диалоговое окно «New Data Acquisition Device», а на лицевой панели рабочей станции оранжевым светом загорается индикатор Ready.

Для работы с макетной платой необходимо перевести на лицевой панели рабочей станции переключатель Prototyping Board Power в положение «|», в этот момент индикатор Prototyping Board Power загорается зелёным светом.

В табл. 2.6 показано соответствие состояния индикаторов состояниям рабочей станции и макетной платы.

**Табл. 2.6. Состояния индикаторов USB рабочей станции**

Индикатор Active	Индикатор Ready	Описание
Выключены		Главный источник питания выключен
Желтый	Выключен	Нет соединения с компьютером. Убедитесь, что программный драйвер NI DAQmx загружен и USB кабель подключен
Выключен	Зеленый	Станция подключена к USB Full Speed порту
Выключен	Желтый	Станция подключена к USB High Speed порту
Зеленый	Зеленый или желтый	Выполняется соединение

### 3. Принципы работы виртуальных и реальных приборов и инструкции по их использованию

В данном разделе приведены функциональные схемы и рассмотрены основные принципы работы приборов, даны подробные рекомендации по их использованию.

Работа встроенных инструментов реализована с помощью драйвера NI DAQmx и приложений NI ELVISmx, поэтому для использования виртуальных приборов рабочей станции, следует запускать соответствующие приложения на ПК.

**Останавливайте работу любого прибора перед изменением режима работы или при простое.**

#### 3.1. Функциональный генератор (*Functional Generator, FGen*)

С помощью приложения функционального генератора FGEN.exe (**рис. 3.1**) можно формировать сигналы различной формы (синусоидальной, треугольной, прямоугольной) с установкой произвольных значений амплитуды и частоты. Кроме того, есть возможность изменения смещения по DC<sup>30</sup> (изменения постоянной составляющей в спектре сигнала), «качания» частоты, амплитудной (AM) и частотной (FM) модуляции. Полученный сигнал может быть направлен на макетную плату или на BNC разъем FGEN/TRIG<sup>31</sup>. Скриншот<sup>32</sup> окна функционального генератора показан на **рис. 3.2**.

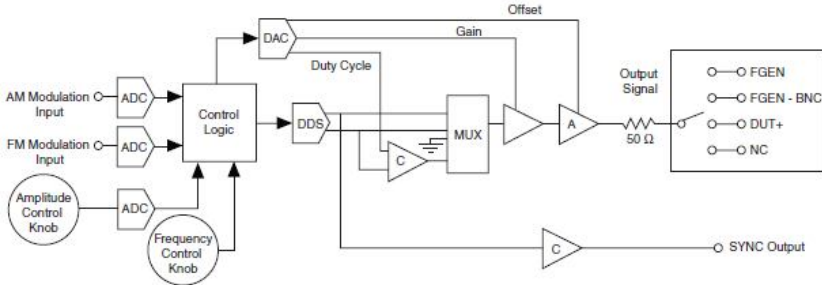
---

<sup>30</sup> Direct Current, постоянный ток

<sup>31</sup> Этот разъем может использоваться как выход функционального генератора или как вход цифрового триггера для запуска сбора данных с помощью осциллографа NI SCOPE.

<sup>32</sup> Копия экрана

Для формирования аналоговых колебательных сигналов используется прямой цифровой синтез<sup>33</sup>. Частота, амплитуда, смещение и коэффициент заполнения (рабочий цикл) прямоугольного сигнала имеют цифровое управление.



**Рис. 3.1. Функциональная схема функционального генератора**

**Частота** устанавливается посредством использования 28-битного делителя, опорная частота – 50 МГц. Следовательно, шаг изменения частоты равен  $50 \text{ МГц} / 2^{28} = 0,18626 \text{ Гц}$ . Частота может изменяться программно или вручную соответствующим переключателем.

**Амплитуда** формируемого сигнала может изменяться программно или вручную соответствующим переключателем.

<sup>33</sup> Direct Digital Synthesis, DDS – синтез сигналов произвольной формы и частоты из единственной опорной частоты, поставляемой генератором тактовых импульсов. Характерной особенностью является то, что отсчеты синтезируемого сигнала вычисляются цифровыми методами, после чего передаются на цифро-аналоговый преобразователь, где происходит их преобразование в аналоговую форму.

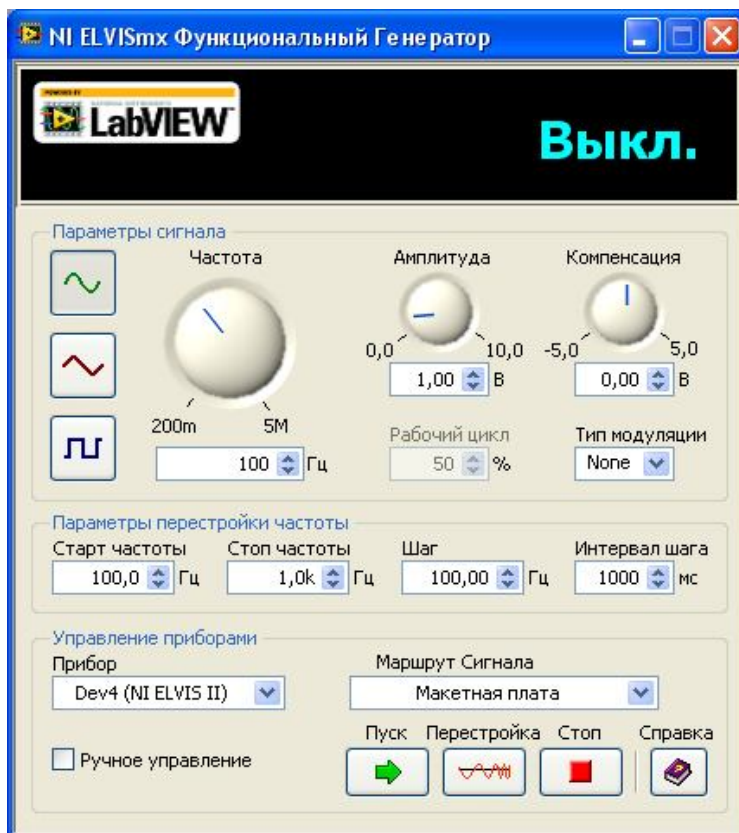
**Смещение** сигнала на выходе функционального генератора может настраиваться только программно.

В режиме формирования прямоугольного сигнала в компаратор подается треугольный сигнал. Изменяя опорное напряжение, можно управлять **коэффициентом заполнения** (рабочим циклом) **прямоугольного сигнала**. Опорное напряжение формируется схемой с 10-битным ЦАП. Коэффициент заполнения может настраиваться только программно.

Функциональный генератор имеет выходное сопротивление 50 Ом, выходной ток ограничивается величиной 100 мА. Это используется для защиты от коротких замыканий, при превышении тока выход автоматически отключается.

**Выводы АМ и FM представляют собой аналоговые входы** для амплитудной и частотной модуляции сигнала генератора.

*Замечание. Если сигнал направлен на макетную плату, то при отключении питания макетной платы выход функционального генератора отключается от макетной платы. Если сигнал направлен на BNC-разъем, с выключением питания выход не отключается.*



**Рис. 3.2. Скриншот окна функционального генератора Fgen.exe с настройками по умолчанию**

### *Порядок использования функционального генератора*

1. Запустить приложение Fgen.exe, расположенное в каталоге C:\Documents and Settings\student\Рабочий стол\приборы.

2. В параметрах сигнала следует установить «прямоугольный сигнал» нажатием на соответствующую пиктограмму.
3. Установить требуемую частоту в диапазоне 5 кГц – 900 кГц. Для проведения экспериментов с фиксированием результатов с помощью встроенного осциллографа NI SCOPE рекомендуется выбрать частоту около 10 кГц, при использовании осциллографов NI PCI-5114 и C1-99 рекомендуется выбирать частоту не менее 500 кГц.
4. Установить амплитуду сигнала. Диапазон амплитуды функционального генератора составляет 0...10 В. Амплитуда, установленная по умолчанию, равна 1 В.
5. Установить коэффициент заполнения (рабочий цикл). Обычно коэффициент заполнения равен 50% (установлен по умолчанию), что соответствует равным длительностям импульса и паузы.
6. При проведении экспериментов с использованием микросхем одновибраторов частоту следует выбрать так, чтобы период запускающих импульсов был больше заданной длительности генерируемого одновибратором импульса, а коэффициент заполнения необходимо существенно уменьшить, например, до 5%.
7. Установить смещение (компенсацию). При заданных уровнях логических сигналов  $U^0$  и  $U^1$  смещение необходимо устанавливать равным  $U^0 + 0,5U^1$ , например, при уровнях сигнала  $U^0 = 0$  В,  $U^1 = 5$  В смещение должно быть равно 2,5 В.
8. Установить маршрут сигнала функционального генератора. При направлении сигнала «макетная плата» выход функционального генератора связан с

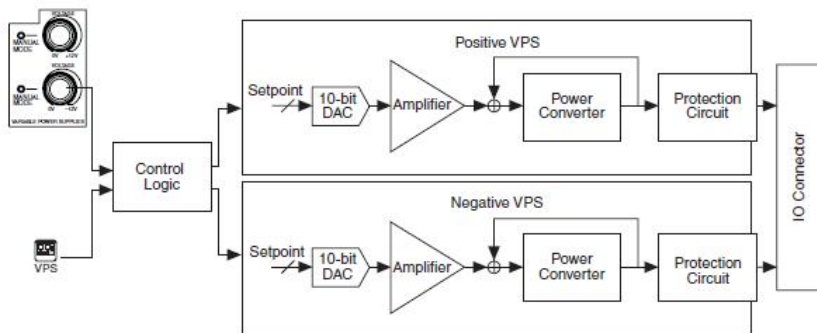
выводом FGEN на макетной плате. Иначе сигнал подается на BNC-разъем FGEN/TRIG рабочей станции.

9. Если частота или амплитуда изменяется в процессе эксперимента, удобно использовать режим ручного управления и ручки, расположенные на лицевой панели рабочей станции. Ручкой FREQUENCY регулируется частота генерируемого сигнала, а ручкой AMPLITUDE – его амплитуда. Для этого достаточно установить флаг ручного управления в приложении.
10. Нажать на пиктограмму «пуск».

### **3.2. Регулируемые источники питания (*Variable Power Supplies, VPS*)**

В NI ELVIS II имеется один положительный и один отрицательный регулируемые источники питания (при русификации приложения переведены как «Регулируемый блок питания»). Положительный источник позволяет получать напряжения от 0 В до +12 В, отрицательный – от 0 В до -12 В. На **рис. 3.3** представлена функциональная схема, на **рис. 3.4** – скриншот окна приложения регулируемых источников питания VPS.exe. Выводы регулируемых источников питания находятся на макетной плате и обозначены VPS SUPPLY+ и SUPPLY-. Оба напряжения на выводах берут отсчет от уровня GROUND.





**Рис. 3.3. Функциональная схема регулируемых источников питания**

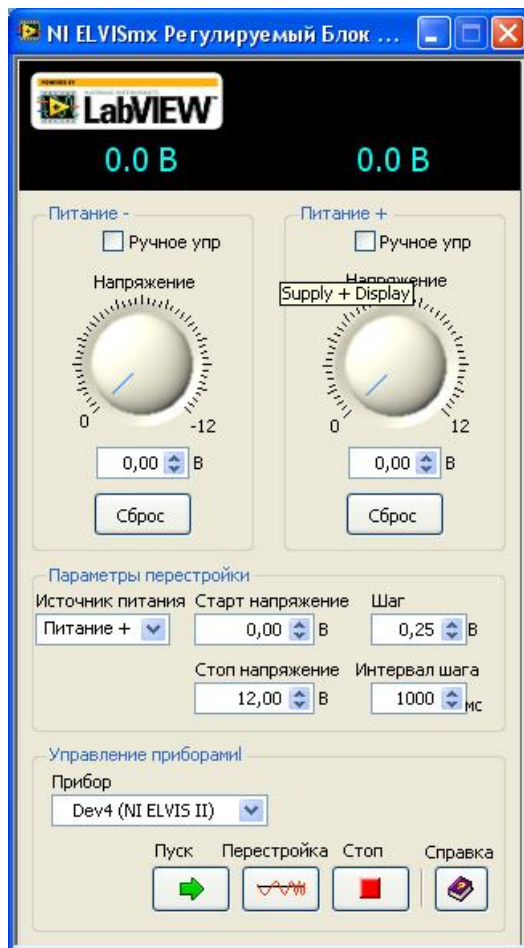


Рис. 3.4. Скриншот окна регулируемых источников питания VPS.exe

### ***Порядок использования регулируемых источников питания***

1. Запустить приложение VPS.exe, расположенное в каталоге C:\Documents and Settings\student\Рабочий стол\приборы.
2. Установить требуемое напряжение положительного и/или отрицательного источников питания.
3. Нажать на пиктограмму «пуск».

### ***3.3. Цифровой мультиметр (Digital MultiMeter, DMM)***

Цифровой мультиметр DMM.exe (рис. 3.5) используется для следующих измерений и задач:

- Напряжение (постоянное и переменное)
- Ток (постоянный и переменный)
- Сопротивление
- Емкость
- Индуктивность
- Проверка диодов
- Прозвонка цепей<sup>34</sup>

Для измерения напряжения, тока, сопротивления, проверки диодов и прозвонки цепей используются 3 banana-разъема<sup>35</sup>, расположенные на левом торце рабочей станции, они обозначены как V $\Omega$ , A и COM. Для измерения напряжения, сопротивления, проверки диодов и прозвонки

---

<sup>34</sup> Прозвонка – процесс проверки целостности электрической цепи; прозвонка, как и вообще измерение сопротивления, в отличие от измерения тока и напряжения, всегда осуществляется при отключенном питании цепи.

<sup>35</sup> Разъемы штекерного типа

цепей подключайте щупы к выводам  $V\Omega$  и COM. Для измерения тока пользуйтесь выводами A и COM.

Для измерения емкости и индуктивности используются выводы анализатора импеданса, DUT+ и DUT-<sup>36</sup>, расположенные на макетной плате.

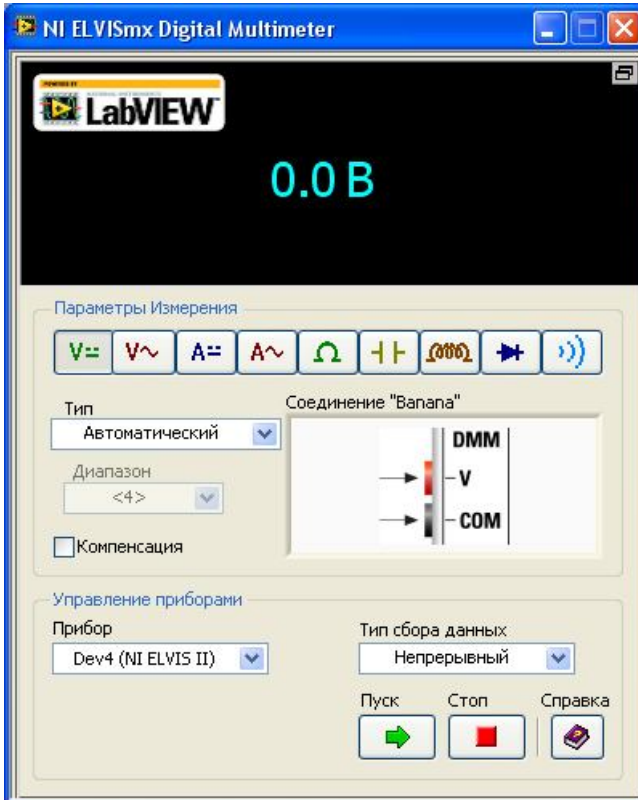


Рис. 3.5. Скриншот окна цифрового мультиметра

<sup>36</sup> Device under test, прибор в режиме тестирования

### ***Порядок использования цифрового мультиметра***

1. Запустить приложение DMM.exe, расположенное в каталоге C:\Documents and Settings\student\Рабочий стол\приборы.
2. Подключить имеющиеся щупы к разъемам в соответствии с требуемым характером измерений.
3. В ряду пиктограмм параметров измерений выбрать требуемый характер измерений.
4. Нажать на пиктограмму «пуск».

### ***3.4. Осциллографы, используемые в лаборатории «Схемотехника»***

В лаборатории схемотехники имеется три осциллографа:

- 1) Осциллограф С1-99 представляет собой двухканальный аналоговый осциллограф.
- 2) Internal oscilloscope (SCOPE) является двухканальным цифровым осциллографом в составе аппаратуры и ПО рабочей станции.
- 3) Модульный двухканальный цифровой осциллограф NI PCI-5114 представляет собой плату в составе системного блока.

В **табл. 3.1** осциллографы сравниваются по таким параметрам, как разрешение, цена деления, полоса пропускания, погрешность измерения, частота дискретизации. С учетом возможностей стоит отметить, что NI SCOPE непригоден для измерений временных параметров современных ТТЛ и КМОП схем, он позволяет только оценить форму сигнала и частоту.

**Табл. 3.1. Сравнение основных параметров осциллографов лаборатории схемотехники**

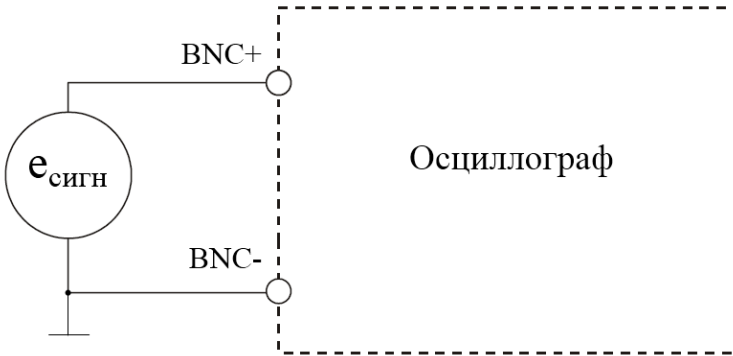
<b>Модель</b>	<b>NI SCOPE</b>	<b>NI PCI-5114</b>	<b>C1-99</b>
<b>Количество каналов</b>	2	2	2
<b>Входное сопротивление и емкость</b>	1МОм    25пФ	50Ом ± 1,5%; 1МОм ± 1%    26пФ (программный выбор)	1МОм    25пФ
<b>Разрешение</b>	8 бит	8 бит	-
<b>Минимальная цена деления, В/деление</b>	10 мВ/дел	0,25 мВ/дел	2 мВ/дел
<b>Минимальная цена деления, с/деление</b>	5 мкс/дел	40 нс/дел	5 нс/дел
<b>Полоса пропускания</b>	1,7 МГц	125 МГц; 100 МГц для $V_{pk-pk}=40$ мВ	100 МГц
<b>Предельная полоса пропускания фильтра</b>	-	20 МГц	-
<b>Основная погрешность измерения</b>	±2%	±1,5%	±3,5%
<b>Частота дискретизации в реальном времени</b>	от 0,00465 Гц до 1,25 МГц (1 канал) до 500 кГц (2 канала)	от 3,815 кГц до 250 МГц	-

Модель	NI SCOPE	NI PCI-5114	C1-99
<b>Частота дискретизации случайных чередующихся выборок (эквивалентный режим)</b>	-	от 250 МГц до 5 ГГц с шагом 250 МГц	-
<b>Наработка на отказ, ч</b>	-	-	6000
<b>Время до калибровки</b>	1 год	2 года	2 года

Цифровые осциллографы используют аналого-цифровое преобразование (АЦП). При этом входной и выходной сигналы логических ключей (вентилей) и цифровых схем подаются на его входы в качестве аналоговых сигналов и для их подключения можно использовать один из двух способов: измерение сигналов с дифференциальной схемой подключения или по схеме с общим заземленным проводом.

Вход и выход логического ключа (вентиля) являются заземленными источниками сигналов. Поэтому при получении осциллограммы сигнала вход (выход) ключа или цифровой схемы подключается к осциллографу по схеме с общим заземленным проводом, как показано в примере на **рис. 3.6**. Для этого вход (выход) ключа или схемы подсоединяется к сигнальному входу канала осциллографа BNC+, который соответствует центральному проводнику коаксиального кабеля или коаксиального разъема. Общая точка исследуемой схемы подсоединяется к входу BNC-канала осциллографа, который соответствует внешнему проводнику (оплетке) коаксиального кабеля или коаксиального разъема. Если для подачи сигнала на осциллограф используются гнезда аналоговых входов

макетной платы, то вход (выход) ключа надо присоединить к одному из гнезд аналогового ввода AI+, а общую точку исследуемой схемы – к гнезду AI-.

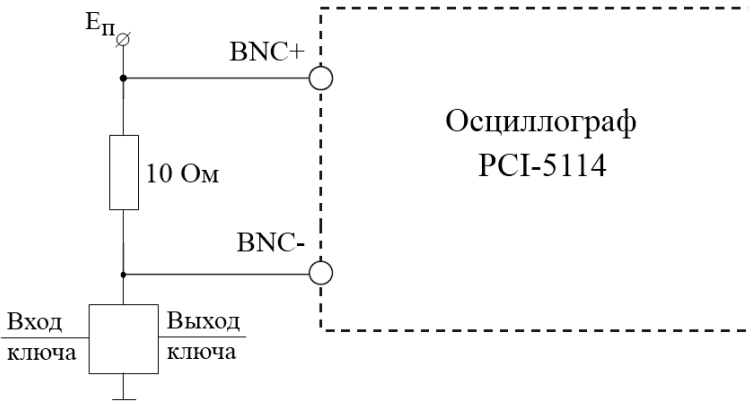


**Рис. 3.6. Подключение входа (выхода) логического ключа ( $e_{\text{сигн}}$ ) к осциллографу по схеме с общим заземленным проводом**

Если необходимо провести измерение броска тока от источника питания при переключении ключа ТТЛ или КМОП, то мы имеем плавающий источник сигнала: разность потенциалов на резисторе небольшого сопротивления (10 Ом), включенного в коллекторную цепь или цепь стока (см. соответственно **рис. 4.18** и **рис. 4.29**). Выходное напряжение на этом резисторе не связано с общей цепью заземления и надо произвести подключение источника сигнала по дифференциальной схеме. Для этого выводы резистора подсоединяются к входам BNC+ и BNC-канала осциллографа без заземления (**рис. 3.7**). Для этих измерений рекомендуется использовать модульный осциллограф PCI-5114, который входит в состав лабораторного комплекса кафедры.



Если снять совмещенные осциллограммы сигнала на выходе ключа и на резисторе 10 Ом, можно определить ток, потребляемый элементом в состояниях “0” и “1”, а также определить разницу в величине броска тока потребления при переключении элемента в то или иное состояние. Так как токи переключения велики и велика разность потенциалов на резисторе 10 Ом, то для точных измерений рекомендуется использовать развязку по постоянному току (см. порядок использования осциллографа PCI-5114).



**Рис. 3.7. Измерение броска тока при переключении ключа.  
Подключение к осциллографу источника сигнала на  
дополнительном резисторе по дифференциальной схеме**

### **3.5. Встроенный цифровой осциллограф рабочей станции (NI SCOPE)**

NI ELVIS II internal SCOPE (SCOPE.exe), в дальнейшем NI SCOPE, – двухканальный цифровой осциллограф (**рис. 3.8, рис. 3.9**), относящийся к встроенным средствам рабочей станции и имеющий небольшую полосу пропускания (1,7 МГц) с глубиной памяти 16 кБ на канал.

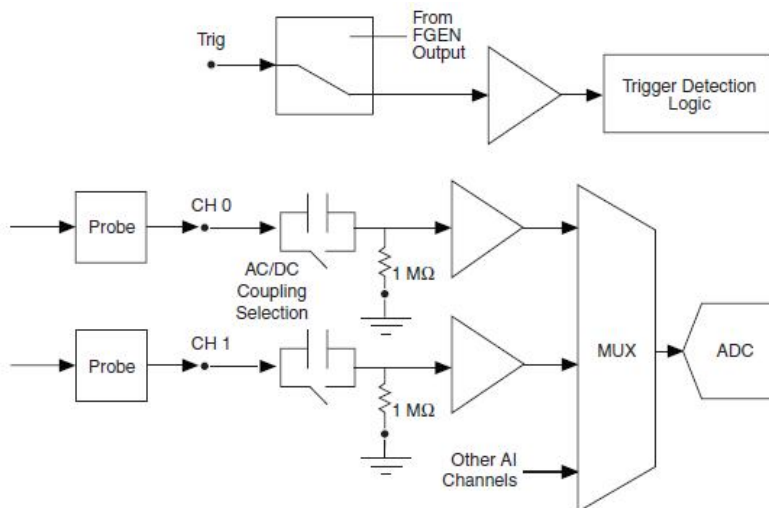
NI SCOPE имеет два канала с настройкой масштаба, вертикального смещения осциллограммы (расположения на экране) и развертки. Также есть возможность выбора источника сигнала и типа запуска. Функция автомасштабирования позволяет настроить масштаб автоматически на основании полной амплитуды АС<sup>37</sup>-сигнала.

Достоинством цифровых осциллографов является возможность проводить для измерений курсорные вычисления. Приложение SCOPE.exe позволяет использовать курсоры для точного вычисления амплитуды, длительности сигнала и других параметров.

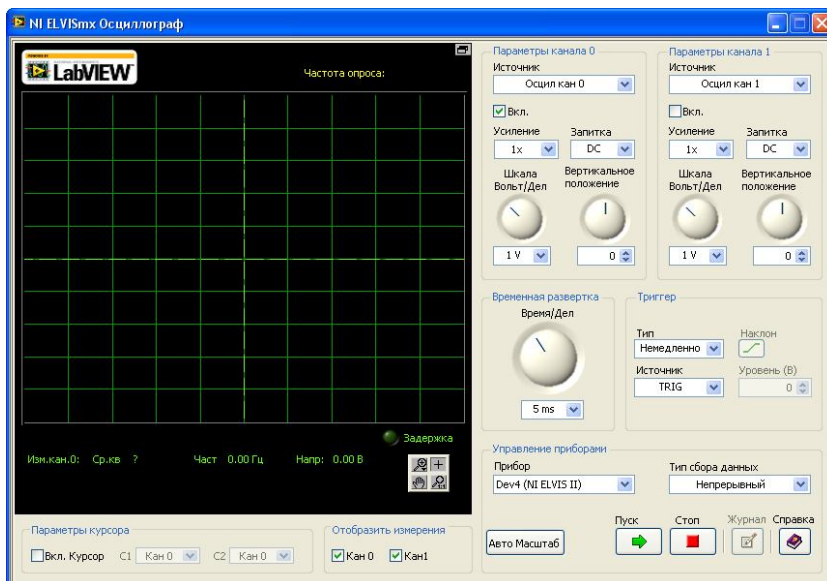
NI SCOPE использует АЦП рабочей станции (ADC на **рис. 3.8**). Максимальная частота дискретизации – 1,25 МГц. При одновременной работе двух каналов максимальная частота дискретизации не превышает 500 кГц для каждого канала. *Probe* на рис 3.8 обозначает нормировку значений при подключении сигнала с помощью пробника с ослаблением 1:1 или 1:10. Возможные значения 1x и 10x, по умолчанию стоит 1x.

---

<sup>37</sup> Alternating Current, переменный ток



**Рис. 3.8. Функциональная схема встроенного цифрового осциллографа NI SCOPE**



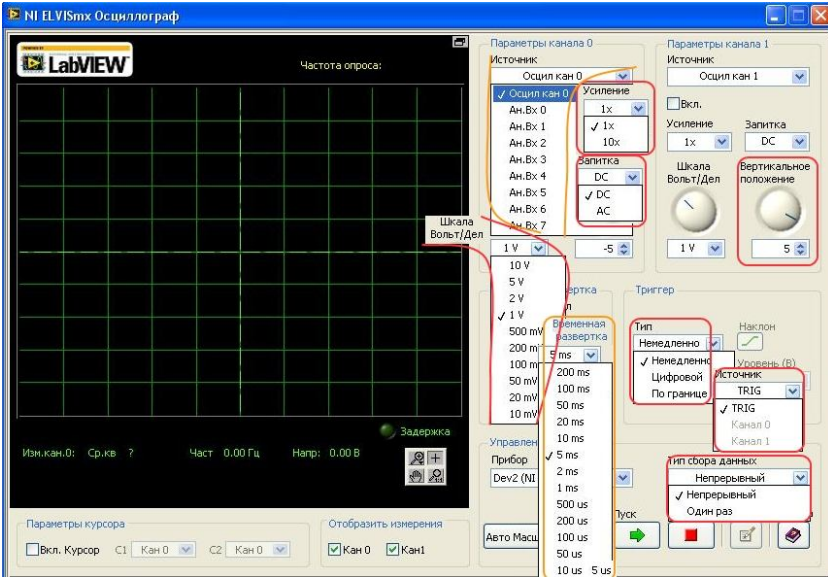
**Рис. 3.9.** Скриншот окна осциллографа NI SCOPE

На **рис. 3.10** представлен скриншот окна осциллографа с раскрытыми выпадающими списками (вариантами выбора опций), каждая опция выделена цветом. Так, в качестве источника сигнала («Источник») можно выбрать BNC разъемы, расположенные на рабочей станции («Осцил кан 0/1») или воспользоваться гнездами аналогового ввода AI («An Vx 0...7»), расположенными на макетной плате. Для опции аттенюатора («Усиление») есть два варианта: 1x (1:1), 10x (1:10). Сопряжение («Запитка») задает тип развязки для канала и выполняется по AC<sup>38</sup> и DC<sup>39</sup>. Максимальное и минимальное смещения

<sup>38</sup> Сопряжение AC – развязка по постоянному току, наблюдение сигнала без постоянной составляющей

<sup>39</sup> Сопряжение DC – наблюдение сигнала с постоянной составляющей

осциллограммы на экране («Вертикальное положение») равны соответственно 5 делений шкалы вверх (+5) и вниз (-5). Цена деления («Шкала Вольт/дел») может быть выбрана в диапазоне от 10 мВ до 10 В на деление. «Временная развертка» варьируется от 5 мкс до 200 мс. Источником запуска («Триггер-Источник») может быть BNC разъем на рабочей станции («TRIG») или один из каналов («Канал 0/1»). Тип запуска: «Немедленно», «Цифровой», «По границе». Запуск «По границе» осуществляется по переднему или заднему фронтам («Наклон»).



**Рис. 3.10. Скриншот окна осциллографа NI SCOPE с раскрытыми выпадающими списками**

### ***Порядок использования встроенного осциллографа NI SCOPE***

1. При подключении посредством BNC разъемов и имеющих двух коаксиальных кабелей экран коаксиального кабеля следует соединять с землей (общей точкой) исследуемой схемы, внутренний проводник – с источником измеряемого сигнала.

Возможно также подключение через аналоговые входы AI0±, AI1±, ... , AI7±, расположенные на макетной плате, без использования коаксиального кабеля.

С помощью этого осциллографа мы проводим измерения только по схеме с общим заземленным проводом, поэтому вывод AI- следует соединить с землей, на вывод AI+ подать измеряемый сигнал.

2. Запустить приложение SCOPE.exe, расположенное в каталоге C:\Documents and Settings\student\Рабочий стол\приборы.
3. Включить требуемые каналы.
4. Выбрать источник сигнала.
5. Установить требуемый масштаб, вертикальное смещение. Рекомендуется сверху располагать сигнал на входе схемы, снизу – сигнал на выходе схемы.
6. Установить масштабы вертикальной и горизонтальной развертки в соответствии с целями опыта.
7. Выбрать источник запуска (триггер) и установить тип запуска.
8. Нажать на пиктограмму «пуск».

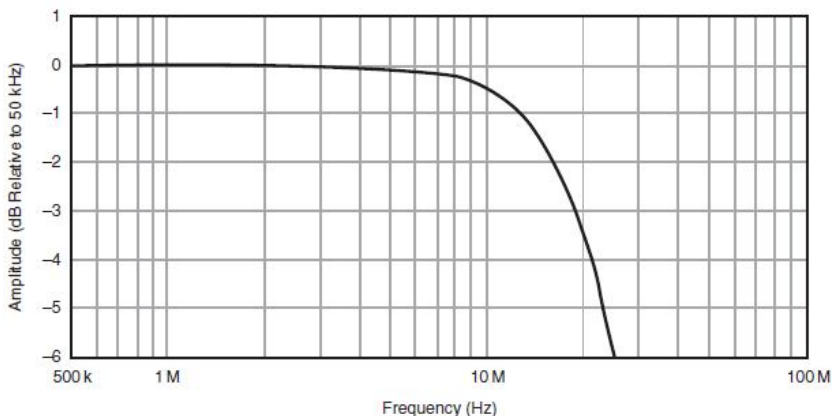
#### ***3.6. Модульный цифровой осциллограф NI PCI-5114***

Высокоскоростной цифровой двухканальный осциллограф с разрешением 8 бит, полосой пропускания

125 МГц, глубиной памяти до 256 Мб на канал, частотой дискретизации до 250 МГц в реальном времени, до 5 ГГц при использовании случайной чередующейся выборки (в эквивалентном режиме). Внешний вид платы показан на **рис. 3.11**. Взаимодействие с ПК осуществляется посредством PCI-разъема. С рабочей станцией осциллограф связан двумя коаксиальными кабелями. Для уменьшения шума используется 20 МГц фильтр, при этом предполагается, что полезный сигнал не будет превышать 20 МГц (**рис. 3.12**).



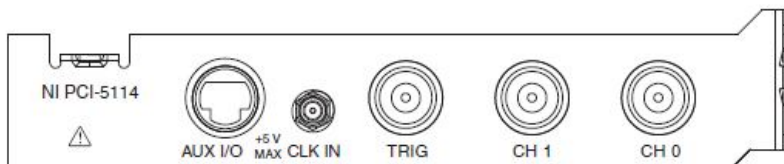
**Рис. 3.11. Внешний вид платы NI PCI-5114**



**Рис. 3.12. Приблизительный вид амплитудно-частотной характеристики (АЧХ) модульного цифрового осциллографа PCI-5114 при использовании 20 МГц фильтра**

На **рис. 3.13** и в **табл. 3.2** показаны следующие элементы. CH 0, CH1 – стандартные BNC разъемы для аналоговых сигналов, оцифровки данных и запуска измерений. TRIG – стандартный BNC разъем внешнего аналогового запуска измерений, его входной сигнал оцифровывается с разрешением 8 бит, но недоступен для других приложений. CLK IN (вход внешней синхронизации) может быть использован для задания частоты дискретизации внешним источником, в соответствии со спецификацией частота сигнала должна лежать в диапазоне 50 – 250 МГц, а коэффициент заполнения – 45-55%.



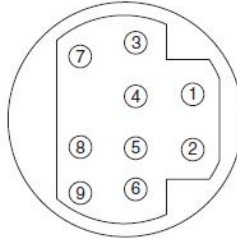


**Рис. 3.13. Фронтальная панель платы модульного цифрового осциллографа PCI-5114**

**Табл. 3.2. Описание разъемов платы PCI-5114**

Разъем	Описание	Функция
CH 0, CH 1	Стандартный BNC разъем	Аналоговые входные сигналы; оцифровка данных и запуск измерений
TRIG	Стандартный BNC разъем	Разъем внешнего аналогового запуска измерений
CLK IN	Стандартный SMB <sup>40</sup> разъем	Вход внешней синхронизации (синхронизации таймера дискретизации)
AUX I/O	mini-DIN разъем на 9 выводов	Доступ к универсальным линиям синхронизации/запуска PFI 0, PFI 1 осциллографа ( <b>рис. 3.14</b> )

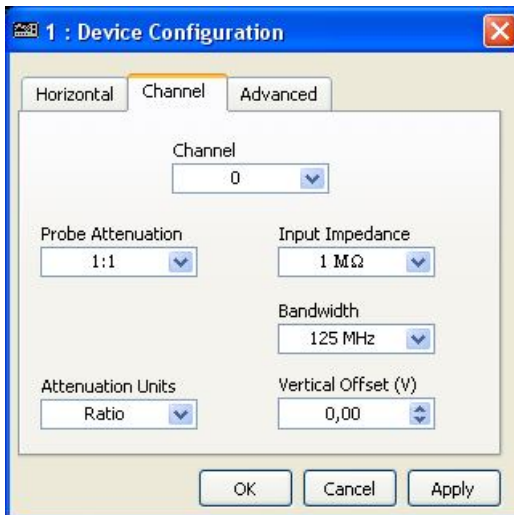
<sup>40</sup> SMB (Sub-Miniature version B) – один из типов коаксиальных радиочастотных разъемов для подключения коаксиального кабеля с волновым сопротивлением 50 Ом или 75 Ом.



1	+5 V (Fused)	4	Reserved	7	Reserved
2	GND	5	Reserved	8	Reserved
3	Reserved	6	PFI 1	9	PFI 0

**Рис. 3.14. Назначения выводов AUX IN/OUT (9-штырькового разъема типа DIN)**

На **рис. 3.15** представлено окно конфигурации осциллографа, в котором можно выбрать делитель (аттенюатор, 1:1, 1:10, 1:100, 1:1000), полосу пропускания (100 МГц или 125 МГц), входное сопротивление (50 Ом, или 1 МОм), вертикальное смещение канала.



**Рис. 3.15. Скриншот окна настройки аттенюатора, полосы пропускания и вертикального смещения NI PCI-5114**

На **рис. 3.17** и **рис. 3.18** приведены два режима отображения окна осциллографа PCI-5114: Benchtop («Настольный») и Classic («Классический»). Настольный режим выбран по умолчанию и внешне похож на NI SCOPE, в цикле лабораторных работ достаточно использовать только этот режим, поэтому именно он будет описан в разделе **Порядок использования**.

Классический режим несколько отличается элементами интерфейса, например, в этом режиме необходимо перед заданием вертикального смещения осциллограммы выбрать канал, осциллограмму сигнала которого необходимо сместить.

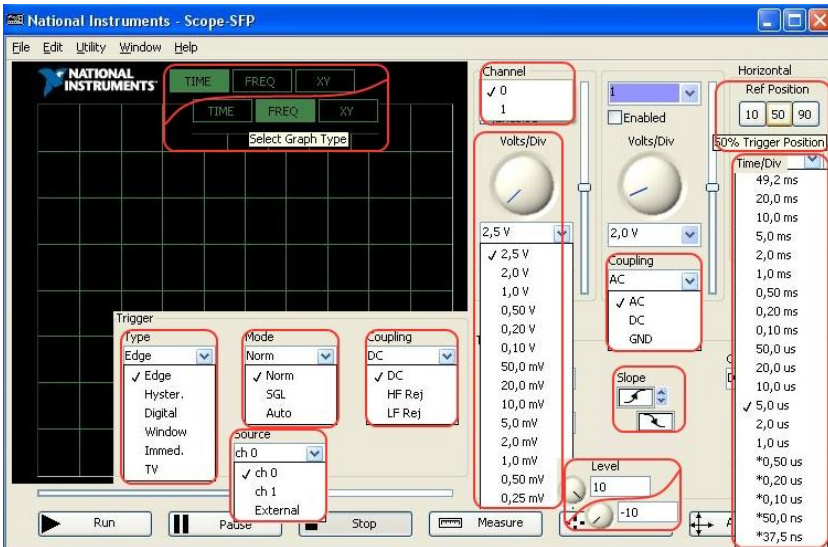
На **рис. 3.16** представлен скриншот окна осциллографа в классическом режиме с раскрытыми выпадающими списками (вариантами выбора опций), каждая опция выделена цветом. В качестве источника сигнала («*Channel*») можно выбрать один из двух BNC разъемов, расположенных на макетной плате. Цена деления («*Volts/Div*») может быть выбрана в диапазоне от 0,25 мВ до 2,5 В на деление.

Сопряжение («*Coupling*») выполняется по AC, DC и GND. Основной режим для проведения измерений в лаборатории – DC. Обратите внимание, что у осциллографа PCI-5114 есть возможность выбрать заземление входа (GND).

Выбор развертки по времени («*Time/Div*») может быть осуществлен от десятков наносекунд (40 нс минимально) до десятков миллисекунд (20 мс и более). Источником запуска («*Trigger-Source*») может быть один из каналов («*ch 0/1*») или разъем TRIG («*External*»), тип

запуска: «По границе» («Edge»), «Гистерезис» («Hyster.»), «Цифровой» («Digital»), «Окно» («Window»), «Немедленно» («Immed.»), «TV».

Для типа «По границе» запуск осуществляется по переднему или заднему фронтам («Slope») с установкой уровня запуска («Level») в вольтах. Тип графика может быть выбран между «Time», «Freq» и «XY», в ходе выполнения лабораторных работ используется только тип «Time».



**Рис. 3.16. Скриншот окна осциллографа NI PCI-5114, режим «Benchtop» («Настольный») с раскрытыми выпадающими списками**

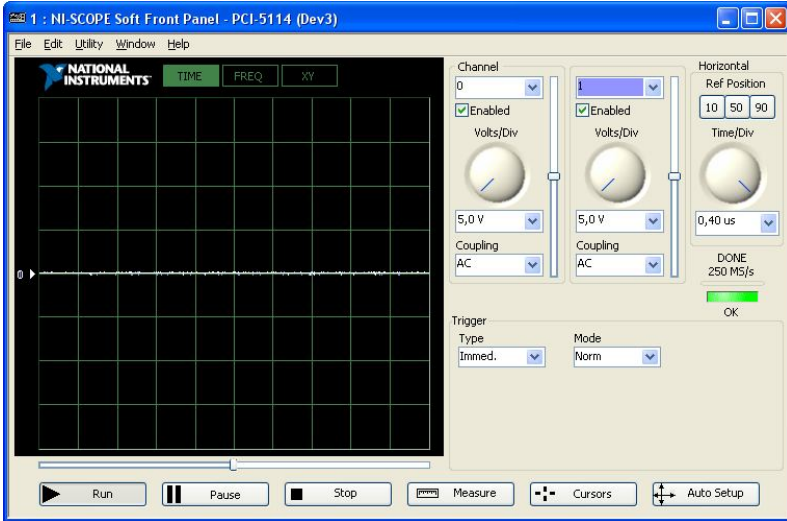


Рис. 3.17. Скриншот окна осциллографа NI PCI-5114, режим «Benchtop» («Настольный»)

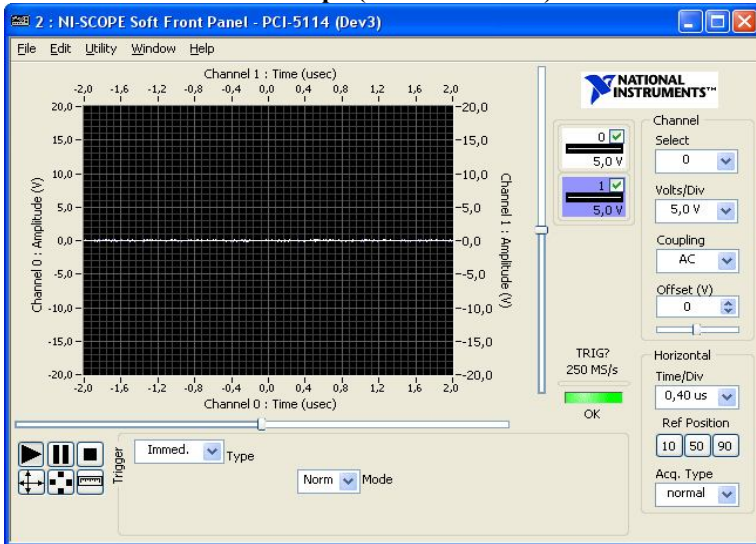


Рис. 3.18. Скриншот окна осциллографа NI PCI-5114, режим «Classic» («Классический»)

### ***Порядок использования***

1. Подключение осуществляется посредством BNC разъемов, расположенных на макетной плате, при этом экран кабеля (гнездо, соответствующее BNC-) следует соединить с землей (общей точкой схемы), внутренний проводник (гнездо, соответствующее BNC+) – с выводом, на который подается измеряемый сигнал.
2. Запустить приложение **Soft Front Panel PCI-5114**, ярлык на которое имеется в меню Пуск-Все программы-National Instruments.
3. Включить требуемые каналы, отметив соответствующие чекбоксы. На данном шаге можно нажать на кнопку «Auto Setup» для автоматического определения развертки и амплитуды. При этом каналы включаются согласно установкам по умолчанию.
4. Выбрать источник сигнала (канал 0 соответствует BNC1, канал 1 соответствует BNC2).
5. Установить в поле Coupling<sup>41</sup> значение DC. Если нулевой уровень сигнала не совпал с маркером нуля, изменить значение на AC, и снова на DC.
6. Установить требуемый масштаб (по вертикали и горизонтали) и вертикальное смещение. Рекомендуется в верхней части экрана располагать входной сигнал схемы, в нижней части экрана – выходной сигнал.

---

<sup>41</sup> Сопряжение, на русскоязычной панели – «запитка». Сопряжение по DC означает наблюдение сигнала с постоянной составляющей.

7. Выбрать источник запуска (триггер) и установить тип запуска. Для простых экспериментов достаточно в качестве источника запуска выбрать канал 0 или 1 (запуск от сигнала, поданного на один из каналов), но имеется возможность выбора внешнего источника синхронизации (external).
8. Нажать на кнопку «Run».

### *Курсорные вычисления*

Цифровые осциллографы позволяют проводить курсорные измерения – режим, в котором осциллограф определяет значения координат курсоров по Y или по X оси и вычисляет разницу между координатами курсоров.

**Курсоры Y** отображаются на экране **горизонтальных линий** и предназначены для измерения вертикальных параметров. Обычно они используются для измерения амплитудных параметров (напряжения).

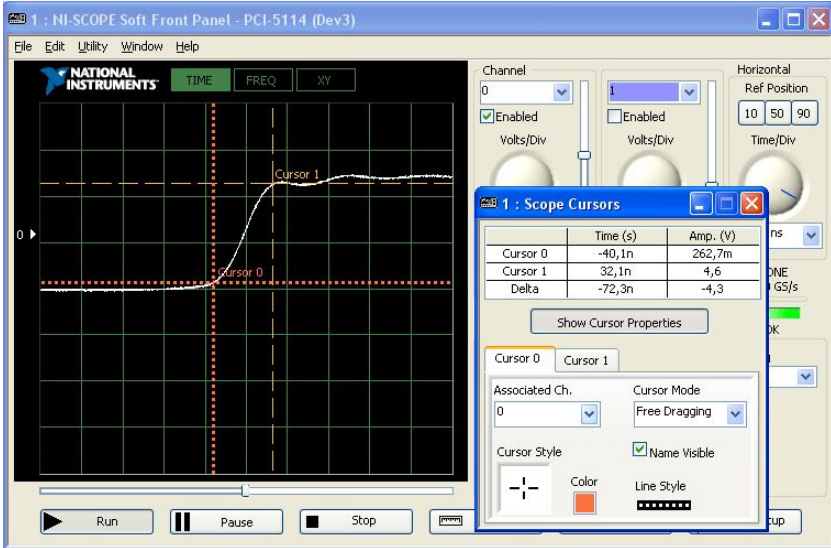
**Курсоры X** отображаются на экране в виде **вертикальных линий** и предназначены для измерения горизонтальных параметров. Обычно они используются для измерения временных, фазовых и частотных параметров.

Для отображения окна курсорных вычислений в меню необходимо произвести следующий выбор: **Utility>Show Cursors (рис. 3.19)**.

Имеются два режима работы курсоров: **Free Dragging** и **Lock to Plot** – возможность свободного перетаскивания курсоров или автоматическая привязка курсоров к графику.

В окне курсорных вычислений постоянно отображается таблица координат курсоров (время и амплитуда) и разность между значениями. В приведенном примере

длительность фронта (Time: Delta) равна 72,3 нс, разность между уровнями (Amp: Delta) – 4,3 В.



**Рис. 3.19.** Скриншот окна осциллографа NI PCI-5114, демонстрация курсорных вычислений

### 3.7. Аналоговый осциллограф C1-99

C1-99 – классический аналоговый двухканальный электронно-лучевой осциллограф, позволяющий визуально наблюдать и исследовать периодические и однократные электрические сигналы в диапазоне частот от постоянного тока до 100 МГц. Минимальная цена деления по амплитуде – 2 мВ/деление, по времени – 5 нс/деление. Кроме электронно-лучевой трубки, осциллограф содержит входной усилитель (для усиления слабых входных сигналов), блок вертикальной развертки, блок



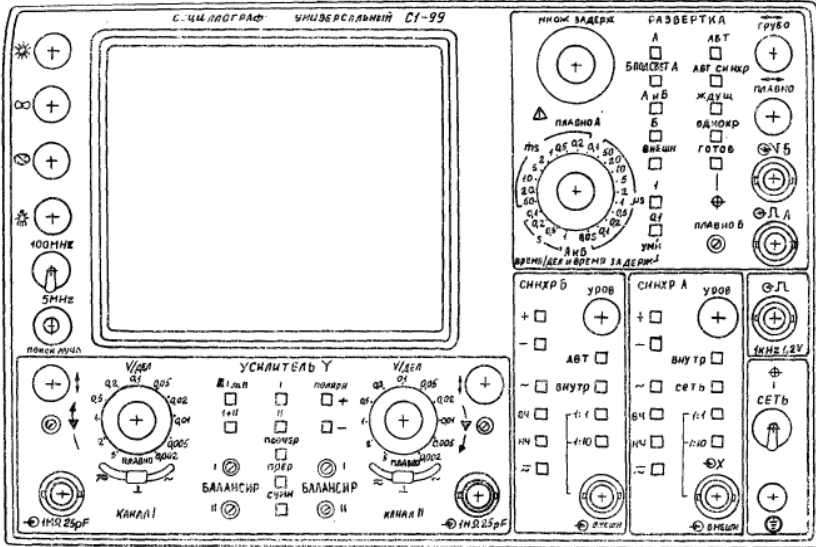
горизонтальной развертки, вспомогательные блоки (блок управления яркостью, калибратор длительности, калибратор амплитуды).

Использование осциллографа в лабораторных работах и курсовом проектировании заключается в визуальном наблюдении и измерениях временных параметров сигналов на входах и выходах исследуемой схемы. Соответствующие сигналы подаются на BNC разъемы первого и второго каналов. Для запуска горизонтальной развертки луча ЭЛТ и наблюдения и измерения временных задержек срабатывания элементов и схем используется BNC разъем «ВНЕШН». Обычно в качестве сигнала запуска синхронизации развертки используется один из входных сигналов схемы.

В осциллографе имеется два генератора развертки (развертка А и развертка Б), которые вырабатывают пилообразное напряжение для временной развертки луча ЭЛТ. В схеме усилителя горизонтального отклонения предусмотрено умножение скорости развертки в 10 раз (кнопки «1» и «0,1»).

Для внешней синхронизации рекомендуется использовать генератор РАЗВЕРТКА А.

Фронтальная панель осциллографа С1-99 изображена на **рис. 3.20**.



**Рис. 3.20. Фронтальная панель аналогового осциллографа С1-99**

### **Порядок использования осциллографа С1-99**

#### **Внимание!**

- Корпус прибора должен быть заземлен перед его подключением к источнику питания.
- Включение и выключение прибора следует производить при установленной ручке яркости («☀») в крайнем левом положении. Яркость устанавливать только после прогрева прибора в течение двух минут.
- Для кнопочных переключателей категорически запрещается одновременное нажатие двух или более кнопок.

- Категорически запрещается работа прибора при максимальной яркости в режиме неотклоненного луча (точки).
1. Включите осциллограф тумблером «сеть». Подождите прогрета в течение 15 минут.
  2. Установите ручки «яркость», «фокус», «шкала» (масштаб по вертикали и горизонтали) в требуемые положения для получения четкого изображения на экране.
  3. Если луча нет на экране, с помощью ручек « $\leftrightarrow$ » и « $\updownarrow$ » найдите луч и переместите его в рабочую область экрана; если это не удалось, увеличьте яркость, нажмите кнопку «поиск луча».
  4. При нарушении фокусировки изображения выполните подстройку с помощью ручек астигматизма и фокуса.
  5. Подайте измеряемый сигнал на вход одного из каналов осциллографа. Рекомендуется экран кабеля подключать к выводу «земля» на макетной плате во всех случаях, кроме специально отмеченных ниже.
  6. Установите трехпозиционный переключатель в положение «земля» и ручкой вертикального смещения установите положение нулевого уровня в соответствии с требованиями эксперимента.
  7. Установите трехпозиционный переключатель в положение «потенциальный вход». При этом связь с источником исследуемого сигнала осуществляется по постоянному току, будет производиться наблюдение сигналов с постоянной составляющей. Если постоянная составляющая исследуемого сигнала намного больше его переменной составляющей, используйте связь по переменному току.

8. Ручкой «V/дел» установите цену деления вертикальной шкалы так, чтобы сигнал отображался полностью. Необходимо помнить, что цена деления вертикальной шкалы равна установленной только в случае, когда центральная ручка плавного усиления (калибратор амплитуды) находится в крайнем правом положении.
9. Ручкой «ВРЕМЯ ДЕЛ/ВРЕМЯ ЗАДЕРЖ» установите цену деления горизонтальной шкалы. Центральная ручка плавной регулировки (калибратор длительности) должна находиться в крайнем правом положении.
10. Для наблюдения совмещенной осциллограммы двух сигналов (двухканальный режим) выберите поочередный режим, для этого в вертикальной группе кнопок переключателя «I, II, ПООЧЕР, ПРЕР, СУММ» нажмите кнопку «ПООЧЕР». При этом на экране поочередно наблюдаются изображения сигналов обоих каналов (их коммутация осуществляется в конце каждого прямого хода развертки).
11. Для получения устойчивого изображения необходимо использовать ждущую развертку, для исследования взаимного расположения сигналов – внешнюю синхронизацию (внешний источник запуска схемы синхронизации с коэффициентом передачи 1:1). Последний режим рекомендуется применять в большинстве экспериментов.

Для внешней синхронизации в ждущем режиме при использовании генератора РАЗВЕРТКА А выполните следующие действия:

- на BNC разъем «ВНЕШН» группы переключателей «СИНХР А» подайте внешний сигнал запуска схемы синхронизации. В лаборатории используйте для

синхронизации сигнал, подаваемый на вход исследуемой схемы, его же подайте на вход первого канала осциллографа для наблюдений и измерений,

- в этой же группе переключателей «СИНХР А» нажмите кнопку «(внеш) 1:1»,
- полярность сигнала запуска развертки выбирается переключателем «+ -». Если нажать кнопку «+», то развертка синхронизируется положительным перепадом сигнала; если «-» – отрицательным перепадом сигнала; когда на экране наблюдается несколько периодов исследуемого сигнала, положение переключателя полярности запуска не имеет значения. Однако, при исследовании определенной части периода положение переключателя имеет значение,
- в группе переключателей «РАЗВЕРТКА» нажмите кнопку «РАЗВЕРТКА А» и выберите ждущий режим генератора развертки А (нажмите кнопку «ЖДУЩ»),
- установите в среднее положение ручку «УРОВ» регулировки уровня синхронизации
- для запуска схемы синхронизации используйте ручку «УРОВ» регулировки уровня синхронизации исследуемого сигнала.

Если развертка не синхронизируется в этой точке, поворачивайте ручку «УРОВ» до появления синхронизации. Для нахождения точки, в которой синхронизируется развертка, поверните ручку «УРОВ» против часовой стрелки до конца. Затем медленно вращайте ручку «УРОВ» по часовой стрелке до тех пор, пока развертка не синхронизируется.

За дополнительной информацией обратитесь к техническому описанию: «Осциллограф универсальный С1-99. Техническое описание и инструкция по эксплуатации.

Альбом №1», который имеется в лаборатории схемотехники.

### ***3.8. Виртуальный ДВП***

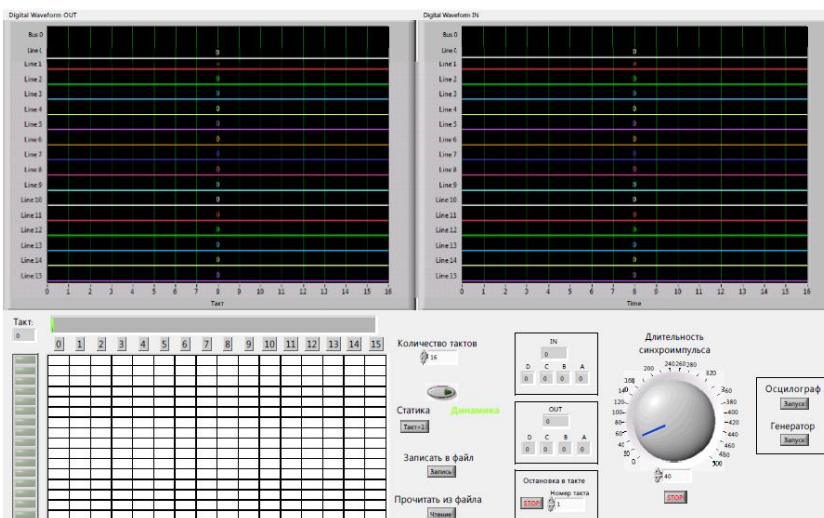
При исследовании работы цифровых схем, состоящих из множества элементов, необходимо использовать три прибора: виртуальный стенд ДВП (виртуальный ДВП, приложение APPLICATION.exe), функциональный генератор и любой из осциллографов.

Виртуальный ДВП используется для проверки правильности функционирования цифровой схемы во времени путем создания последовательности управляющих сигналов на входах цифровой схемы и наблюдения реакции элементов схемы.

При исследовании временных задержек в цифровых схемах основными инструментами являются виртуальный прибор «Генератор», виртуальный или реальный осциллограф, роль самого виртуального ДВП менее значима.

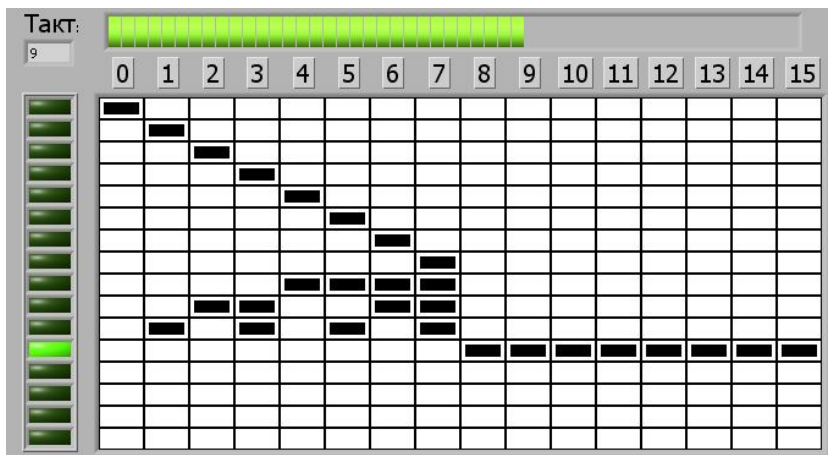
#### *Элементы управления виртуальным ДВП*

Виртуальный ДВП – это универсальный датчик временных последовательностей, предназначенный для формирования до 16 управляющих сигналов с произвольными временными диаграммами. Каждый сигнал имеет длительность до 16 тактов, которая задается внутренним генератором датчика. В каждом такте может быть установлено произвольное значение каждого из управляющих сигналов (лог. 0 или лог. 1 с уровнями ТТЛ). На **рис. 3.21** представлен внешний вид окна приложения «виртуальный ДВП». Об элементах интерфейса подробно рассказано ниже.



**Рис. 3.21. Внешний вид окна приложения «виртуальный ДВП»**

Информация об управляющих сигналах для исследуемой схемы представляется пользователю и хранится в памяти в виде матрицы управляющих слов (УС). Вид матрицы УС показан на **рис. 3.22**.



**Рис. 3.22. Элемент интерфейса – матрица управляющих слов**

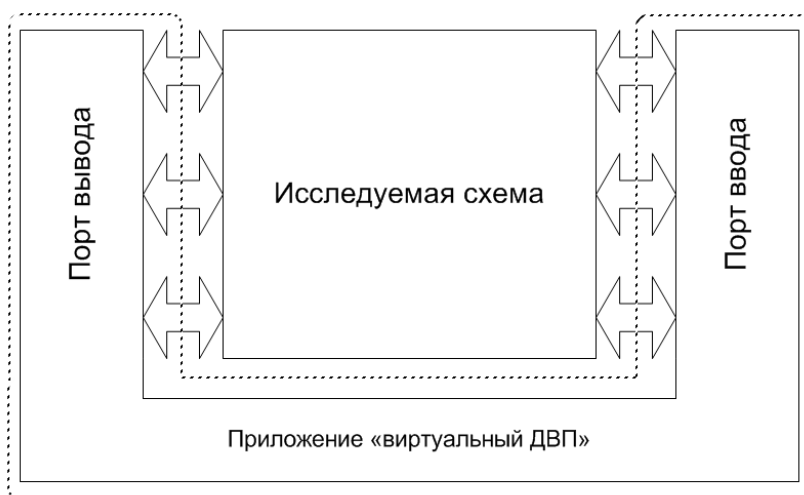
Логически ее можно разделить на 4 части:

- «Progress bar» (сверху) визуально указывает на текущий такт.
- Информационное поле «Такт» выводит текущий номер такта (от 0 до 15).
- Группа индикаторов слева указывает, в каких словах имеются биты с установленной логической единицей.
- Каждый столбец матрицы управляющих слов представляет собой двойное слово, которое подается на входы исследуемой схемы целиком в каждом следующем такте.

Исследуемая схема собирается на макетной плате. Входы схемы соединяются с определенными цифровыми выводами (DIO) макетной платы, которые работают как выходы и на которые из приложения



выдаются управляющие сигналы. Выходы схемы соединяются с другой группой цифровых выводов, которые работают как входы, через которые в приложение поступают данные о выходных сигналах схемы в каждом такте. Таким образом, исследуемая микросхема связана с приложением через два порта: порт вывода на схему управляющих воздействий и порт ввода выходных сигналов схемы в приложение (**рис. 3.23**).



**Рис. 3.23. Связь исследуемой микросхемы с приложением «виртуальный ДВП»**

#### *Выдача управляющих воздействий*

Выдача на исследуемую схему управляющих воздействий – слов, записанных в памяти ДВП, производится в следующих режимах:

- непрерывный режим («динамика»), при котором после пуска циклы исполнения временных диаграмм повторяются без остановки, причем частота смены тактов определяется частотой внутреннего генератора датчика
- пошаговый режим («статика»), отличающийся от непрерывного тем, что выдача сигналов очередного такта производится по нажатию кнопки «Такт+1» на панели стенда или клавиши «Ввод» на клавиатуре ПК.

Переключение между режимами осуществляется с помощью виртуального тумблера «статика/динамика», изображенного на **рис. 3.24**.

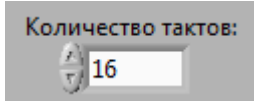


**Рис. 3.24.** Элемент интерфейса – тумблер переключения режимов работы виртуального ДВП

Записанные в памяти датчика управляющие слова могут быть считаны и исполнены следующими способами:

- Полный цикл. В этом случае последовательно исполняются все 16 тактов работы датчика. После исполнения 15-го такта осуществляется циклический переход к исполнению 0-го такта. Остановка датчика может быть осуществлена на произвольном  $i$ -том такте. Способ дает возможность использовать максимальное число тактов датчика (16) и применяется чаще.
- Неполный цикл. Данный способ отличается от предыдущего тем, что возврат к 0-му такту

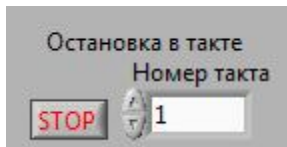
осуществляется из промежуточного  $j$ -го такта. Это позволяет исключить из работы неиспользуемые на временной диаграмме такты, задать количество тактов можно с помощью поля «Количество тактов» (рис. 3.25).



**Рис. 3.25. Элемент интерфейса – поле выбора количества тактов**

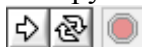
Остановка датчика может осуществляться двумя способами:

- Простая остановка. Остановка с помощью клавиши «stop» приводит к прекращению работы программы, при работе в непрерывном режиме это происходит в случайном месте.
- Остановка в указанном такте. Если необходимо остановить выполнение цикла в определенном такте, то в группе «Остановка в такте» задается такт остановки, после чего производится нажатие на клавишу «stop» (рис. 3.26).



**Рис. 3.26. Элемент интерфейса – поле выбора такта остановки виртуального ДВП**

После остановки можно заново запустить стенд с помощью клавиши «Run» на панели инструментов (рис. 3.27).

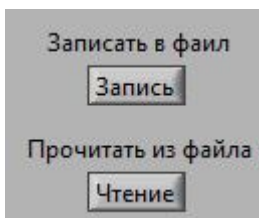


**Рис. 3.27. Элемент интерфейса – клавиши запуска**

Обратите внимание: после остановки выполнения программы на цифровых выходах макетной платы (входах исследуемой схемы) будут сохраняться управляющие сигналы, выведенные в последнем такте, до тех пор, пока не будет отключено питание макетной платы.

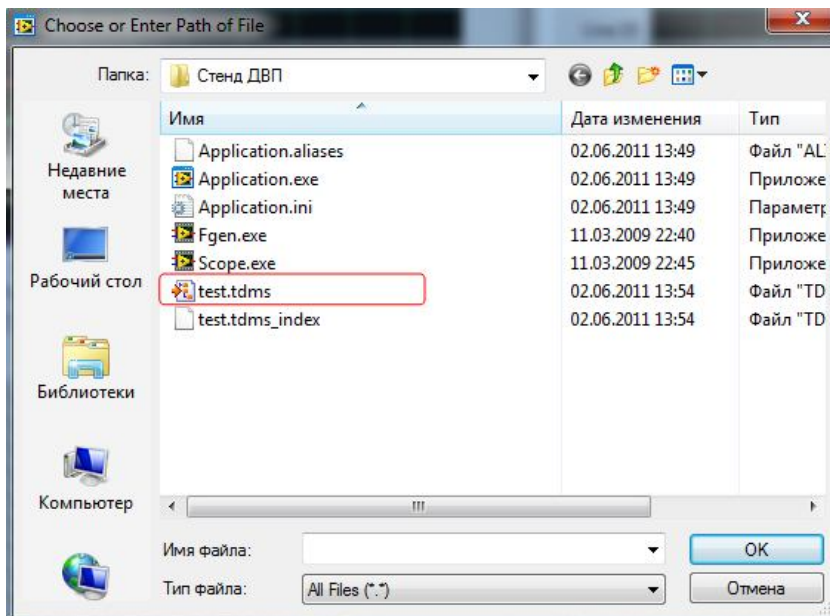
### *Сохранение подготовленной матрицы УС*

Значения матрицы УС можно сохранить на жестком диске или съемном носителе, записав их в файл. Для этого в интерфейсе приложения есть две клавиши: «Запись» и «Чтение» (рис. 3.28). Обратите внимание: эти клавиши активны, только если приложение запущено.



**Рис. 3.28.** Элемент интерфейса – клавиши «Запись» и «Чтение»

В результате операции записи на диске появляется файл формата <ИМЯ ФАЙЛА>.tdms. Имя файла и его расположение можно задать во всплывающем окне, которое появляется после нажатия на одну из клавиш, как в примере на рис. 3.29. В данном случае в директории есть только один ранее сохраненный файл нужного формата. При его открытии матрица управляющих слов автоматически заполнится значениями из файла.



**Рис. 3.29. Всплывающее окно для выбора пути сохранения файла**

Для мониторинга работы цифровой схемы виртуальный ДВП оснащен графопостроителями макровременных диаграмм «Digital Waveform OUT» и «Digital Waveform IN» (см. рис. 3.21).

Графопостроитель Digital Waveform OUT служит для предварительного просмотра макровременной диаграммы сигналов на **цифровых выходах макетной платы** (выходах схемы), которая строится по данным из матрицы управляющих слов.

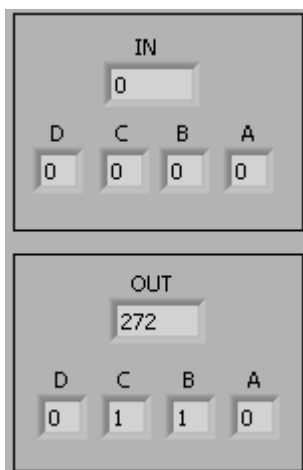
Графопостроитель Digital Waveform IN отображает макровременную диаграмму сигналов на выходах исследуемой схемы, построенную на основе значений,

поступивших на **цифровые входы макетной платы** в ходе выполнения рабочего цикла.

Полезными в работе могут оказаться индикаторы текущего состояния входов/выходов, представленные на **рис. 3.30**.

Отслеживание входной (IN) и выходной (OUT) тетрады значений может пригодиться при отслеживании значений на шине (например, адреса выборки). Значения входа и выхода для удобства разбиты на тетрады (по 4 бита). Таким образом, тетрада «А» является младшей, а тетрада «В» – старшей в байте, и т.д.

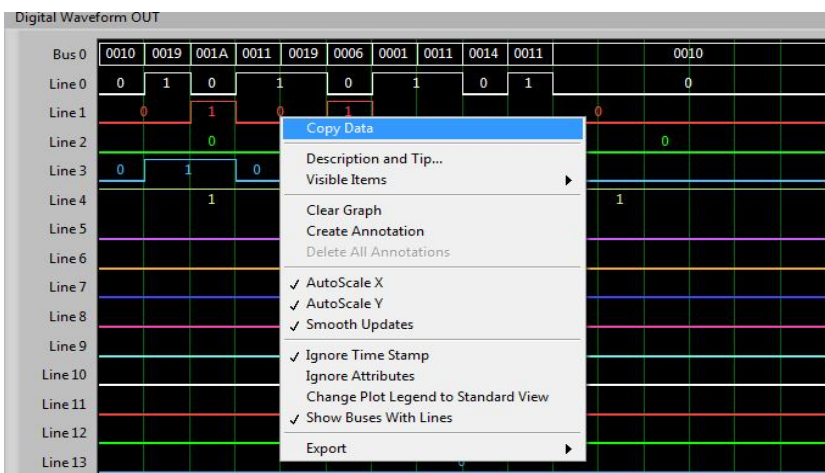
Как и макровременная диаграмма, в пошаговом режиме они отображают актуальную информацию о состоянии гнезд DIO.



**Рис. 3.30. Индикаторы текущего состояния входов/выходов**

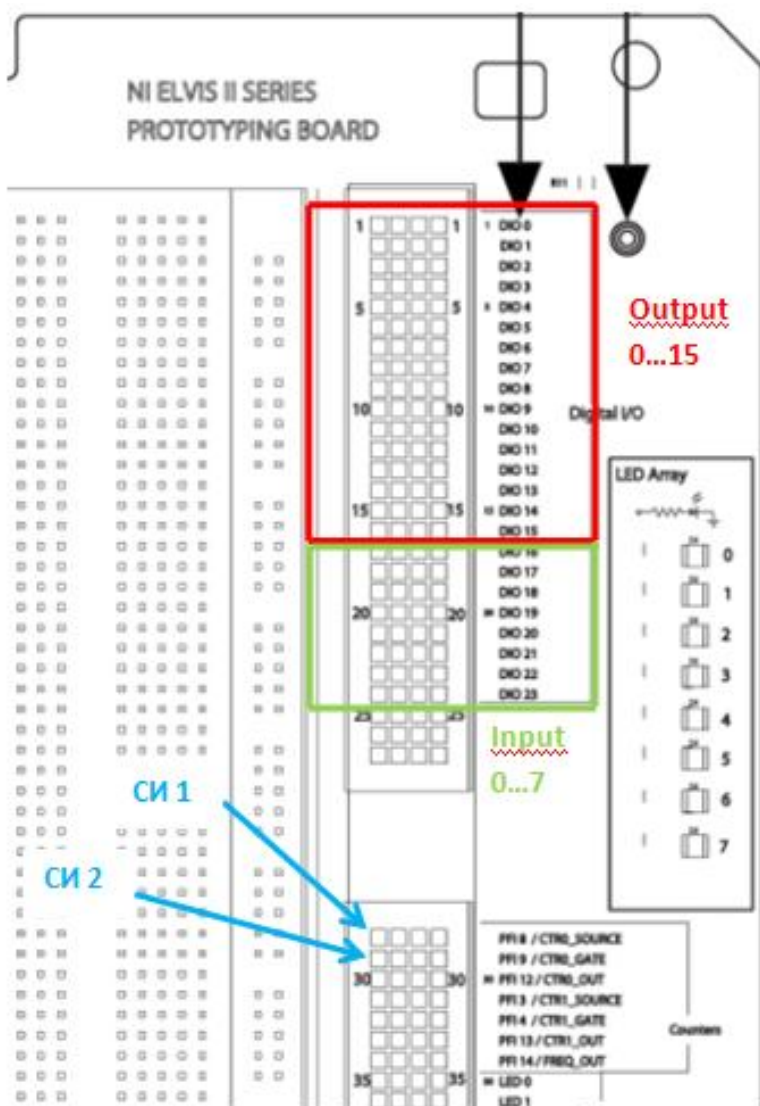
Таким образом, функционирование цифровой схемы представляется в виде двух макровременных диаграмм (см. **рис. 3.21**). Сохранить полученные диаграммы можно при помощи ПО для снятия скриншотов экрана или с помощью встроенных средств (используя буфер обмена ОС и графический редактор Paint).

Для копирования результата в буфер обмена щелкните правой клавишей мыши на область диаграммы и выберите пункт «Copy Data» (**рис. 3.31**), затем выполните вставку в графическом редакторе.



**Рис. 3.31. Копирование диаграммы в буфер обмена**

Для вывода управляющих слов на исследуемую цифровую схему в виртуальном ДВП используется 16 выходов порта DIO 0 – DIO 15 таким образом, что группа гнезд DIO 0 соответствует младшему разряду, а DIO 15 – старшему. На **рис. 3.32** красным квадратом выделен участок гнезд макетной платы DIO 0 – DIO 15, эти выходы надо использовать для соединения с входами исследуемой схемы.

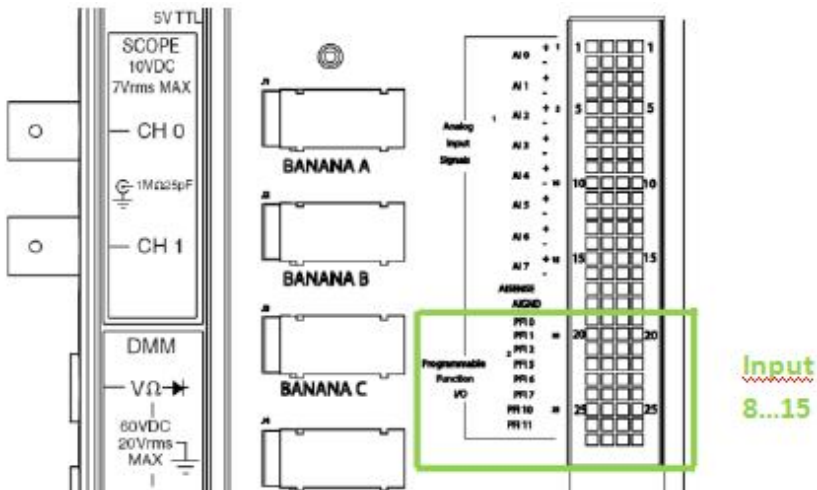




**Рис. 3.32. Порт вывода (DIO 0 - DIO 15), младший байт порта ввода (DIO 16 - DIO 23), синхроимпульсы СИ1, СИ2 (PFI 8, PFI 9)**

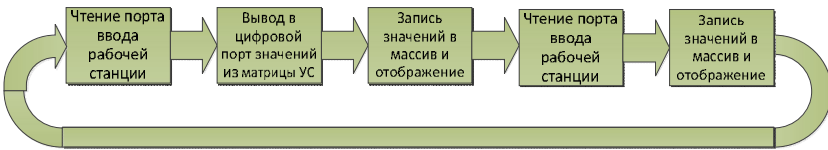
Для получения сигналов с выхода исследуемой схемы в виртуальном ДВП используются гнезда порта ввода, разделенные на 2 группы по 8 бит. Первая группа (младший байт) использует порт DIO 16 – DIO 23 (**рис. 3.32**, зеленый прямоугольник), а вторая (старший байт) – порт PFI 0, 1, 2, 5, 6, 7, 10, 11 (**рис. 3.33**). После считывания информации с этих портов производится программное склеивание байтов и представление их на диаграмме Digital Waveform IN.

Виртуальный ДВП в непрерывном режиме генерирует 2 синхроимпульса СИ1 и СИ2, которые выводятся в разряды порта PFI 8 и PFI 9, их расположение показано на **рис. 3.32**.



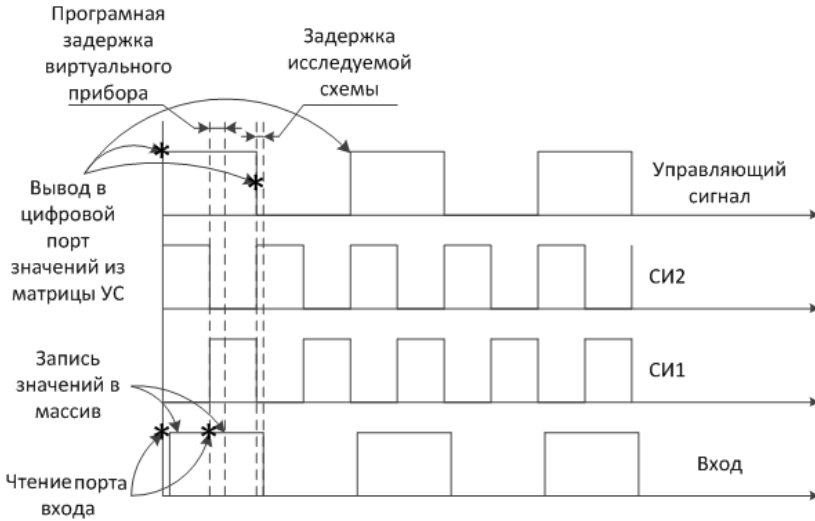
**Рис. 3.33. Старший байт порта ввода (PFI 0, 1, 2, 5, 6, 7, 10, 11)**

На блок-схеме (рис. 3.34) представлена последовательность работы виртуального ДВП в одном такте. Программный счетчик за каждый такт совершает две операции инкремента. Таким образом, на один такт приходится две операции чтения из порта и одна операция вывода в порт. Обратите внимание на то, что запись в массив графопостроителя входных сигналов схемы и вывод на экран прочтенных значений происходит не в момент чтения порта входа, а после вывода в порт.



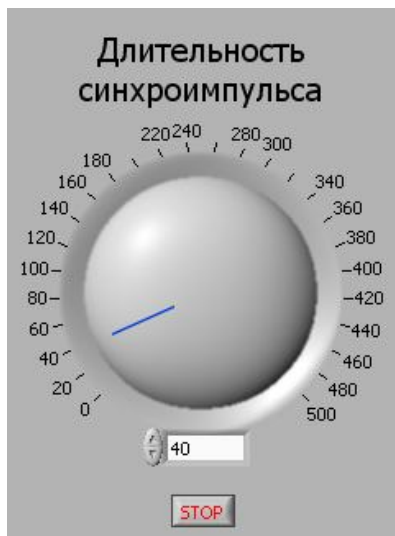
**Рис. 3.34. Рабочий цикл виртуального прибора**

На рис. 3.35 приведены все контрольные точки виртуального прибора, последовательность выполнения которых изображена на рис. 3.34.



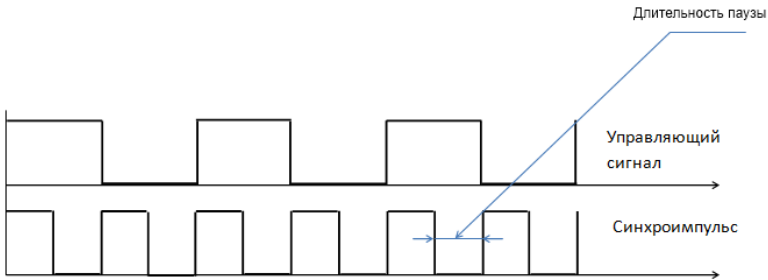
**Рис. 3.35. Пример временной диаграммы работы виртуального прибора с указанием контрольных точек**

Длительность такта для управляющих сигналов формируется программно и равна удвоенному значению длительности паузы синхроимпульса, её можно изменять с помощью виртуальной ручки, изображенной на **рис. 3.36**. Эта ручка изменяет длительность паузы синхроимпульса, что показано на макровременной диаграмме (**рис. 3.37**).



**Рис. 3.36. Элемент интерфейса – ручка управления длительностью синхроимпульса**

Надо учесть, что длительность паузы менее 40 мс может не соответствовать выбранному значению из-за значительных программных задержек и зависит от конкретной машины, осуществляющей обработку сигналов, а также от загрузки CPU на момент выдачи сигнала.

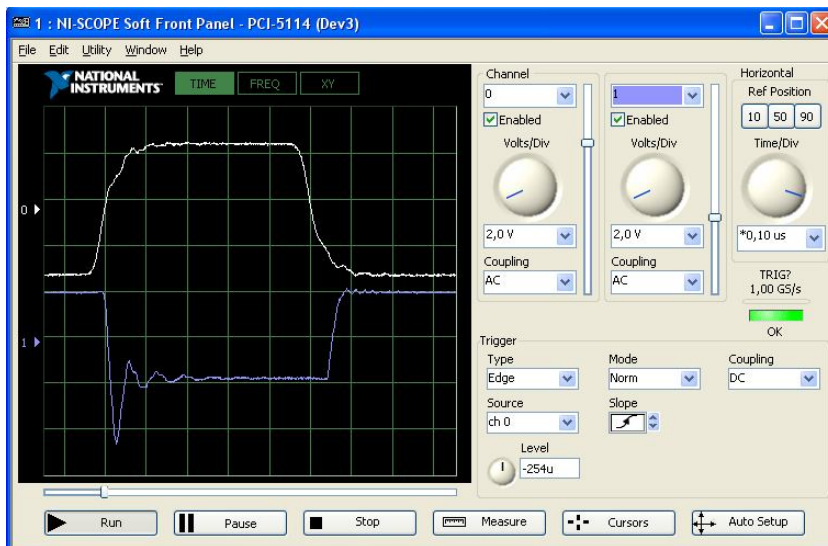


**Рис. 3.37. Макровременная диаграмма управляющего сигнала и синхроимпульса**

Особенностью рабочей станции NI ELVIS II является достаточно медленная работа цифровых портов ввода/вывода в непрерывном режиме. Как уже упоминалось, задержки меньше, чем 40 миллисекунд, на практике оказываются гораздо больше, что не позволяет наблюдать на экране осциллографа переходные процессы. Функциональный генератор имеет всего лишь один выход, а распределитель импульсов в рабочей станции отсутствует. Поэтому студенту для измерения временных задержек необходимо подобрать такой набор управляющих слов, который позволил бы, изменяя сигнал лишь на одном входе цифровой схемы, получить ее реакцию – изменение выходного сигнала – и соединить выбранный вход цифровой схемы с выходом генератора, а изменяющийся выход исследуемой схемы с входом осциллографа. Сам виртуальный ДВП необходимо перевести в режим статики, установив текущим такт с нужным управляющим словом.

*Последовательность измерения временных задержек цифровых схем при использовании виртуального ДВП*

- Подготовьте принципиальную схему, подключите питание ее элементов. Проведите отладку функционирования схемы.
- Подготовьте набор входных значений цифровой схемы, при которых изменение значение одного из выбранных входов повлечет изменение как минимум одного выхода.
- Подключите выход генератора к входу цифровой схемы и к каналу 0 осциллографа, выбранному в предыдущем пункте.
- Подключите выход цифровой схемы, подверженный изменению, к каналу 1 осциллографа.
- Запустите генератор, осциллограф и ДВП.
- Остановите работу ДВП в нужном такте и убедитесь, что на входы цифровой схемы поступают нужные сигналы.
- Варьируя настройки осциллографа, получите осциллограммы, как на **рис. 3.38** (необходимо выбирать «запитку» DC, а не AC, как на рисунке).
- Выберите тип запуска (по фронту или спаду), цену деления по времени, необходимую для точных измерений времени задержки. Измерьте временные параметры, используя курсорные вычисления или расчет на основе цены деления шкалы прибора (Time/Div).



**Рис. 3.38. Результат настройки виртуального ДВП и осциллографа NI PCI-5114, при которой можно измерить временные задержки**

### *Порядок использования виртуального ДВП*

1. Включите рабочую станцию.
2. Включите питание макетной платы.
3. Установите или соберите исследуемую схему на макетной плате, подключите питание, информационные входы и выходы к портам ввода/вывода виртуального ДВП.
4. Запустите приложение Application.exe.
5. Запишите в матрицу подготовленные управляющие слова.
6. Нажмите кнопку «Run».

### 3.9. *Краткие сведения о платах NI PCI-6533 и CB-68LPR*

Взаимодействие с платой цифрового ввода/вывода NI PCI-6533 возможно только через среду LabVIEW. Внешний вид платы цифрового ввода/вывода NI PCI-6533 показан на **рис. 3.39**, расположение выводов платы – на **рис. 3.40**, назначение выводов платы описано в **табл. 3.3**. Блок-схема плат цифрового ввода/вывода 6533 приведена на **рис. 3.41**.

RTSI<sup>42</sup> – шина синхронизации, разработанная National Instruments, и соединяющая непосредственно DAQ устройства с помощью разъемов в верхней части устройств, используемая для более точной синхронизации их действий.

Основные характеристики платы цифрового ввода/вывода NI PCI-6533:

- 32 линии ввода/вывода;
- 4 линии вывода/управления
- 4 линии ввода/статуса
- 20 МГц;
- совместимость: 5 В ТТЛ, КМОП.
- память: 16-sample FIFO
- триггеры: по нарастанию, по спаду, по цифровой последовательности (обнаружение совпадения по выбранным битам)
- минимальная ширина импульса для триггеров по фронту: 10 нс

---

<sup>42</sup> Real-Time System Integration Bus, шина интеграции системы реального времени





Copyright © 1999-2010 Artisan Scientific

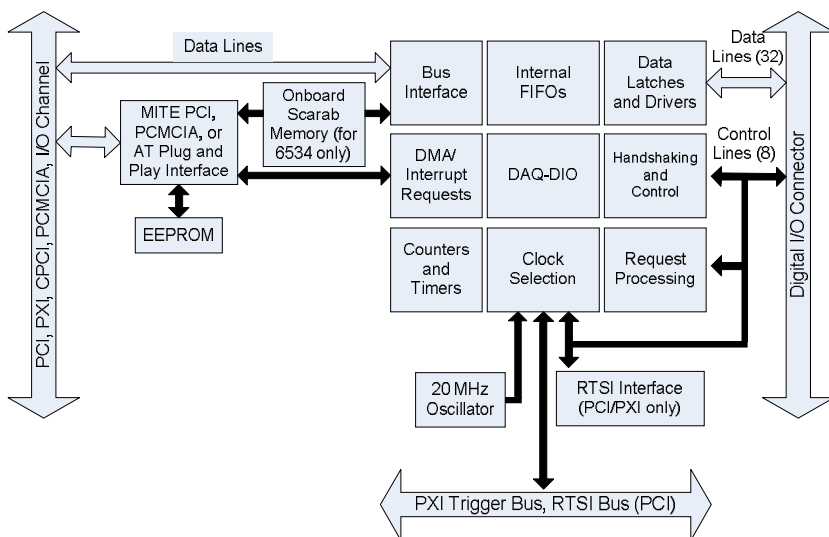
**Рис. 3.39. Внешний вид платы цифрового ввода/вывода NI PCI-6533**

DIO07	34	68	GND
GND	33	67	DIO06
DIO04	32	66	DIO05
DIO03	31	65	GND
GND	30	64	DIO02
DIO00	29	63	DIO01
DIO07	28	62	GND
GND	27	61	DIO06
DIO04	26	60	DIO05
DIO03	25	59	GND
GND	24	58	DIO02
DIO00	23	57	DIO01
DIO07	22	56	RGND
DIO06	21	55	GND
GND	20	54	DIO05
RGND	19	53	DIO04
GND	18	52	DIO03
DIO01	17	51	DIO02
DIO00	16	50	GND
DIOA7	15	49	GND
GND	14	48	DIOA6
DIOA4	13	47	DIOA5
DIOA3	12	46	GND
GND	11	45	DIOA2
DIOA0	10	44	DIOA1
REQ2	9	43	RGND
ACK2	8	42	GND
STOPTRIG2	7	41	GND
PCLK2	6	40	CPULL
PCLK1	5	39	GND
STOPTRIG1	4	38	DPULL
ACK1	3	37	GND
REQ1	2	36	GND
+5V	1	35	RGND

**Рис. 3.40. Расположение выводов платы цифрового ввода/вывода PCI-6533**

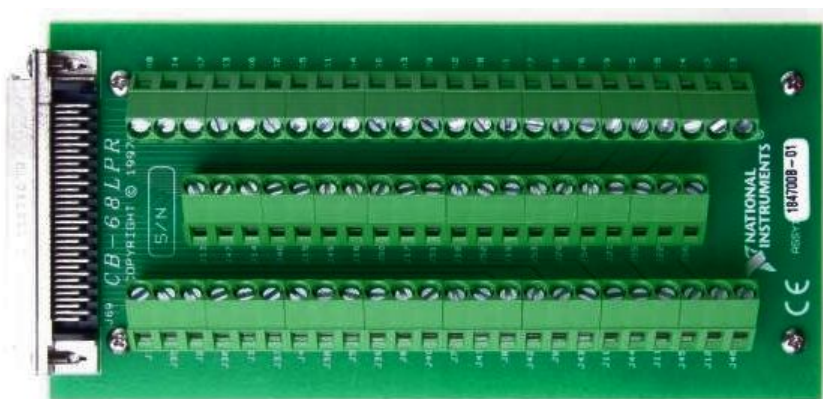
**Табл. 3.3. Назначение выводов платы цифрового ввода/вывода PCI-6533**

Названия входов	Тип входов	Описание входов
DIOAx, DIOBx, DIOCx, DIODx	Данные	Цифровой вход/выход
REQ1, REQ2, ACK1, ACK2	Управление	Подтверждение связи, синхронизация и триггер
STOPTRIG1, STOPTRIG2	Управление	Триггер
PCLK1, PCLK2	Управление	Синхронизация подтверждения связи
CPULL, DPULL	Включение питания	Определение состояния линий питания



**Рис. 3.41. Блок-схема плат цифрового ввода/вывода 6533**

К плате цифрового ввода/вывода NI PCI-6533 посредством кабеля типа SH68-68 подключается соединительный блок CB-68LPR<sup>43</sup> (см. **рис. 3.42**). CB-68LPR снабжен 68 винтовыми клеммами для подключения к таймерам/счетчикам платы **PCI-6533**. Имеет разъем на 68 контактов под прямым углом для облегчения использования с CA-1000 (устройство формирования/нормирования сигнала).



**Рис. 3.42. Плата соединительного блока CB-68LPR (Unshielded 68-pin I/O Connector Block)**



**Рис. 3.43. 68-контактный разъем кабеля типа SH68-68 для подключения платы CB-68LPR к другим устройствам**

<sup>43</sup> Connector Block

### 3.10. Счетчики/таймеры (Counters/Timers)

В составе NI ELVIS II имеется два счетчика/таймера, доступные аппаратно и программно. Они могут применяться для подсчета TTL-сигналов, отслеживания фронтов и в приложениях-формирователях импульсов. Так как аппаратно счетчики относятся к линиям PFI, в табл. 3.4 отображено соответствие выводов PFI выводам счетчиков:

- CTR0\_SRC, CTR1\_SRC – входы счетчиков/таймеров для источника счетного сигнала; счет осуществляется по фронту или спаду в зависимости от установок.
- CTR0\_GATE, CTR1\_GATE – входы управления счетчиком/таймером (запуск/остановка при «1/0» на входах соответственно),
- CTR0\_OUT, CTR1\_OUT – выходы счетчиков/таймеров.

**Табл. 3.4. Соответствие выводов PFI выводам счетчиков/таймеров**

<b>Вывод PFI</b>	<b>Выводы счетчиков</b>	<b>Наименования сигналов</b>
PFI3	CTR1_SRC	Counter 1 Source (счетный вход счетчика 1)
PFI4	CTR1_GATE	Counter 1 Gate (вход управления счетчика 1)
PFI8	CTR0_SRC	Counter 0 Source (счетный вход счетчика 0)
PFI9	CTR0_GATE	Counter 0 Gate (вход управления счетчика 0)
PFI12	CTR0_OUT	Counter 0 Out (выход счетчика 0)
PFI13	CTR1_OUT	Counter 1 Out (выход счетчика 1)

### ***3.11. Конфликты ресурсов***

Ниже представлена **табл. 3.5** известных конфликтов ресурсов. В столбце слева выберите прибор или функцию, с которыми будете работать. В соответствующей строке можно найти потенциальные конфликты ресурсов. Например, кроме тривиальных конфликтов при использовании DMM в режимах вольтметра, амперметра, омметра, проверки диодов, прозвонки цепей и использовании DMM для измерения емкости / индуктивности, невозможно использовать осциллограф NI SCOPE и каналы AI одновременно с ручным режимом настройки регулируемых источников питания.

**Табл. 3.5. Известные конфликты ресурсов**

	DMM (1)	DMM (2)	NI SCOPE и каналы AI	Вход цифрового триггера осциллографа	Вывод FGEN на макетную плату	Вывод FGEN на BNC-разъем	Ручной режим настройки регулируемых источников питания
DMM (1) – вольтметр, амперметр, омметр, проверка диодов, прозвонка цепей	0	1	0	0	0	0	0
DMM (2) – измерение емкости, индуктивности	1	0	1	0	1	1	1
Осциллограф NI SCOPE и каналы AI	0	1	0	0	0	0	1
Вход цифрового триггера осциллографа	0	0	0	0	0	1	0
Вывод FGEN на макетную плату	0	1	0	0	0	1	0
Вывод FGEN на BNC-разъем	0	1	0	1	1	0	0
Ручной режим настройки регулируемых источников питания	0	1	1	0	0	0	0

#### **4. Методические указания по выполнению лабораторных работ по дисциплине «Схемотехника»**

В данном разделе изложен порядок расчета и отладки схем. Основной теоретический материал изложен в пособиях [5, 7].

**Обратите внимание:** макетная плата и схема КМОП на соответствующей приставке чувствительны к статическому заряду. Снять с себя статический заряд можно, прикоснувшись к одной из контактных площадок с надписью «ESD<sup>44</sup> Pad, Touch to Discharge», расположенных в левом и правом верхних углах макетной платы.

##### **4.1. Лабораторная работа 1. Изучение рабочей станции, работы функционального генератора и осциллографов**

**Цель работы:** ознакомление с особенностями рабочей станции, в том числе включением станции и запуском программного обеспечения, с программными и аппаратными элементами управления, разъемами, индикаторами, функциональными возможностями.

##### ***Подготовка к работе***

Ознакомьтесь с особенностями лабораторного комплекса и рабочей станции по материалам разделов 1-3. Особое внимание уделите включению станции, организации питания и работе с приложениями FGен.exe, SCOPE.exe и приложением Soft Front Panel PCI-5114.

---

<sup>44</sup> Electro Static Defense

Нарисуйте функциональное обозначение совокупности элементов заданной микросхемы (интегральной схемы, ИС) с номерами выводов. Рядом, в увеличенном масштабе (4:1), нарисуйте корпус микросхемы с пронумерованными выводами.

Составьте таблицу истинности для одного элемента ИС. Запишите для отчета уровни сигналов серии К155:  $U^0_{\text{МАКС}} = 0,4 \text{ В}$ ,  $U^1_{\text{МАКС}} = 2,4 \text{ В}$ . Продумайте при необходимости схему создания логической “1” для подачи на неиспользуемые входы.

Зарисуйте временную диаграмму сигналов на входе и выходе логической схемы (инвертора), приведенную на **рис. 4.1**.

### *Варианты заданий*

Номер варианта	Параметры входного сигнала			ИС серии 155
	F, Гц	Коэффициент заполнения	$U^0$ , В	
1	10k	0,5	0,2	ЛА1
2	12k	0,6	0,2	ЛА3
3	14k	0,7	0,2	ЛА4
4	16k	0,8	0,4	ЛЕ1
5	18k	0,4	0,4	ЛЕ4
6	20k	0,3	0,4	ЛА3
7	22k	0,2	0,4	ЛА1
8	24k	0,5	0,3	ЛА4
9	26k	0,6	0,3	ЛЕ1
10	28k	0,7	0,3	ЛЕ4



**Порядок выполнения работы**

1. Включите рабочую станцию.
2. Ознакомьтесь с доступными виртуальными приборами.
3. Запустите приложение FGGEN.exe (функциональный генератор). В части окна «параметры сигнала» установите прямоугольную форму сигнала, заданную частоту  $F$ , коэффициент заполнения (рабочий цикл), уровни сигнала ( $U^1 = 4,5 \text{ В}$ ,  $U^0$  согласно заданию). Рассчитайте и установите значение компенсации (смещения для создания импульсов положительной полярности с требуемыми уровнями сигналов):  $U^0 + 0,5U^1$ . В части окна «маршрут сигнала» выберите «макетная плата», при этом выход функционального генератора связан с выводом (гнездом) FGGEN на макетной плате.
4. Запустите осциллограф NI SCOPE (приложение SCOPE.exe), включив на нем оба канала, установив сопряжение («запитку») DC, масштаб по амплитуде (на обоих каналах одинаковый) и масштаб по времени для получения нескольких периодов сигнала.
5. Выход функционального генератора подключите к каналу 0 осциллографа NI SCOPE. Используйте подключение с помощью одного из двух BNC разъемов и коаксиальных кабелей либо подключение через аналоговые входы  $AI0\pm$ ,  $AI1\pm$ , ...,  $AI7\pm$ , расположенные на макетной плате, без использования коаксиальных кабелей (см. пункт 1 раздела «Порядок использования встроенного осциллографа NI SCOPE»).
6. Расположите окна FGGEN и NI SCOPE рядом на экране. В скриншот осциллограммы включите окно функционального генератора.

7. Измерьте с наибольшей точностью длительности фронта и спада сигнала функционального генератора без нагрузки. Выберите тип запуска (по фронту или спаду) и цену деления по времени, необходимые для точных измерений.
8. Сохраните скриншоты осциллограмм.
9. Расположите заданную ИС на макетной плате.
10. Подключите землю (вывод 7), питание (вывод 14). Выход функционального генератора подключите к входу одного из элементов ИС и каналу 0 осциллографа NI SCOPE. Выход выбранного элемента подключите к каналу 1 осциллографа. На неиспользуемые входы элемента подайте необходимые уровни.
11. Включите питание макетной платы.
12. Получите осциллограммы входного и выходного сигналов. Установите вертикальное смещение сигналов на экране. Рекомендуется в верхней части экрана располагать входной сигнал, в нижней части экрана – выходной сигнал схемы.
13. Установите масштаб горизонтальной развертки для получения нескольких периодов сигналов, затем одного периода. Используйте различные способы запуска развертки для получения части периода и наблюдения фронта и спада выходного сигнала с большой точностью.
14. Измерьте длительности фронта и спада сигнала функционального генератора на входе элемента.
15. Определите с наибольшей точностью все пять временных параметров элемента  $t^{01}$ ,  $t^{10}$ ,  $t_P$ ,  $t_{3P}^{01}$ ,  $t_{3P}^{10}$  (рис. 4.1-4.4), используя курсорные вычисления или расчет на основе цены деления шкалы прибора

- (Time/Div). Сделайте скриншоты полученных осциллограмм.
16. По заданию преподавателя. Для различных величин цены деления по времени запишите для отчета частоту опроса сигнала блоком АЦП цифрового осциллографа, подсчитайте значение периода ( $T = 1/F$ ) и количество опросов за период.
  17. Умножьте частоту  $F$  на 10, установите ее и повторите произведенные действия (пункты 12-16) с фиксированием результатов с помощью осциллографов NI PCI-5114 (приложение Soft Front Panel PCI-5114) и С1-99. Используйте **курсорные вычисления** с помощью PCI-5114 или расчет на основе цены деления шкалы прибора (Time/Div).
  18. При необходимости подробную инструкцию по работе с PCI-5114 читайте в разделе **Модульный цифровой осциллограф NI PCI-5114. Порядок использования.**
  19. В отчет включите функциональное обозначение элементов микросхемы с номерами выводов (укажите использованный элемент), рисунок корпуса микросхемы с пронумерованными выводами, таблицу истинности для одного элемента ИС, схему создания логической "1" для подачи на неиспользуемые входы, **рис. 4.1** и все полученные скриншоты осциллограмм с указанием названия опыта и временных параметров.
  20. В качестве задания для учебно-исследовательской работы студента (УИРС) составьте сравнительную таблицу зависимости частоты опроса от цены деления для двух типов цифровых осциллографов при заданной частоте (и периоде) сигнала (см. пункт 16).

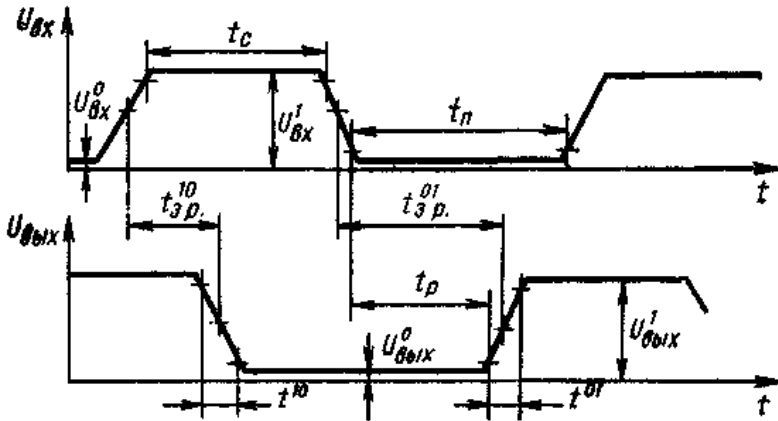


Рис. 4.1. Временная диаграмма сигналов на входе и выходе логической схемы (инвертора)

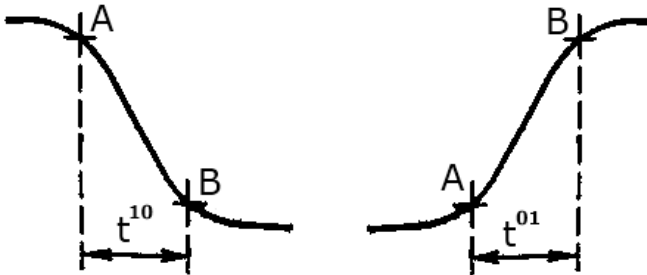


Рис. 4.2. Измерение длительностей спада  $t^{10}$  и фронта  $t^{01}$  сигнала по осциллограмме

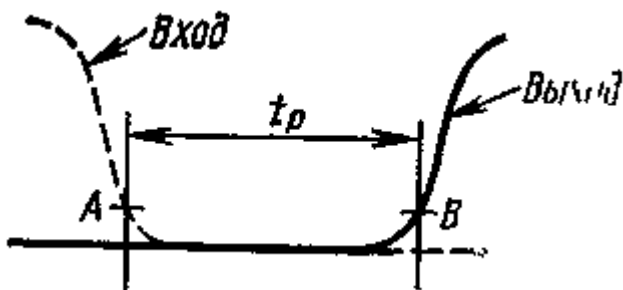


Рис. 4.3. Измерение времени рассасывания  $t_p$  по осциллограмме

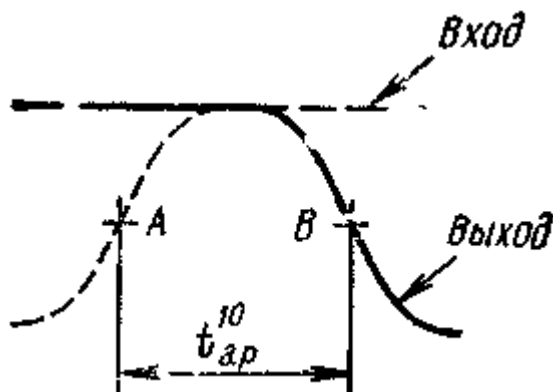


Рис. 4.4. Измерение по осциллограмме задержки распространения  $t_{3.p}^{10}$  сигнала при переключении схемы из "1" в "0"

#### 4.2. Лабораторная работа 2. Исследование работы формирователя логического сигнала 1-го типа

*Цель работы:* экспериментальное изучение схем ФЛС первого типа.

***С помощью рабочей станции можно снять следующие статические характеристики исследуемой схемы:***

1.  $U_{\text{ВЫХ}} = f(U_{\text{ВХ}})$  – передаточная характеристика (характеристика вход-выход, или ХВВ);
2.  $I_{\text{ВХ}} = f(U_{\text{ВХ}})$  – входная характеристика;
3.  $U^0_{\text{ВЫХ}} = f(I_{\text{НАГР}})$ ,  $U^1_{\text{ВЫХ}} = f(I_{\text{НАГР}})$  – выходные (нагрузочные) характеристики для “0” и “1” на выходе.

В качестве исследуемых схем могут подключаться приставки с формирователями логических сигналов (ФЛС) или приставки с какими-либо другими приемниками сигналов (ПС).

На **рис. 4.5** представлен внешний вид лицевой панели приставки ФЛС, которая используется для размещения схем ФЛС первого или второго типа, на **рис.4.6** – внешний вид вставки с транзистором типа *npr* (а) и вставки с диодом (б); имеются вставки с двумя диодами.

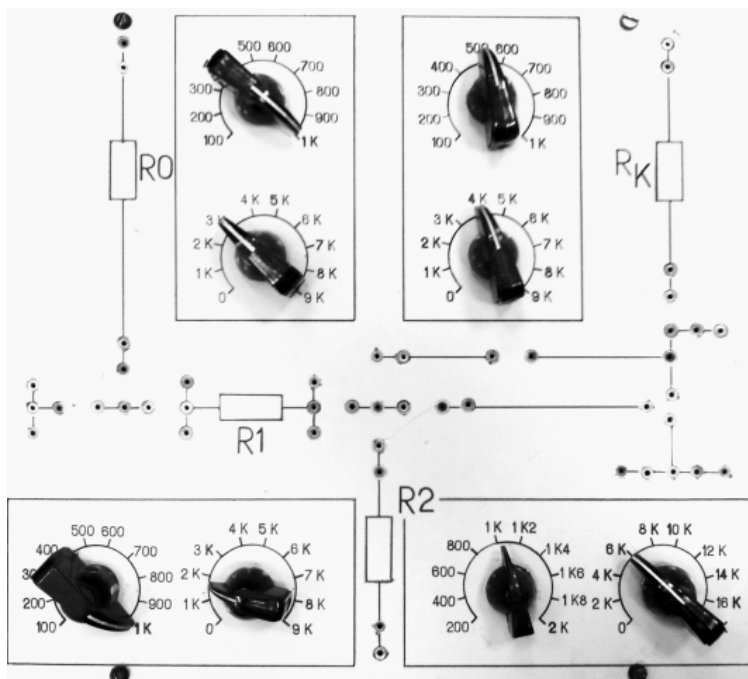


Рис. 4.5. Внешний вид лицевой панели приставки ФЛС

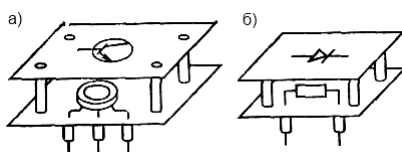
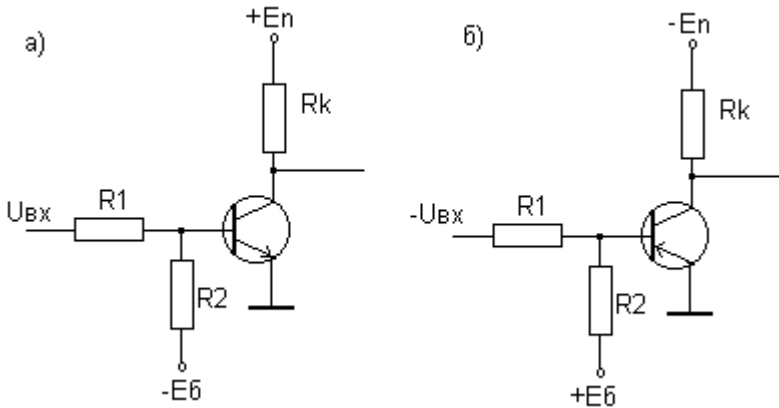


Рис. 4.6. Вставка с транзистором типа *pnp* (а) и вставка с диодом (б)

В данной лабораторной работе исследуются схемы ФЛС 1 типа на *pnp* (а) или *npn* (б) транзисторах (рис. 4.7). Для расчета заданы параметры транзисторов, а также следующие параметры входного и выходного сигналов:

- $U^0_{\text{МАКС}}$  ( $U^0$ ) – максимальный уровень напряжения логического “0”;
- $U^1_{\text{МИН}}$  ( $U^1$ ) – минимальный уровень напряжения логической “1” при токе нагрузки  $I^1_{\text{НАГР}}$  (в состоянии логической “1” на выходе).



**Рис. 4.7. Схемы ФЛС 1 типа на *npn* (а) или *pnp* (б) транзисторах**

**Варианты заданий для ФЛС 1 типа  
(уточнить у преподавателя)**

№ вар	Тип транзистора	$\beta$	$I_{к,доп}$ , мА	$I_{к0}$ , мА	$U_{кЭН}$ , В	$U_{Б,ПОР}^{45}$ , В	$U_{БЭН}$ , В	$f_{\alpha}$ , МГц	$U^0_{\text{МАКС}}$ , В	$U^1_{\text{МИН}}$ , В	$I^1_{\text{НАГР}}$ , мА
1	КТ312А ( <i>npn</i> )	80	30	0,01	0,3	0,3	0,6	20	0,4	3	0,6

<sup>45</sup> В расчетах ФЛС 1  $U_{Б,ПОР}$  иногда обозначается как  $U_{ПОР}$ .



№ вар	Тип транзистора	$\beta$	$I_{кДЮП}, \text{мА}$	$I_{к0}, \text{мА}$	$U_{кЭН}, \text{В}$	$U_{БЛОП}^{45}, \text{В}$	$U_{БЭН}, \text{В}$	$f_{\alpha}, \text{МГц}$	$U_{\text{МАКС}}^0, \text{В}$	$U_{\text{МИН}}^1, \text{В}$	$I_{\text{НАГР}}^1, \text{мА}$
2	КТ312А ( <i>npn</i> )	40	20	0,02	0,2	0,4	0,8	30	0,5	4	1,2
3	МП42 ( <i>ppp</i> )	50	30	1	0,2	0,2	0,4	1	0,3	4	0,8
4	МП42 ( <i>ppp</i> )	35	20	2	0,1	0,1	0,4	1	0,3	4,5	1,4
5	ГТ404 ( <i>npn</i> )	60	100	1	0,3	0,05	0,5	0,4	0,3	4	1,2
6	ГТ404 ( <i>npn</i> )	150	300	2	0,4	0,1	0,6	0,4	0,2	4,2	0,8
7	ГТ402 ( <i>ppp</i> )	60	200	1	0,2	0,05	0,3	1	0,4	3,8	0,8
8	ГТ402 ( <i>ppp</i> )	150	400	2	0,4	0,05	0,5	1	0,4	2,6	1,6
9	КТ315 ( <i>npn</i> )	30	100	0,6	0,3	0,3	0,6	10	0,4	3,2	2
10	КТ315 ( <i>npn</i> )	100	50	0,8	0,3	0,3	0,8	10	0,4	3,8	1,5

### ***Подготовка к лабораторной работе***

При подготовке производится расчет схемы, в таблицы заносятся расчетные параметры, строятся теоретические характеристики: ХВВ, входная и выходная. Численный пример расчета схемы ФЛС 1 приведен в методических указаниях [6].

Обратите внимание: параметры схемы и транзисторов не имеют знака, и расчет схем ФЛС на  $npr$  и  $pnp$  транзисторах производится по одним и тем же формулам.

1. В соответствии с заданным вариантом рассчитайте схему инвертора в следующем порядке:
  - расчет величины  $R_K$  и выбор  $E_{П}$ ;
  - расчет требуемого тока базы;
  - расчет величин  $R_1$ ,  $R_2$  и выбор  $E_B$ .
2. Выбор величины питания осуществляется исходя из параметра сигнала  $U^1 < E_{П}$ . В стенде NI ELVIS имеются: +5 В, ±15 В, 0...+12 В на выводе SUPPLY+, 0...-12 В на выводе SUPPLY-. При выборе необходимо проверить по справочнику (или материалам на стенде в лаборатории), чтобы удвоенное значение  $E_{П}$  не превышало максимально допустимой величины напряжения между коллектором и эмиттером транзистора  $U_{КЭМАКС}$ :  $2E_{П} < U_{КЭМАКС}$ .
3. Величина  $R_K$  вычисляется, исходя из того, что величина напряжения на выходе закрытого транзистора должна быть не меньше  $U^1_{МИН}$ , а ток через открытый транзистор не должен превышать ток коллектора допустимый  $I_{КДОП}$ :

$$R_K \leq \frac{E_{П} - U^1_{МИН}}{I^1_{НАГР}}$$

$$R_K \geq \frac{E_{П} - U_{КЭН}}{I_{К.ДОП}}$$

4. Внутри диапазона возможных значений можно выбрать значение  $R_K$  в середине диапазона. Если невозможно выделить некоторый диапазон для  $R_K$ , следует либо увеличить номинал  $E_{П}$ , либо изменить в исходном задании некоторые данные, например,  $U^1_{МИН}$ .

5. Имеется дополнительное ограничение на выбор  $R_K$  по быстродействию. При переключении транзистора из “0” в “1” происходит заряд емкости нагрузки  $C_H$ , в том числе паразитной емкости приемника сигнала, через  $R_K$ . Время заряда емкости  $t_{ЗАР}$  должно быть меньше заданной величины длительности фронта выходного сигнала  $t^{01}$ : Поэтому выбор  $R_K$  следует проводить с учетом неравенств:

$$t_{ЗАР} = 3C_H R_K < t^{01}, \quad R_K < \frac{t^{01}}{3 C_H}$$

В ориентировочном расчете, если не задано иначе, можно принять паразитную емкость нагрузки равной 5-10 пФ,  $t^{01} - 30-50$  нс, тогда получится требование  $R_K < 1-3,3$  кОм.

6. Вычисление требуемого тока базы насыщения выполняется по выражению

$$I_{БН} = \frac{I_K}{\beta} S = \frac{E_{П} - U_{КЭН}}{R_K \beta} S.$$

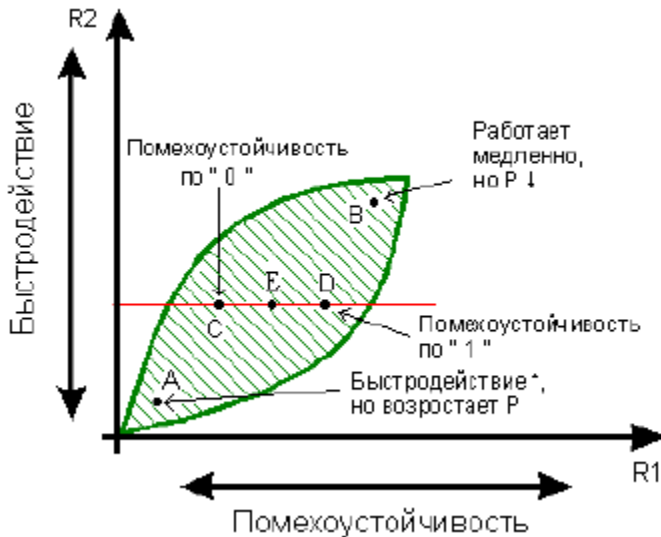
Для надежного включения рекомендуется обеспечить степень насыщения  $S = 1,5$ .

7. Выбираем величину  $E_B$ :  $E_B \leq E_{П}$
8. Расчет  $R_1, R_2$  выполняется путем построения области допустимых значений  $R_1, R_2$  и последующего выбора номиналов резисторов внутри этой области. Если область окажется слишком узкой, величину  $E_B$  следует взять больше.
9. Область допустимых значений  $R_1, R_2$  строится на основании неравенств (здесь  $U^0$  означает  $U^0_{МАКС}$ ):

$$R2 \geq R1 \frac{E_B + U_{БЭН}}{U_{МИН}^1 - U_{БЭН} - I_{БН} R1}$$

$$R2 \leq R1 \frac{E_B + U_{Б.ПОР}}{U^0 - U_{Б.ПОР} + I_{КО} R1}$$

Величины  $R1$ ,  $R2$  выбираются в центре области (точка  $E$  на **рис. 4.8**) обычно так, чтобы  $R1$  было не более  $1 \div 5K$ , а  $R2$  – не более  $3 \div 20K$ . Если выбрать в области точку  $A$  (резисторы низкоомные) – повышается быстродействие, если точку  $C$  – понижается мощность, потребляемая схемой. Чем дальше от границы области выбрана точка, тем больше помехоустойчивость схемы.



**Рис. 4.8.** Область допустимых значений  $R1$  и  $R2$  для ФЛС 1

10. Выбором величин  $R1$ ,  $R2$  синтез схемы заканчивается. Далее необходимо построить теоретические характеристики: ХВВ, входную и выходную (нагрузочную) – и определить такие параметры схемы, как нагрузочная способность, помехоустойчивость и быстродействие.
11. **Нагрузочная способность** – это максимальный ток, отдаваемый в нагрузку ( $I_{НАГРМАКС}$ ) при выбранных величинах сопротивлений. Для ФЛС 1 определяем его величину  $I_{НАГРМАКС}^1$  в режиме нагружения (при “1” на выходе):

$$R_K \leq \frac{E_{\Pi} - U_{МИН}^1}{I_{НАГР}^1}, I_{НАГРМАКС}^1 = \frac{E_{\Pi} - U_{МИН}^1}{R_K}$$

12. Коэффициент разветвления по выходу в общем случае равен

$$n = \frac{I_{НАГРМАКС}^1}{I_{ВХ}^1}$$

Если нагрузкой (приемником сигнала) является также ФЛС 1, то величина его входного тока  $I_{ВХ}^1$  при “1” на входе и коэффициент разветвления в режиме нагружения определяются выражениями

$$I_{ВХ}^1 = I_{R1} = \frac{U_{МИН}^1 - U_{БЭН}}{R1}, n = \frac{I_{НАГРМАКС}^1}{I_{ВХ}^1}$$

Расчитанные значения заносятся в **табл. 4.1**.

Табл. 4.1. Параметры нагрузочной способности ФЛС 1

Параметр	Расчетные значения	Экспериментальные значения
$I_{НАГРМАКС}^I$		
$I_{ВХ}^I$		
$n$		

13. **Помехоустойчивость** определяется на основании ХВВ схемы. Для построения теоретической ХВВ вычисляются граничные значения 0 и 1 на входе схемы ( $U_{ГР}^0$  и  $U_{ГР}^1$ ).  $U_{ГР}^1$  рассчитываем по формуле (здесь  $I_{БН}$  берется при  $S = 1$ )

$$U_{ВХ}^1 \geq U_{БЭН} + R1 \left( I_{БН} + \frac{U_{БЭН} + E_B}{R2} \right) = U_{ГР}^1$$

$U_{ГР}^0$  рассчитываем по формуле

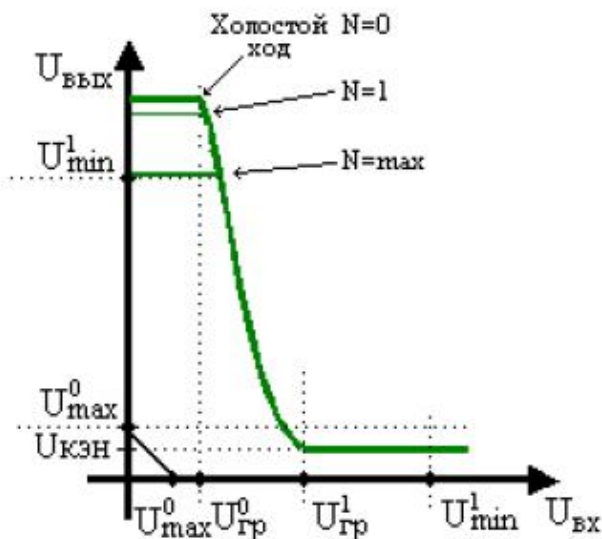
$$U_{ВХ}^0 < U_{Б.ПОР} \left( \frac{R1}{R2} + 1 \right) + E_B \cdot \frac{R1}{R2} - I_{К0} \cdot R1 = U_{ГР}^0$$

14. Величины сигналов на выходе ФЛС:

$$U_{ВЫХ}^0 = U_{КЭН}, U_{ВЫХ}^1 = E_{П} - I_{К0} R_K \approx E_{П}.$$

15. Используя рассчитанные значения  $U_{ВЫХ}^0$ ,  $U_{ВЫХ}^1$ ,  $U_{ГР}^0$ ,  $U_{ГР}^1$ , **строим теоретическую ХВВ (рис. 4.9)** и вычисляем величины помехоустойчивости  $\Delta U_{П}^0$  и  $\Delta U_{П}^1$ :

$$\Delta U_{П}^0 = U_{ГР}^0 - U_{МАКС}^0, \Delta U_{П}^1 = U_{МИН}^1 - U_{ГР}^1.$$



**Рис. 4.9.** Передаточная характеристика (ХВВ) в режиме холостого хода и в режиме нагружения

16. Рассчитанные значения заносятся в
17. **табл. 4.2.** Фактически, помехоустойчивость схемы больше, так как вместо  $U_{\text{МАКС}}^0$  в реальной схеме на выходе открытого транзистора  $U_{\text{КЭН}} < U_{\text{МАКС}}^0$  и вместо  $U_{\text{МИН}}^1$  на выходе закрытого транзистора  $\approx E_{\text{П}}$ .

**Табл. 4.2.** Параметры помехоустойчивости ( $U1 = \dots, U0 = \dots$ )

Параметр	Расчетные значения	Экспериментальные значения
$U_{\text{Гр}}^0, B$		
$U_{\text{Гр}}^1, B$		
$\Delta U_{\text{П}}^0, B$		

$\Delta U_{II}^I, B$		
----------------------	--	--

18. По двум точкам строим теоретическую выходную (нагрузочную) характеристику  $U_{ВЫХ}^I = f(I_{НАГР})$  при “0” на входе и “1” на выходе:

при  $I_{НАГР} = 0$ ,  $U_{ВЫХ} = U_{ВЫХ}^I = E_{II} - I_{K0}R_K \approx E_{II}$ , при  $I_{НАГР} = I_{НАГРМАКС}^I$ ,  $U_{ВЫХ} = U_{МИН}^I$ .

19. По четырем точкам строим теоретическую входную характеристику  $I_{ВХ} = f(U_{ВХ})$  по формуле

$I_{ВХ} = (U_{ВХ} - U_{Б})/R1$ , вычислив входной ток при значениях разности потенциалов на регистре R1:

$(U_{МАКС}^0 - U_{БПОР})$ ,  $(U_{ГР}^0 - U_{БПОР})$ ,

$(U_{ГР}^I - U_{БЭН})$ ,  $(U_{МИН}^I - U_{БЭН})$ .

20. **Быстродействие** схемы оценивается как следующая совокупность параметров сигнала (**рис. 4.1-4.4**):  $(t^{0I}, t^{I0}, t_P, t_{ЗР}^{0I}, t_{ЗР}^{I0})$ . Вычислим приближенные значения параметров  $t^{0I}, t^{I0}, t_P$ , исходя из того, что к схеме емкостная нагрузка не подключена.

21. Длительность фронта  $t^{0I}$  выходного сигнала

$$t^{0I} = \tau_{\beta} \ln \frac{I_{Б1}}{I_{Б1} - I_{БН}}$$

22. Быстродействие транзистора характеризуется величиной

$$\tau_{\beta} = \frac{\beta}{2\pi f \alpha}$$

23. Включающий ток  $I_{Б1}$  определяется из выражений:

- $I_{Б1} = I_{ВХ} - I_{R2}$ , где

- $I_{ВХ} = I_{R1} = \frac{U_{МИН}^I - U_{БЭН}}{R1}$



$$\bullet \quad I_{R2} = \frac{U_{БЭН} + E_B}{R2}$$

24. Длительность спада  $t^{10}$  выходного сигнала

$$t^{10} = \tau_\beta \ln \frac{I_{Б0} + I_{БН}}{I_{Б0}}$$

25. Выключающий ток  $I_{Б0}$

$$I_{Б0} = I_{R2} \pm I_{ВХ} = \frac{U_{БЭН} + E_B}{R2} \pm \frac{U^0 - U_{БЭН}}{R1}$$

Знак «-» или «+» в выражении зависит от направления тока  $I_{ВХ}$ , которое, в свою очередь, определяется тем, какой потенциал,  $U^0$  или  $U_{БЭН}$ , более положителен.

26. Величина времени рассасывания

$$t_P = \tau_\beta \ln \frac{I_{Б0} + I_{Б1}}{I_{Б0} + I_{БН}}$$

27. Рассчитанные значения заносятся в табл. 4.3.

**Табл. 4.3. Параметры быстродействия**

Параметр	Расчетные значения	Экспериментальные значения
$t^{01}$ , мкс		
$t^{10}$ , мкс		
$t_P$ , мкс		
$t^{01}_{3P}$ , мкс	-	
$t^{01}_{3P}$ , мкс	-	

### **Порядок выполнения работы**

Для допуска к работе предъявите преподавателю все результаты расчета, включая схему ФЛС 1, графики, таблицы и теоретические характеристики.

*Далее приведен пример выполнения работы для собранной схемы с параметрами: при транзистор,  $+E_{П} = +5 \text{ В}$ ,  $-E_{Б} = -5 \text{ В}$ .*

1. Соберите схему на приставке ФЛС и покажите ее преподавателю.
2. Включите рабочую станцию.
3. Включите питание макетной платы.

Совместно всей бригадой выполните следующие пункты лабораторной работы:

### **Статика**

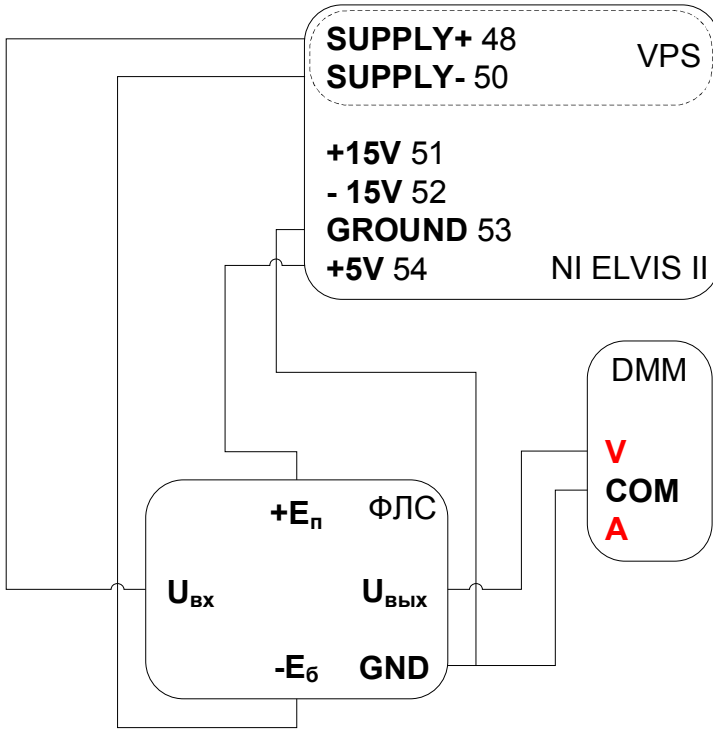
1. В соответствии со схемой на **рис. 4.10** общий вывод приставки соедините с гнездом GROUND (53)<sup>46</sup>.
2. Подайте  $+E_{П}$  (+5 В) на коллекторное сопротивление, для этого используйте гнездо +5V (54).
3. Запустите приложение VPS.exe (регулируемый блок питания), в части окна «питание-» установите значение  $-E_{Б} = -5 \text{ В}$ . Соедините соответствующий вывод приставки с гнездом SUPPLY- (50).
4. Запустите приложение DMM.exe (цифровой мультиметр).
5. Расположите окна VPS и DMM рядом на экране.

*1. Получение передаточной характеристики (ХВВ) для ненагруженной схемы. Схема эксперимента (схема соединений) для снятия ХВВ приведена на **рис. 4.10**.*

---

<sup>46</sup> Здесь и далее «гнездо» означает гнездо макетной платы.

1. В части окна «питание+» приложения VPS установите первоначальное значение  $U_{ВХ} = 0$  В. Соедините соответствующий вывод приставки с гнездом SUPPLY+ (48).
2. В части окна «параметры измерения» приложения DMM выберите «постоянное напряжение» (режим вольтметра). Подключите черный щуп к разъему COM, красный щуп – к разъему V рабочей станции (разъемы находятся слева на корпусе).
3. При снятии ХВВ один студент черным щупом касается общего вывода приставки и красным щупом – вывода  $U_{ВЫХ}$  приставки.
4. Другой студент изменяет значение SUPPLY+ ( $U_{ВХ}$ ) поворотом ручки «Variable Power Supply 0V...+12V», снимает показания VPS и DMM и фиксирует значения  $U_{ВХ}$  и  $U_{ВЫХ}$  в таблице.
5. Целесообразно при увеличении  $U_{ВХ}$  до  $U^1$  и далее (но не больше  $+E_{П}$ ) особо отметить точку резкого уменьшения  $U_{ВЫХ}$ , а затем при уменьшении  $U_{ВХ}$  отметить точку резкого увеличения  $U_{ВЫХ}$ . Это позволит точнее определить граничные параметры  $U^0_{ГР}$ ,  $U^1_{ГР}$ .
6. Сделайте два-три скриншота результатов измерений.
7. По результатам измерений в отчете строится график ХВВ, и определяются экспериментальные параметры  $U^0_{ГР}$ ,  $U^1_{ГР}$ .



**Рис. 4.10.** Схема эксперимента по снятию передаточной характеристики (ХВВ) ФЛС

2. Получение входной характеристики  $I_{ВХ} = f(U_{ВХ})$  (рис. 4.11).

1. В части окна «питание+» приложения VPS установите первоначальное значение  $U_{ВХ} = 0$  В.
2. В части окна «параметры измерения» приложения DMM выберите «постоянный ток» (режим амперметра). Подключите черный щуп к разъему COM, красный щуп – к разъему А рабочей станции (разъемы находятся слева на

- корпусе).
- При получении входной характеристики один студент красным щупом касается гнезда SUPPLY+ (48) и черным щупом – вывода  $U_{ВХ}$  приставки. Другими словами, амперметр включаем последовательно во входной цепи.
  - Другой студент изменяет значение SUPPLY+ ( $U_{ВХ}$ ) поворотом ручки «Variable Power Supply 0V...+12V», снимает показания VPS и DMM и фиксирует значения  $U_{ВХ}$  и  $I_{ВХ}$ .
  - По результатам измерений строится график  $I_{ВХ} = f(U_{ВХ})$ .

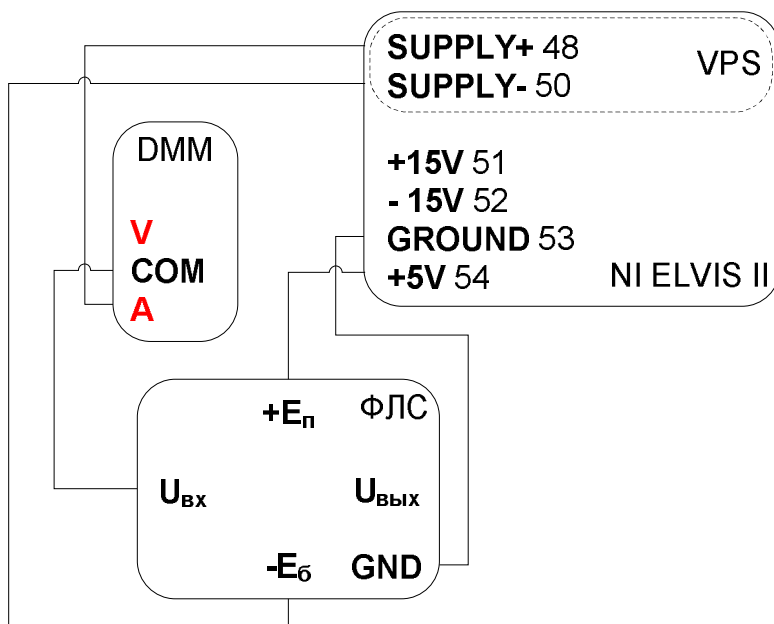


Рис. 4.11. Схема эксперимента по снятию входной характеристики ФЛС

4. Получение выходной (нагрузочной) характеристики  $U_{\text{ВЫХ}}^1 = f(I_{\text{НАГР}})$  (рис. 4.12).

В качестве нагрузки используется переменный резистор R0.

1. В части окна «питание+» приложения VPS.exe установите значение  $U_{\text{ВХ}}=U^0$ . Соедините соответствующий вывод приставки с гнездом SUPPLY+ (48).
2. В части окна «параметры измерения» приложения DMM выберите «постоянный ток» (режим амперметра). Подключите черный щуп к разъему COM, красный щуп – к разъему А рабочей станции (находятся слева на корпусе).
3. Убедитесь в наличии на выходе схемы напряжения логической единицы,  $U_{\text{ВЫХ}} \geq U^1$ .
4. Установите максимальное сопротивление R0 на приставке ФЛС. Нижний вывод сопротивления R0 соедините с общим выводом приставки (нагрузка на землю).
5. При получении нагрузочной характеристики один студент красным щупом касается точки  $U_{\text{ВЫХ}}$  и черным щупом – верхнего вывода сопротивления R0 на приставке. Другими словами, амперметр включен в выходную цепь.
6. Подключите  $U_{\text{ВЫХ}}$  к AI0+, вывод GROUND (53) – к AI0-. Запустите SCOPE.exe, выберите AI0 в качестве источника сигнала, нажмите «пуск» и наблюдайте выходное напряжение на экране осциллографа.
7. Значение SUPPLY+ ( $U_{\text{ВХ}}$ ) в этом эксперименте остается неизменным и равным  $U^0$ .

8. Постепенно уменьшая нагрузочное сопротивление, зафиксируйте нагрузочный ток  $I_{НАГРМАКС}$ , при котором напряжение на выходе уменьшилось до  $U_{МИН}$ .
9. По результатам измерений постройте график.

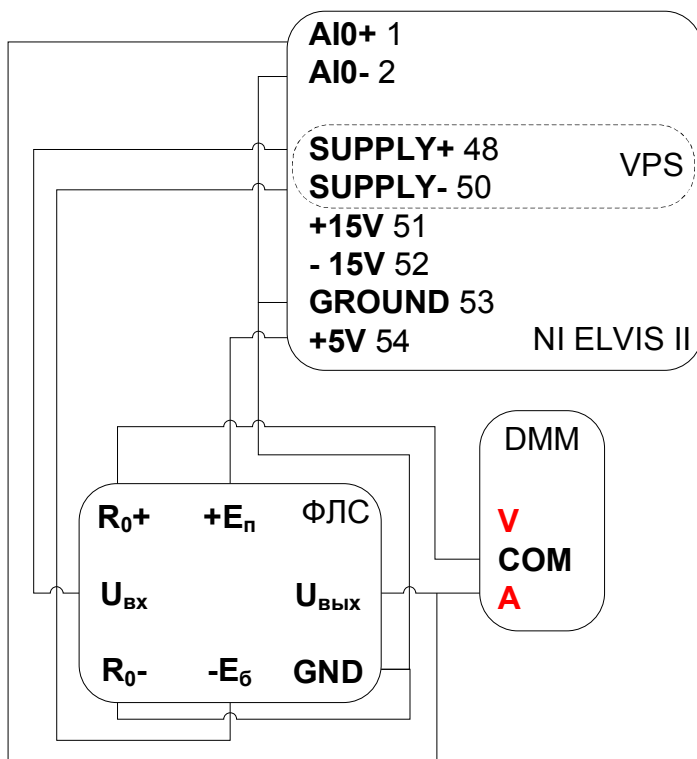


Рис. 4.12. Схема эксперимента по снятию выходной характеристики ФЛС 1  $U_{ВЫХ}^I = f(I_{НАГР})$  (нагрузка подключена на землю)

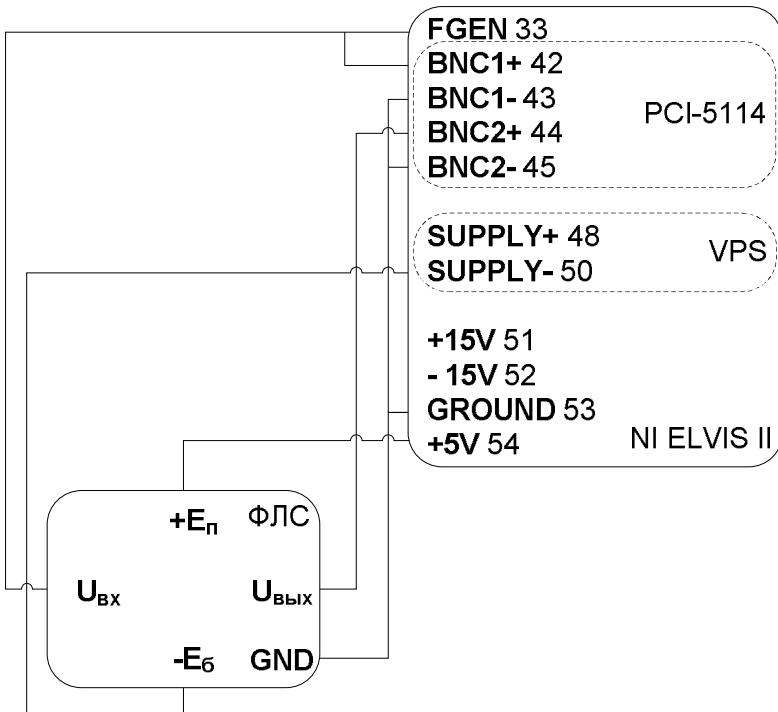
**Динамика**

4. Измерение динамических параметров сигнала при отсутствии нагрузки на выходе схемы (рис. 4.13).

1. Общий вывод приставки ФЛС соедините с гнездом GROUND (53).
2. Подайте  $+E_{\text{П}}$  (+5 В) на коллекторное сопротивление, для этого используйте гнездо +5V (54).
3. Запустите приложение VPS.exe (регулируемый блок питания), в части окна «питание-» установите значение  $-E_{\text{О}} = -5$  В. Соедините соответствующий вывод приставки с гнездом SUPPLY- (50).
4. Запустите приложение FGEN.exe (функциональный генератор), в части окна «параметры сигнала» установите прямоугольную форму сигнала, частоту не ниже 100 кГц, амплитуду  $U^1$  Вольт, установите смещение равным  $U^0 + 0,5U^1$ ; в части окна «маршрут сигнала» выберите «макетная плата».
5. Запустите приложение Soft Front Panel PCI-5114, ярлык на которое имеется в меню Пуск-Все программы-National Instruments. Подробную инструкцию по работе с PCI-5114 читайте в разделе **Модульный цифровой осциллограф NI PCI-5114. Порядок использования.**
6. Соедините вывод приставки  $U_{\text{ВХ}}$  с гнездом FGEN (33).
7. Соедините гнездо FGEN (33) с гнездом BNC1+ (42).
8. Соедините вывод приставки  $U_{\text{ВЫХ}}$  с гнездом BNC2+ (44).
9. Соедините гнезда BNC1- (43) и BNC2- (45) с гнездом **GROUND (53)**. Не «тяните» дополнительные провода к общему выводу приставки ФЛС.



10. Расположите канал 0 над каналом 1 на экране осциллографа. В качестве источника запуска используйте канал 0.
11. Используя **курсорные вычисления**, измерьте динамические параметры ФЛС (рис. 4.1-4.4)  $t^{01}$ ,  $t^{10}$ ,  $t_P$ ,  $t_{3P}^{01}$ ,  $t_{3P}^{10}$ , наблюдая сигналы на входе и выходе ненагруженной схемы.
12. В скриншот осциллограммы всегда включайте окно функционального генератора.
13. В отчет включите все полученные скриншоты.



**Рис. 4.13. Схема измерения динамических параметров ФЛС для ненагруженной схемы**

5. Получение зависимости динамических параметров сигнала на выходе схемы от величины емкостной нагрузки (рис. 4.14).

Повторите все пункты **части 4**, подключив к выводу приставки  $U_{\text{ВЫХ}}$  конденсаторы номинала порядка 300 пФ и выше (можно использовать диапазон от 51 пФ до 5100 пФ). Для параллельного соединения конденсаторов используйте горизонтальные шины макетной платы либо сокет.

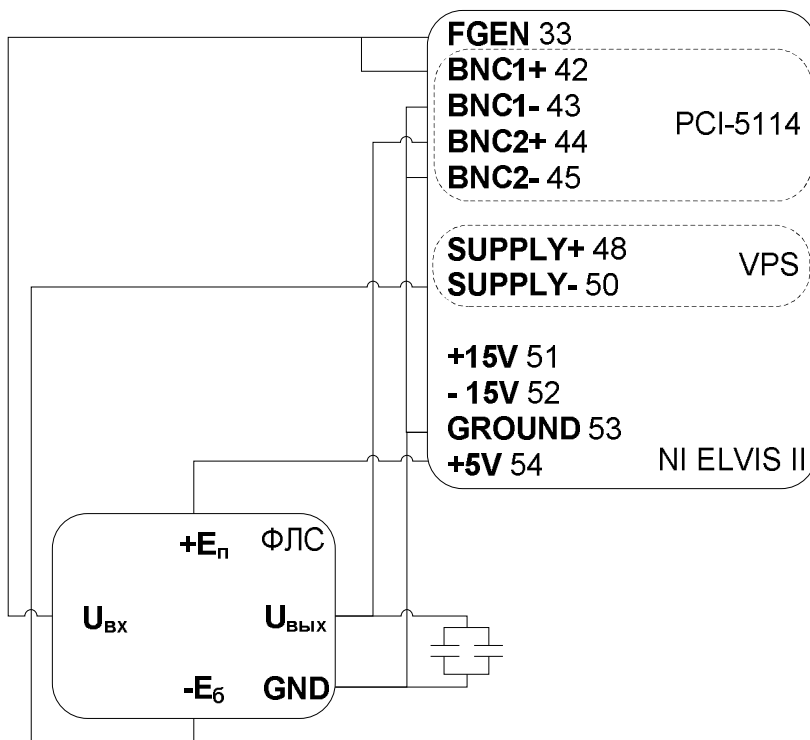


Рис. 4.14. Схема измерения динамических параметров ФЛС с подключенной емкостной нагрузкой

После выполнения бригадного задания каждый студент индивидуально выполняет УИРС.

### **Содержание отчета**

#### **Бригадное задание**

1. Представьте в отчете схему ФЛС 1, результаты расчета, графики и таблицы, а также совмещенные теоретические и экспериментальные характеристики (ХВВ, входную и нагрузочную).
2. В отчет включите схемы экспериментов.
3. По экспериментальной ХВВ определите величины  $U_{ГР}^0$ ,  $U_{ГР}^I$ , вычислите  $\Delta U_{п}^0$  и  $\Delta U_{п}^I$  и результаты запишите в
4. **табл. 4.2.** Сравните с вычисленными значениями помехоустойчивости.
5. По экспериментальной входной характеристике определите  $I_{ВХ}^I$ .
6. По экспериментальной выходной характеристике определите  $I_{НАГРМАКС}$ . Вычислите  $n$ , полученное на основании экспериментальных данных. Впишите в **табл. 4.1** и сравните с вычисленными значениями.
7. В отчет включите скриншоты осциллограмм с указанием названий опытов и временных параметров.
8. Укажите на экспериментальных осциллограммах величины замеренных динамических параметров схемы. Впишите в **табл. 4.3** и сравните с вычисленными значениями.
9. Постройте зависимости динамических параметров ФЛС 1 ( $t^{0I}$ ,  $t^{I0}$ ,  $t_{р}$ ,  $t_{3P}^{0I}$ ,  $t_{3P}^{I0}$ ) от емкостной нагрузки и

оцените ее влияние на максимальную частоту работы схемы.

### **Задание по УИРС**

Выполните индивидуальные задания по учебно-исследовательской работе студента (УИРС). Сделайте выводы по полученным результатам.

1. Определить зависимость помехоустойчивости схемы от величины нагрузки:  $\Delta U^0_{П}, \Delta U^1_{П} = f(I_{НАГР})$ .
2.  $\Delta U^0_{П}, \Delta U^1_{П} = f(R1)$ .
3.  $n_{МАКС} = f(R1)$ .
4.  $n_{МАКС} = f(Rк)$ .
5.  $n_{МАКС} = f(R2)$ .
6.  $t_{ЗР} = f(R1)$  при  $R1/R2 = const$ .
7.  $U^1_{МИН} = f(R1)$  при  $R1/R2 = const$ .
8.  $t^{01} = f(I_{НАГР})$ .
9.  $t_P = f(R1)$
10.  $t^{01} = f(Rк)$ .
11.  $t^{01} = f(R2)$ .
12.  $\Delta U^0_{П}, \Delta U^1_{П} = f(R2)$ .

## **4.3. Лабораторная работа 3. Исследование работы формирователя логического сигнала 2-го типа**

**Цель работы:** экспериментальное изучение схем ФЛС второго типа.

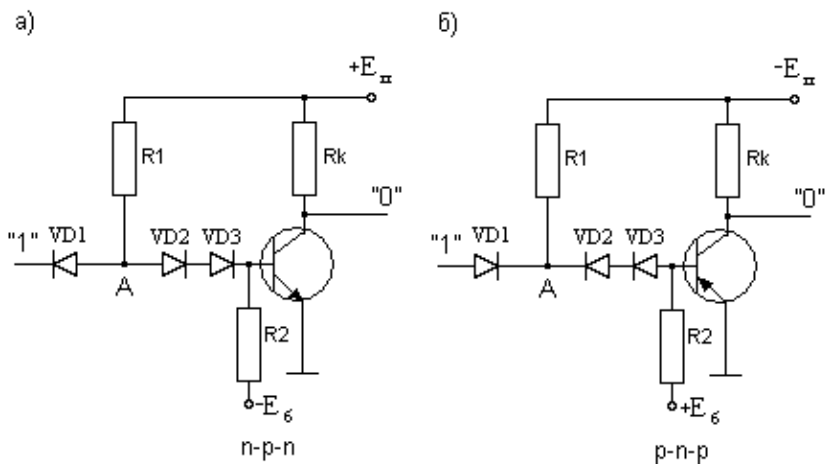
В данной лабораторной работе исследуются схемы ФЛС 2 типа (**рис. 4.15**) на *npr* (а) или *pnp* (б) транзисторах. Для расчета заданы параметры транзисторов и диодов, а также следующие параметры входного и выходного сигналов:

- $U^0_{\text{МАКС}} (U^0)$  – максимальный уровень напряжения логического “0” при токе нагрузки  $I^0_{\text{НАГР}} (I^0_{\text{Н}})$ , в состоянии логического “0” на выходе,
- $U^1_{\text{МИН}} (U^1)$  – минимальный уровень напряжения логической “1”.

**Варианты заданий для ФЛС 2 типа**  
(уточнить у преподавателя)

№ варианта	Параметры транзисторов								Параметры диодов		Параметры схемы		
	Тип транзистора	$\beta$	$I_{кдоп},$ мА	$I_{к0},$ мА	$U_{кЭН}$ В	$U_{выор}$ В	$U_{бэнь}$ В	$U_{в},$ В	$U_{выор},$ В	$U^0,$ В	$U^1,$ В	$\Gamma^0,$ мА	$\Gamma^H$ мА
1 (рпр)	МП42	50	30	0,1	0,2	0,2	0,2	0,4	0,5	0,4	0,3	4	5
2 (рпр)	МП42	35	20	0,2	0,1	0,1	0,4	0,6	0,5	0,5	0,2	3	8
3 (прп)	КТ312А	80	30	0,01	0,2	0,3	0,6	0,5	0,5	0,4	0,3	4	6
4 (прп)	КТ312А	40	20	0,02	0,3	0,4	0,8	0,6	0,6	0,5	0,2	3	4
5 (рпр)	ГТ402	60	200	0,1	0,2	0,05	0,3	0,4	0,4	0,3	0,4	4,2	6
6 (рпр)	ГТ402	150	400	0,2	0,4	0,05	0,5	0,5	0,5	0,4	0,2	4	3
7 (прп)	ГТ404	60	100	0,1	0,3	0,05	0,5	0,4	0,4	0,2	0,3	3	4
8 (прп)	ГТ404	150	300	0,2	0,4	0,1	0,6	0,4	0,4	0,3	0,4	2,6	3
9 (прп)	КТ315	30	100	0,6	0,3	0,3	0,6	0,5	0,5	0,2	0,2	4	6
10 (прп)	КТ315	100	80	0,3	0,3	0,3	0,8	0,5	0,5	0,3	0,1	3,6	7

Для всех вариантов полагаем:  $C_H = 100$  пФ, время  $t^{01}_{вых} < 300$  нс,  $\Gamma_{вх макс} = 4$  мА или 2 мА.



**Рис. 4.15. Схемы ФЛС 2 типа на *n-p-n* (а) или *p-n-p* (б) транзисторах**

### ***Подготовка к лабораторной работе***

При подготовке производится расчет схемы по заданному варианту, в таблицы заносятся расчетные параметры, строится график теоретической характеристики ХВВ. Необходимо продумать способ расположения радиокомпонентов ФЛС 2 на приставке ФЛС, а также схемы проведения экспериментов.

Собирая схему ФЛС 2 на приставке, в качестве R1 используйте R0, при этом расположение радиокомпонентов на приставке будет соответствовать расположению их на рисунке схемы. Основные схемы экспериментов для ФЛС 2 совпадают с аналогичными для ФЛС 1. Однако для ФЛС 2 рекомендуется нарисовать схему эксперимента по снятию выходной характеристики  $U_{ВЫХ}^0 = f(I_{НАГР})$ , когда нагрузка подключена на источник питания; для этого можно

модернизировать схему **рис. 4.12** (ФЛС 1). При этом в качестве нагрузки используйте на приставке R1 вместо R0.

1. В соответствии с заданным вариантом рассчитывается схема инвертора в следующем порядке:
  - выбор  $E_{П}$  и расчет  $R_K$
  - расчет требуемого тока базы
  - выбор  $E_B$  и расчет  $R1, R2$

При выполнении расчетов все параметры транзисторов и схем берутся без знака.

2. Выбор напряжения питания осуществляется, исходя из параметров сигнала в соответствии с неравенством  $U_{МИН}^f < E_{П}$ . В стенде NI ELVIS имеются: +5 В, ±15 В, 0...+12 В на выводе SUPPLY+, 0...-12 В на выводе SUPPLY-. При выборе необходимо проверить по справочнику, чтобы удвоенное значение  $E_{П}$  не превышало максимально допустимой величины напряжения между коллектором и эмиттером транзистора  $U_{КЭМАКС}$ :  $2E_{П} < U_{КЭМАКС}$ .
3. Диапазон возможных значений  $R_K$  ограничен с одной стороны требуемой длительностью фронта выходного

$$\text{сигнала } t^{01}: R_K < \frac{t^{01}}{3 \cdot C_H},$$

с другой – величинами токов через открытый транзистор:

$$I_{К.ДОП} > I_{НАГР}^0 + \frac{E_{П}}{R_K} \Rightarrow R_K > \frac{E_{П}}{I_{К.ДОП} - I_{НАГР}^0}$$

По первому требованию для всех вариантов полагаем:  $C_H = 100$  пФ, время  $t_{ВЫХ}^{01} < 300$  нс. Выбираем  $R_K$  ближе



к верхней границе, чтобы в схеме протекали не слишком большие токи.

4. Вычисляем при выбранном  $R_K$  минимальный ток базы ( $I_{Б.МИН}^1$ ), необходимый для включения и насыщения транзистора:

$$I_{Б.МИН}^1 = I_B S = \left( \frac{E_{П} - U_{КЭН}}{Rk} + I_H^0 \right) \frac{S}{\beta}.$$

Для надежного открывания транзистора при максимальной нагрузке положим  $S = 1,5$ . Выбираем  $E_B = E_{П}^{47}$ .

5. Расчет  $R1$ ,  $R2$  выполняется путем построения области допустимых значений  $R1$ ,  $R2$  и последующего выбора номиналов резисторов внутри этой области. Область допустимых значений  $R1$ ,  $R2$  строится на основании трех неравенств (с учетом требования  $I_{V.ПОР} \approx 0.1 \div 0.2$  мА):

$$R2 \geq R1 \frac{U_{БЭН} + E_B}{E_{П} - 2U_V - U_{БЭН} - R1 I_{БН}} \quad (1)$$

$$R2 \leq R1 \frac{E_B + U_{ВХ}^0 + U_{V1} - 2U_{V.ПОР}}{E_{П} - U_{ВХ}^0 - U_{V1} - R1 I_{ВХМАКС}^0} \quad (2)$$

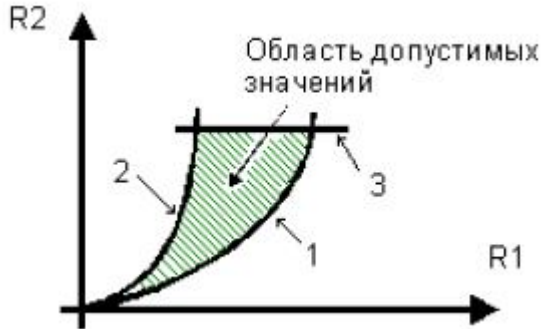
$$I_V \approx \frac{E_B}{R2} \geq I_{V.ПОР} \Rightarrow R2 \leq \frac{E_B}{I_{V.ПОР}} \quad (3)$$

В полученной области допустимых значений, удовлетворяющей всем трем ограничениям (**рис. 4.16**), величины  $R1$ ,  $R2$  выбирают обычно из диапазонов  $R1 = 1 \dots 6$  кОм;  $R2 = 3 \dots 20$  кОм. Если такая область отсутствует, следует спроектировать схему, подав на

---

<sup>47</sup> На схеме следует обозначать напряжения (потенциалы) со знаком, например,  $-E_B$

резистор  $R1$  больше  $E_{II}$ . После коррекции следует провести расчет снова. На этом синтез схемы заканчивается.



**Рис. 4.16. Область допустимых значений  $R1, R2$  для ФЛС 2. Цифрами на рисунке обозначены графики функций, построенные по соотношениям (1), (2), (3)**

6. Далее необходимо вычислить следующие параметры схемы: нагрузочную способность, помехоустойчивость и быстродействие.
7. **Нагрузочная способность** – это максимальный ток, отдаваемый в нагрузку в режиме нагружения ( $I_{НАГРМАКС}^0$ ). Нагрузочная способность вычисляется, исходя из параметров, задаваемых вариантом задания, с использованием выражений:

$$I_{НАГРМАКС}^0 = \min(\beta \cdot I_B \vee I_{К.ДОП}) - I_{Rк},$$

где ток базы  $I_B^1$  (“1” на входе схемы, “0” на выходе) при выбранных значениях  $R1$  и  $R2$  равен

$$I_B^1 = I_{R1}^1 - I_{R2}^1 = \frac{E_{II} - 2U_V - U_{БЭН}}{R1} - \frac{E_B + U_{БЭН}}{R2}.$$

Если нагрузка представляет собой аналогичный ключ ФЛС 2, то, вычислив входной ток схемы  $I_{BX}^0$ , определяем допустимое количество таких нагрузок  $n_{МАКС}^0$ .

$$I_{BX}^0 = I_{R1}^0 - I_{R2}^0 = \frac{E_{П} - U_V - U_{BX}^0}{R1} - \frac{U_{BX}^0 + U_V - 2U_{V.ПОР} + E_B}{R2}$$

$$n_{МАКС}^0 = \frac{I_{НАГР}^0}{I_{BX}^0}$$

Вычисленные параметры заносятся в **табл. 4.4**.

В эксперименте можно будет определить и нагрузочную способность ФЛС второго типа при работе на нагрузку первого типа ( $I_{НАГРМАКС}^I$ ), что будет отражено в **табл. 4.4**. Теоретически, если известен входной ток  $I_{BX}^I$  некоторой схемы ФЛС 1, то можно определить, сколько таких схем  $n^I$  можно подключить к данной схеме ФЛС 2. В принципе, нагрузка на землю для ФЛС второго типа нежелательна.

**Табл. 4.4. Параметры нагрузочной способности ФЛС 2**

Параметр	Расчетные значения	Экспериментальные значения
$I_{НАГРМАКС}^0$		
$I_{BX}^0$		
$n^0$		
$I_{НАГРМАКС}^I$	-	
$I_{BX}^I$	-	
$n^I$	-	

8. **Помехоустойчивость** определяется на основании построенной ХВВ схемы. Для построения ХВВ вычисляются граничные значения «0» и «1» на входе схемы.

9.  $U^0_{ГР}$  определяется из выражения:

$$U^0_{ВХ} \leq 2U_{V.ПОР} + U_{Б.ПОР} - U_{V1} = U^0_{ГР}$$

$U^1_{ГР}$  определяется из выражения:

$$U^1_{ВХ} \geq 2U_V + U_{БЭН} - U_{V.ПОР} = U^1_{ГР}$$

10. При построении теоретической ХВВ величину сигналов на выходе следует принять равной:  $U^0_{ВЫХ} \approx U_{КЭН}$ ,  $U^1_{ВЫХ} \approx E_{П}$ .

11. На основании **построенной теоретической ХВВ** вычисляются значения помехоустойчивости  $\Delta U^0_{П}$ ,  $\Delta U^1_{П}$ . Рассчитанные параметры заносятся в таблицу формата

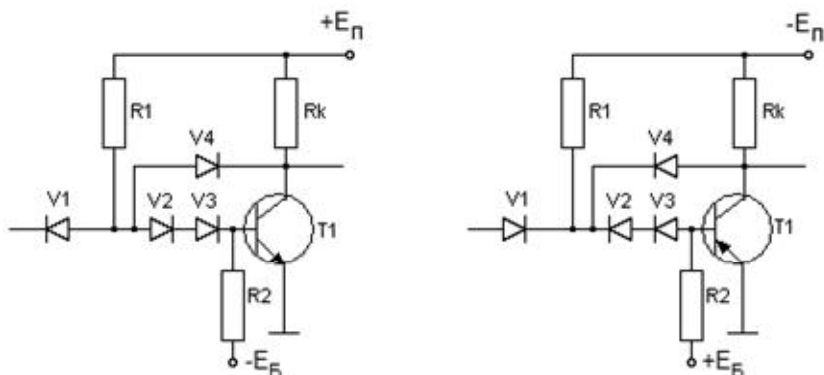
12. **табл. 4.2.**

13. **Быстродействие.** Расчет параметров быстродействия схемы ФЛС 2 сопряжен с громоздкими вычислениями, учитывающими динамические параметры транзистора и всех диодов. Поэтому в работе ограничимся экспериментальным измерением динамических параметров выходного сигнала для двух случаев: при использовании антинасыщающих диодов (**рис. 4.17**) и без них при двух значениях  $RI$ :  $RI=R_{РАСЧ}$  и  $RI=0,5R_{РАСЧ}$ , где  $R_{РАСЧ}$  – полученное в расчете значение. Результаты занесем в **табл. 4.5.**

**Табл. 4.5. Экспериментальные характеристики быстродействия ФЛС 2**

Параметр	Экспериментальные значения			
	$RI=R_{РАСЧ}$		$RI=0,5R_{РАСЧ}$	
	Без антинасыщ. диода	С диодом	Без антинасыщ. диода	С диодом
$t^{01}$ , мкс				
$t^{10}$ , мкс				
$t_P$ , мкс				

$t_{3P}^{01}$ , МКС				
$t_{3P}^{01}$ , МКС				



**Рис. 4.17. Схема ключа второго типа с антинасыщающим диодом на *npn* и *pnp* транзисторе**

### **Порядок выполнения работы**

Для собранной схемы с параметрами: *npn* транзистор,  $+E_{п} = +5 В$ ,  $-E_{Б} = -5 В$  – предлагается использовать алгоритмы выполнения лабораторной работы №2 (по ФЛС 1).

Внимание: собирая схему ФЛС 2 на приставке, в качестве R1 используйте R0, при этом расположение радиокомпонентов на приставке будет соответствовать расположению их на рисунке схемы.

1. Получение передаточной характеристики ( $X_{ВВ}$ ) для ненагруженной схемы.

Повторите все пункты **части 1 лабораторной работы 2.**

2. Получение входной характеристики  $I_{ВХ} = f(U_{ВХ})$ .

Повторите все пункты **части 2 лабораторной работы 2.**

3. *Получение выходной (нагрузочной) характеристики*  
 $U^1_{\text{ВЫХ}} = f(I_{\text{НАГР}})$ .

Повторите все пункты **части 3 лабораторной работы 2.**

Примите во внимание изменения в порядке проведения и схеме этого эксперимента: в пунктах 4, 5 вместо R0 используйте R1.

4. *Получение выходной (нагрузочной) характеристики*  
 $U^0_{\text{ВЫХ}} = f(I_{\text{НАГР}})$ , при  $U_{\text{ВХ}} = U^1_{\text{МИН}}$  и нагрузке на источник.  
 Величину  $I^0_{\text{НАГР.МАКС}}$  зафиксируйте при  $U_{\text{ВЫХ}} = U^0_{\text{МАКС}}$ .

Повторите все пункты **части 3 лабораторной работы 2.**

Примите во внимание изменения в порядке проведения и схеме этого эксперимента:

- В пункте 1: в части окна «питание+» приложения VPS установите значение  $U_{\text{ВХ}} = U^1$
- В пункте 3: убедитесь в наличии на выходе схемы напряжения логического нуля,  $U_{\text{ВЫХ}} \leq U^0_{\text{МАКС}}$
- В пунктах 4, 5 вместо R0 используйте R1
- В пункте 7: значение SUPPLY+ ( $U_{\text{ВХ}}$ ) в этом эксперименте остается неизменным и равным  $U^1$ .
- В пункте 8: постепенно уменьшая нагрузочное сопротивление, зафиксируйте нагрузочный ток  $I^0_{\text{НАГР.МАКС}}$ , при котором напряжение на выходе уменьшилось до  $U^0_{\text{МАКС}}$

5. *Измерение динамических параметров сигнала при отсутствии нагрузки на выходе схемы.*

Повторите все пункты **части 4 лабораторной работы 2.**

6. Получение зависимости динамических параметров сигнала на выходе схемы в зависимости от величины емкостной нагрузки.

Повторите все пункты **части 5 лабораторной работы 2.**

7. Исследование влияния антинасыщающих диодов в цепи обратной связи на динамические параметры схемы для различных значений  $R1$ .

Как было отмечено в пункте 12 расчета, в эксперименте следует измерить динамические параметры выходного сигнала для двух случаев: при использовании антинасыщающих диодов (см. **рис. 4.17**) и без них при двух значениях  $R1$ :  $R1=R_{расч}$  и  $R1=0,5R_{расч}$ , где  $R_{расч}$  – полученное в расчете значение сопротивления  $R1$ . Используйте курсорные измерения (см. алгоритм для ФЛС 1 типа). Результаты занесите в **табл. 4.5**.

## **Содержание отчета**

### **Бригадное задание**

1. Представьте в отчете совмещенные теоретические и экспериментальные характеристики ФЛС 2 (ХВВ, входную и нагрузочные).
2. В отчет включите схемы экспериментов.
3. По экспериментальной ХВВ определите величины  $U^{0}_{ГР}$ ,  $U^1_{ГР}$ , вычислите  $\Delta U^0_{П}$  и  $\Delta U^1_{П}$  и результаты запишите в
4. **табл. 4.2**. Сравните с вычисленными значениями помехоустойчивости.
5. По экспериментальной входной характеристике определите  $I^1_{ВХ}$  и  $I^0_{ВХ}$  и запишите в **табл. 4.4**.
6. По экспериментальным выходным характеристикам определите  $I^0_{НАГРМАКС}$  и  $I^1_{НАГРМАКС}$ . Вычислите  $n^0$ , полученное на основании экспериментальных данных.

- Запишите в **табл. 4.4** и сравните с вычисленным значением.
7. В отчет включите скриншоты экспериментальных осциллограмм с указанием названий опытов и временных параметров.
  8. Укажите на экспериментальных осциллограммах величины замеренных динамических параметров схемы. Запишите в **табл. 4.5**.
  9. Постройте зависимости динамических параметров  $t^{01}$ ,  $t^{10}$ ,  $t_P$ ,  $t_{3P}^{01}$ ,  $t_{3P}^{10}$  от емкостной нагрузки и оцените ее влияние на максимальную частоту работы схемы.
  10. Укажите на осциллограммах влияние величины  $R1$  на динамические параметры схемы (при наличии антинасыщающих диодов и без них).

### ***Задание по УИРС***

Выполните индивидуальные задания по учебно-исследовательской работе студента (УИРС). Сделайте выводы по полученным результатам.

1.  $n_{МАКС} = f(R1)$ .
2.  $n_{МАКС} = f(R2)$ .
3.  $n_{МАКС} = f(R_K)$ .
4.  $\Delta U_n^0 = f(R1)$ .
5.  $\Delta U_n^0 = f(R2)$ .
6.  $t^{01} = f(R2)$  – в схеме с антинасыщающими диодами.
7.  $t^{01} = f(R2)$  – в схеме без антинасыщающих диодов.
8.  $t^{10} = f(R1)$  – в схеме с антинасыщающими диодами.
9.  $t^{10} = f(R1)$  – в схеме без антинасыщающих диодов.
10.  $t_P = f(R1)$  – в схеме с антинасыщающими диодами и в схеме без этих диодов.



#### 4.4. Лабораторная работа 4. Исследование работы инвертора ТТЛ

**Цель работы:** экспериментальное изучение элементов транзисторно-транзисторной логики (ТТЛ).

##### *Варианты заданий*

Номер бригады	1; 6	2; 7	3; 8	4; 9	5; 10
Исследуемая серия	K158	K131	K 155	K531	K555

##### *Подготовка к лабораторной работе*

Подготовка к работе состоит в изучении работы элементов ТТЛ и ознакомлении с основными зависимостями и параметрами элементов ТТЛ. В табл. 4.6 приведены параметры элементов ТТЛ различных серий.

На первом листе отчета приведите рисунок схемы модификации ТТЛ, которую предстоит исследовать (см. варианты заданий), и минимальный кодовый набор, необходимый для проверки правильности функционирования схемы.

Ознакомьтесь с порядком выполнения работы. Зарисуйте в будущий отчет схемы экспериментов.

Нарисуйте схему эксперимента по получению выходной (нагрузочной) характеристики элемента ТТЛ  $U^0_{ВЫХ} = f(I_{НАГР})$ , когда нагрузка подключена на источник питания, для этого можно модернизировать схему получения характеристики  $U^1_{ВЫХ} = f(I_{НАГР})$  **рис. 4.12** (ФЛС 1) или **рис. 4.22** (ТТЛ).

Нарисуйте схему эксперимента по получению совмещенных осциллограмм напряжения на сопротивлении в цепи питания и импульсного сигнала на выходе элемента;

используйте подключение к осциллографу источника сигнала на резисторе 10 Ом по дифференциальной схеме, показанной на **рис. 3.7**.

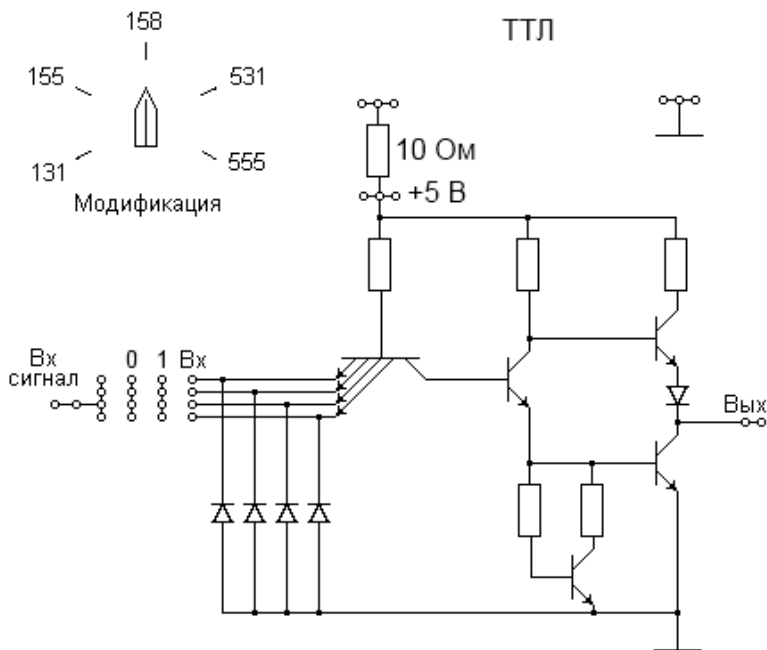
**Табл. 4.6. Параметры элементов ТТЛ различных серий**

Параметр	Серия (модификация)				
	К155	К131	К158**	К531	К555
$t_{ЗР\text{ МАКС}}^{10}$ , нс	15*	10	100	5*	10
$t_{ЗР\text{ МАКС}}^{01}$ , нс	22*	10	100	4,5*	10
$I_{ВХ\text{ МАКС}}^0$ , мА	1,6	2,3	0,18	2	0,4
$I_{Н\text{ МАКС}}^0$ , мА	16	23	1,8	20	4
$I_{ВХ\text{ МАКС}}^1$ , мА	0,04	0,05	0,012	0,05	0,02
$U_{ВЫХ\text{ МАКС}}^0$ , В	0,4	0,35	0,3	0,5	0,5
$U_{ВЫХ\text{ МИН}}^1$ , В	2,4	2,4	2,3	2,7	2,7
$P_{ПОТР}$ , мВт, не более	22	44	**	19	2
$f_{РАБ.\text{ МАКС}}$ , МГц	10	30	3	50	50
$C_{Н.\text{ МАКС}}$ , пФ	200	200	200	200	200

\* при  $C_H = 15$  пФ; \*\* микросхемы серии К158 морально устарели и сейчас не применяются; характеризуются низким быстродействием и высокой потребляемой мощностью по сравнению с серией К155

### ***Порядок выполнения работы***

Исследуемые элементы ТТЛ располагаются на специальной приставке, вид ее лицевой панели представлен на **рис. 4.18**. На приставке расположены базовые элементы ТТЛ различных серий (К131, К155, К158, К531, К555).



**Рис. 4.18. Внешний вид лицевой панели приставки ТТЛ (выбор серий К131, К155, К158, К531, К555)**

1. Ручкой на панели приставки ТТЛ выберите элемент исследуемой серии согласно варианту задания.
2. В соответствии со схемой на **рис. 4.19** общий вывод приставки соедините с гнездом GROUND (53).
3. На вывод приставки «+Е<sub>П</sub>» подайте +5 В, для этого соедините вывод с гнездом +5V (54).
4. Проверьте правильность функционирования схемы с помощью осциллографа NI SCOPE.
5. Один из входов («ВХ») используйте для подачи входного сигнала при снятии характеристик, на остальные подайте необходимые уровни.

6. Включите рабочую станцию.
7. Включите питание макетной платы.

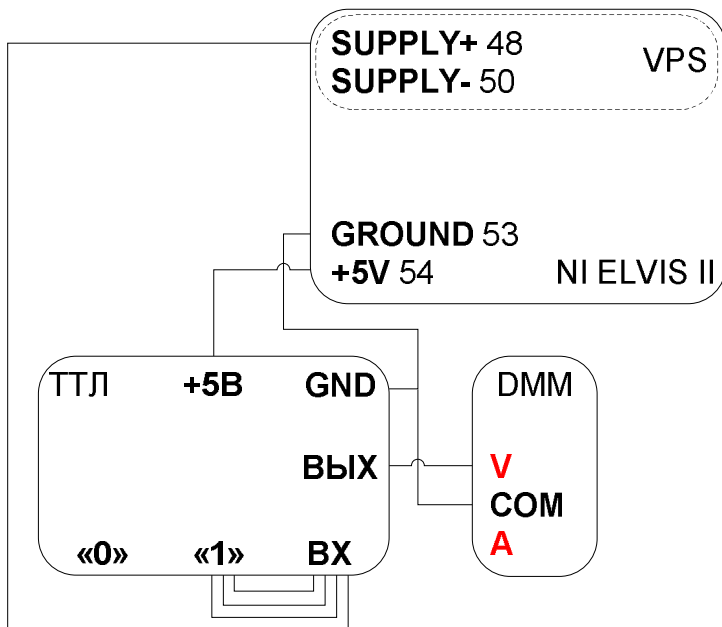
Совместно всей бригадой выполните следующие пункты лабораторной работы (сохраняйте скриншоты основных результатов):

*1. Получение передаточной характеристики (ХВВ) для ненагруженной схемы (рис. 4.20).*

1. Запустите приложение VPS.exe.
2. Запустите приложение DMM.exe.
3. Расположите окна VPS и DMM рядом на экране.
4. В части окна «питание+» приложения VPS установите первоначальное значение  $U_{ВХ} = 0$  В. Соедините вывод приставки «ВХ» с гнездом SUPPLY+ (48).
5. В части окна «параметры измерения» приложения DMM выберите «постоянное напряжение» (режим вольтметра). Подключите черный щуп к разъему СОМ, красный щуп – к разъему V рабочей станции (разъемы находятся слева на корпусе).
6. При снятии ХВВ один студент черным щупом касается общего вывода приставки и красным щупом – вывода «ВЫХ» приставки.
7. Другой студент изменяет значение SUPPLY+ («ВХ») поворотом ручки «Variable Power Supply 0V...+12V», снимает показания VPS и DMM и фиксирует значения  $U_{ВХ}$  и  $U_{ВЫХ}$  в таблице.
8. Целесообразно при увеличении  $U_{ВХ}$  до  $U^1$  и далее (но не больше +4,5В) особо отметить точку резкого уменьшения  $U_{ВЫХ}$ , а затем при уменьшении  $U_{ВХ}$  отметить точку резкого увеличения  $U_{ВЫХ}$ . Это позволит точнее определить граничные параметры  $U^0_{ГР}$ ,  $U^1_{ГР}$ .

9. По результатам измерений постройте график передаточной характеристики (ХВВ), определите экспериментальные параметры  $U_{ГР}^0$ ,  $U_{ГР}^1$  и запишите параметры в таблицу формата

10. табл. 4.2.



**Рис. 4.20. Схема эксперимента по снятию передаточной характеристики для ненагруженной схемы ТТЛ**

2. Получение входной характеристики  $I_{ВХ} = f(U_{ВХ})$  (рис. 4.21).

1. Запустите приложение VPS.exe.
2. Запустите приложение DMM.exe.
3. Расположите окна VPS и DMM рядом на экране.
4. В части окна «питание+» приложения VPS установите

первоначальное значение  $U_{BX} = 0$  В.

5. В части окна «параметры измерения» приложения DMM выберите «постоянный ток» (режим амперметра). Подключите черный щуп к разъему COM, красный щуп – к разъему А рабочей станции (разъемы находятся слева на корпусе).
6. При получении входной характеристики один студент красным щупом касается гнезда SUPPLY+ (48) и черным щупом – выбранного вывода «BX» приставки.
7. Другой студент изменяет значение SUPPLY+ ( $U_{BX}$ ) поворотом ручки «Variable Power Supply 0V...+12V», снимает показания VPS и DMM и фиксирует значения  $U_{BX}$  и  $I_{BX}$ .
8. По результатам измерений строится график  $I_{BX} = f(U_{BX})$ .

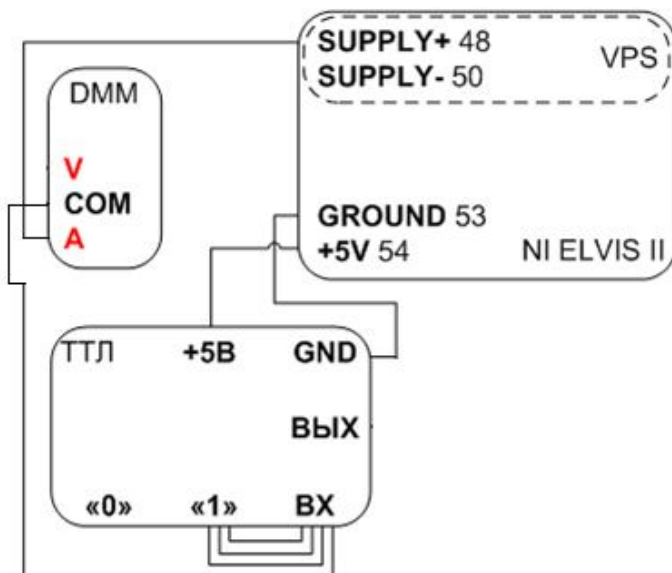


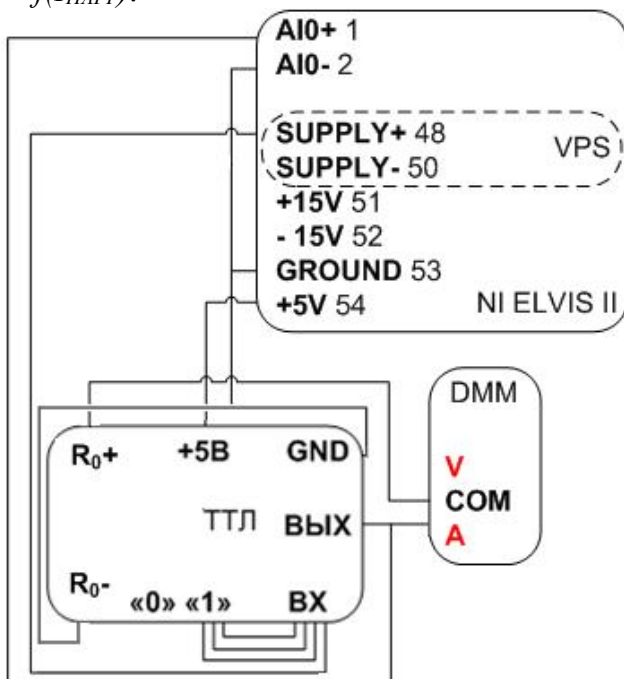
Рис. 4.21. Схема эксперимента по снятию входной характеристики схемы ТТЛ

3. *Получение выходной (нагрузочной) характеристики  $U^1_{\text{ВЫХ}} = f(I_{\text{НАГР}})$  (рис. 4.22).*

1. В части окна «питание+» приложения VPS.exe установите значение  $U_{\text{ВХ}} = U^0_{\text{МАКС}}$ . Соедините соответствующий вывод приставки с гнездом SUPPLY+ (48).
2. В части окна «параметры измерения» приложения DMM выберите «постоянный ток» (режим амперметра). Подключите черный щуп к разъему COM, красный щуп – к разъему А рабочей станции (находятся слева на корпусе).
3. Убедитесь в наличии на выходе схемы напряжения логической единицы,  $U_{\text{ВЫХ}} \geq U^1$ .
4. В качестве нагрузки используйте переменный резистор R0 приставки ФЛС. Установите максимальное сопротивление R0 на приставке ФЛС. Затем один из выводов резистора подсоедините к выходу элемента ТТЛ, другой соедините с общим выводом приставки ТТЛ (нагрузка на землю).
5. При получении нагрузочной характеристики один студент красным щупом касается точки  $U_{\text{ВЫХ}}$  и черным щупом – верхнего вывода сопротивления R0 на приставке. Другими словами, амперметр включен в выходную цепь.
6. Подключите  $U_{\text{ВЫХ}}$  к AI0+, вывод GROUND (53) – к AI0-. Запустите SCOPE.exe, выберите AI0 в качестве источника сигнала, нажмите «пуск» и наблюдайте выходное напряжение схемы на экране осциллографа.
7. Значение SUPPLY+ ( $U_{\text{ВХ}}$ ) в этом эксперименте остается неизменным и равным  $U^0$ .
8. Постепенно уменьшая нагрузочное сопротивление,

зафиксируйте нагрузочный ток  $I_{\text{НАГРМАКС}}^I$ , при котором напряжение на выходе станет равно известному значению  $U_{\text{МИН}}^I$ .

9. По результатам измерений постройте график  $U_{\text{ВЫХ}}^I = f(I_{\text{НАГР}})$ .



**Рис. 4.22.** Схема эксперимента по снятию выходной (нагрузочной) характеристики  $U_{\text{ВЫХ}}^I = f(I_{\text{НАГР}})$  схемы ТТЛ (нагрузочный резистор  $R_0$  находится на приставке ФЛС, нагрузка подключена на землю)

4. Получение выходной (нагрузочной) характеристики  $U_{\text{ВЫХ}}^0 = f(I_{\text{НАГР}})$ , при  $U_{\text{ВХ}} = U_{\text{МИН}}^I$  и нагрузке на источник. Величину  $I_{\text{НАГР.МАКС}}^0$  зафиксируйте при  $U_{\text{ВЫХ}} = U_{\text{МАКС}}^0$ .



5. Снимите осциллограммы импульсных сигналов на входе и выходе исследуемой схемы с помощью осциллографа РСІ-5114. Измерьте динамические параметры  $t^{01}$ ,  $t^{10}$ ,  $t_p$ ,  $t_{3P}^{01}$ ,  $t_{3P}^{10}$  (рис. 4.1-4.4) для ненагруженной схемы и запишите их в таблицу формата табл. 4.3. Частота входных сигналов в этом эксперименте должна быть не ниже 900 кГц.

6. Получите зависимости динамических параметров схемы от величины емкостной нагрузки.

7. Отключите емкостную нагрузку. Снимите совмещенные осциллограммы напряжения на сопротивлении в цепи питания и импульсного сигнала на выходе элемента для одного периода выходного сигнала.

При выполнении этого эксперимента воспользуйтесь схемой на рис. 3.7 «Измерение броска тока при переключении ключа. Подключение к осциллографу источника сигнала на дополнительном резисторе по дифференциальной схеме». Так как токи переключения достаточно велики и велика в импульсе разность потенциалов на резисторе 10 Ом, то сначала наблюдайте сигнал на резисторе с постоянной составляющей (DC), затем для точных измерений используйте развязку по постоянному току (AC).

### **Бригадное задание**

1. По экспериментальной ХВВ определите величины  $U^0_{ГР}$ ,  $U^1_{ГР}$ , вычислите  $\Delta U^0_n$  и  $\Delta U^i_n$  и результаты запишите в таблицу формата
2. табл. 4.2.

3. По экспериментально снятой входной характеристике определите  $I_{BX}^I$  и  $I_{BX}^0$  и впишите в таблицу формата **табл. 4.4**.
4. По экспериментальным выходным характеристикам определите  $I_{НАГРМАКС}^0$  и  $I_{НАГРМАКС}^I$ . Вычислите  $n^0$  и  $n^I$ , полученные на основании экспериментальных данных. Впишите в таблицу формата **табл. 4.4**.
5. Укажите на экспериментально снятой осциллограмме величины замеренных динамических параметров схемы. Впишите в таблицу формата **табл. 4.3**.
6. Постройте зависимости временных параметров  $t^{0I}$ ,  $t^{I0}$ ,  $t_p$ ,  $t_{зр}^{0I}$ ,  $t_{зр}^{I0}$  от емкостной нагрузки и оцените ее влияние на максимальную частоту работы схемы.
7. Определите влияние переключения схемы на напряжение на сопротивлении в цепи питания при подаче на вход импульсного сигнала.

### **Содержание отчета**

- титульный лист
- схема модификации ТТЛ
- минимальный кодовый набор для проверки правильности функционирования схемы
- схемы экспериментов
- заполненные таблицы с параметрами нагрузочной способности, помехоустойчивости и быстродействия
- статические характеристики исследованного элемента ТТЛ (ХВВ, входная и нагрузочные) и параметры нагрузочной способности и помехоустойчивости; несколько скриншотов для подтверждения основных результатов
- результаты экспериментов по определению зависимости динамических параметров элемента от

величины емкостной нагрузки: скриншоты осциллограмм с указанием названий опытов и временных параметров и построенные графики зависимостей

- скриншот совмещенных осциллограмм напряжения на сопротивлении в цепи питания и импульсного сигнала на выходе элемента, результаты вычислений максимального и среднего за период значения тока потребления и оценки величин броска тока при переключении элемента  $\Delta I_{П}^1$  и  $\Delta I_{П}^0$ .

### **Задание по УИРС**

Выполните одно индивидуальное задание по УИРС. Параметры, указанные в пунктах (1...14), определите для всех пяти модификаций ТТЛ схем.

Сравнить полученные результаты и сделать выводы.

1. Определить  $I_{ВЫХ.МАКС}^1$
2. Определить  $I_{ВЫХ.МАКС}^0$
3. Определить  $I_{ВХ}^1$
4. Определить  $I_{ВХ}^0$
5. Определить  $t^{10}$ .
6. Определить  $t^{01}$ .
7. Определить  $t_{ЗР}^{01}$ .
8. Определить  $t_{ЗР}^{10}$ .
9. Определить  $t_P$
10. Определить максимальную емкость нагрузки, при которой значения  $t_{ЗР}^{01}$  и  $t_{ЗР}^{10}$  удовлетворяют паспортным данным.
11. Определить  $I_{ПОТР}$  при  $U_{ВЫХ}^0$
12. Определить  $I_{ПОТР}$  при  $U_{ВЫХ}^1$ .
13. Определить величину скачка тока потребления в момент включения ( $U_{ВЫХ}$  из «1» в «0»)
14. Определить величину скачка тока потребления в момент выключения ( $U_{ВЫХ}$  из «0» в «1»)

15. Определить зависимость времени  $t_p$  от количества подсоединенных к выходу исследуемого элемента схем ТТЛ (только для К155).
16. Определить  $n_{МАКС}^0$  при работе элемента серии К155 на элементы серий 131, 158, 531, 555.
17. Определить  $n_{МИН}^1$  при работе элемента К155 на элементы серий 131, 158, 531, 555.
18. Определить зависимость амплитуды броска тока потребления в момент выключения ( $U_{ВЫХ}$  из «0» в «1») от емкости нагрузки.
19. Определить зависимость величины потребляемого тока по входу от количества объединенных входов, представить сравнительный анализ для различных серий.

#### 4.5. Лабораторная работа 5. Исследование работы инвертора КМОП

**Цель работы:** экспериментальное изучение логического элемента, выполненного по КМОП технологии.

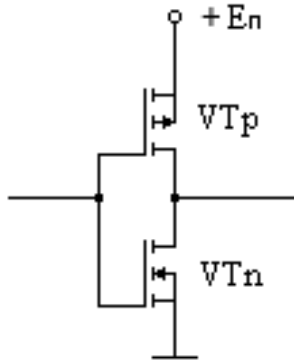
##### **Краткое описание принципов работы элементов КМОП**

Основой КМОП элементов является инвертор, построенный на двух комплементарных (дополняющих) МОП транзисторах ( $n$ -МОП и  $p$ -МОП) с изолированным затвором и индуцированным каналом. Особенностью такой схемы (рис. 4.23) является то, что входное напряжение управляет не только ключевым, но и нагрузочным транзистором.

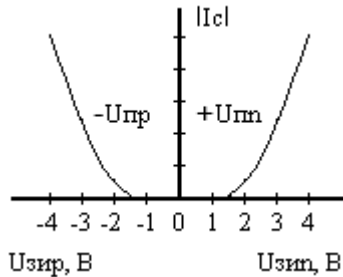
На рис. 4.24 приведены стоко-затворные характеристики используемых транзисторов  $|I_C| = f(I_{3П})$ : зависимости тока стока от разности потенциалов затвор-исток. Транзистор с  $n$ -каналом ( $V_{Tn}$ ) начинает проводить ток, если на его затвор

подается положительное напряжение по отношению к истоку, а транзистор с  $p$ -каналом ( $V_{Tp}$ ) – если на его затвор подается отрицательное напряжение по отношению к истоку. Обратите внимание на противоположное направление тока в этих двух случаях.

Важно, что оба транзистора имеют «пятку» на своих стоко-затворных характеристиках. Таким образом, если мы хотим, чтобы схема работала при положительном напряжении питания ( $+E_{п}$ ), то в качестве ключевого транзистора необходимо использовать  $V_{Tn}$ , а в качестве нагрузочного –  $V_{Tp}$ .



**Рис. 4.23. КМОП инвертор**



**Рис. 4.24. Стоко-затворные характеристики КМОП транзисторов.  $U_{Пn} = U_{Пp} \approx 1,5В$**

Инвертор (рис. 4.23) построен так, что исток  $VT_p$  соединен с  $+E_{П}$ , а исток  $VT_n$  – с землей. Затворы  $VT_n$  и  $VT_p$  объединяются и служат входом инвертора, стоки  $VT_n$  и  $VT_p$  также объединяются и служат выходом инвертора. При таком включении будут справедливы следующие формулы для определения напряжения затвор-исток  $VT_n$  и  $VT_p$ :

$$U_{ЗИn} = U_{ВХ}, U_{ЗИp} = U_{ВХ} - E_{П}$$

где  $U_{ЗИn}$  – напряжение затвор-исток  $n$ -канального транзистора ( $VT_n$ );  $U_{ЗИp}$  – напряжение затвор-исток  $p$ -канального транзистора ( $VT_p$ ).

При рассмотрении работы инвертора будем полагать, что  $VT_n$  и  $VT_p$  обладают идентичными характеристиками и пороговое напряжение  $U_{Пn} = U_{Пp} = 1,5В$ , где

$U_{Пn}$  – пороговое напряжение  $n$ -канального транзистора;

$U_{Пp}$  – пороговое напряжение  $p$ -канального транзистора.

Обратите внимание на то, что параметры  $U_{Пn}$  и  $U_{Пp}$  являются величинами положительными.

Рассмотрим работу КМОП инвертора по его ХВВ (рис. 4.25-а), на которой можно выделить четыре участка, и графики разности потенциалов между затворами и истоками двух транзисторов в зависимости от входного напряжения:  $U_{ЗИn} = U_{ВХ}$ ,  $|U_{ЗИp}| = |U_{ВХ} - E_{П}|$  (рис. 4.25-б).

**Участок I**, когда  $U_{ВХ}$  мало:  $U_{ВХ}^0 \leq U_{Пn}$ . При этом  $U_{ЗИn} = U_{ВХ} \leq U_{Пn}$  и  $VT_n$  закрыт,  $|U_{ЗИp}| = |U_{ВХ} - E_{П}| > U_{Пp}$  и  $VT_p$  открыт.

В этом состоянии схема практически не потребляет тока (так как  $VT_n$  закрыт),  $VT_p$  находится в глубоком насыщении, на выходе при этом будет напряжение, близкое к  $E_{П}$  ( $U_{ВЫХ}^I \approx E_{П}$ ).

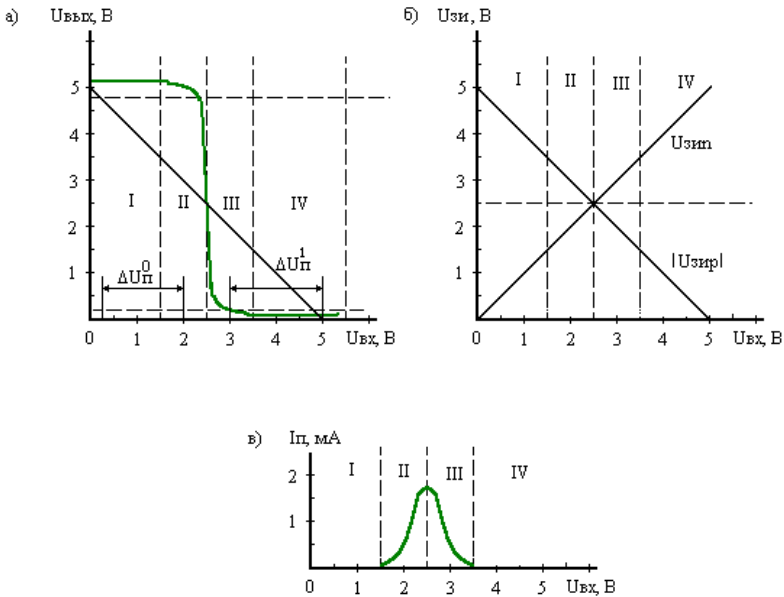
**Участок II:**  $U_{II} > U_{BX} > U_{II_n}$ ,

где  $U_{II} = 0,5E_{II}$  – напряжение, при котором происходит переключение схемы,

$U_{ВЫХ} = 0,5(U^I - U^0)$ . При этом  $U_{ЗИн} = U_{BX} > U_{II_n}$  и  $VT_n$  начинает открываться,  $|U_{ЗИр}| = |U_{BX} - E_{II}| > U_{IIр}$  и  $VT_p$  по-прежнему открыт.

На этом участке  $U_{ЗИн} < |U_{ЗИр}|$ , поэтому  $VT_p$  будет оставаться в насыщении, а  $VT_n$  будет находиться в активном режиме. Ток, потребляемый схемой, определяется в этом случае транзистором  $VT_n$ .

Ток, протекающий в схеме, создает падение напряжения на канале  $VT_p$ , за счет этого напряжение на выходе начинает уменьшаться. Однако с ростом входного напряжения на этом участке выходное напряжение снижается мало, так как  $VT_p$  все еще находится в насыщении.



**Рис. 4.25. Характеристики КМОП инвертора:**  
**а) ХВВ, б)  $U_{ЗАТВОР-ИСТОК} = f(U_{ВХ})$ ; в)  $I_{ПОТР} = f(U_{ВХ})$**

При  $U_{ВХ} = U_{П} = 0,5E_{П}$  (напряжение, при котором происходит переключение схемы):

$U_{ЗИП} = U_{ВХ} = U_{П} = 0,5E_{П} > U_{Пn}$ , и  $VT_n$  открыт;

$|U_{ЗИР}| = |U_{ВХ} - E_{П}| = |U_{П} - E_{П}| = |0,5E_{П} - E_{П}| = 0,5E_{П} > U_{Пр}$  и  $VT_p$  также открыт.

В этой точке  $U_{ЗИП} = |U_{ЗИР}|$ , следовательно, равны и сопротивления каналов обоих транзисторов. При этом на выходе будет напряжение, равное половине напряжения источника питания ( $U_{ВЫХ} = 0,5E_{П}$ ). Этой точке соответствует вертикальный участок на характеристике вход-выход. В этот момент схема потребляет максимальный ток, так как оба транзистора открыты. При малейшем изменении



входного напряжения выходное напряжение резко меняется.

**Участок III:**  $E_{II} - U_{IIp} > U_{BX} > U_{II}$ ;  $U_{3In} = U_{BX} > U_{IIn}$  и  $VT_n$  открыт;  $|U_{3Ip}| = |U_{BX} - E_{II}| > U_{IIp}$  и  $VT_p$  также открыт, но с ростом  $U_{BX}$  становится все менее и менее открытым.

На этом участке  $U_{3In} > |U_{3Ip}|$ , поэтому  $VT_n$  находится в насыщении, а  $VT_p$  – в активном режиме.

Ток, потребляемый схемой, определяется в этом случае транзистором  $VT_p$ .

Выходное напряжение на этом участке равно падению напряжения на канале  $VT_n$ . Так как  $VT_n$  находится в насыщении, то это падение невелико, и с ростом  $U_{BX}$  оно все сильнее уменьшается.

**Участок IV:**  $E_{II} > U_{BX} > E_{II} - U_{IIp}$ ;  $U_{3In} = U_{BX} > U_{IIn}$  и  $VT_n$  открыт;  $|U_{3Ip}| = |U_{BX} - E_{II}| < U_{IIp}$  и  $VT_p$  закрыт.

В этом состоянии схема практически не потребляет тока (так как  $VT_p$  закрыт). При этом  $VT_n$  находится в глубоком насыщении, на выходе при этом будет напряжение, близкое к нулю ( $U_{ВЫХ} \approx 0$ ).

Как видно из ХВВ (рис. 4.25а), элементы КМОП обладают хорошей помехоустойчивостью. Помехоустойчивость по нулю и единице одинакова. Это объясняется тем, что точка переключения ( $U_{BX} = U_{II}$ ) лежит точно в центре диапазона изменения входного напряжения ( $E_{II} > U_{BX} > 0$ ). При  $E_{II} = +5\text{В}$  максимальное значение помехи может достигать 1,5В. С ростом  $E_{II}$  абсолютная помехоустойчивость увеличивается. Помехоустойчивость КМОП элементов составляет примерно 30% от  $E_{II}$  ( $U_{ВХ.МАКС}^0 \approx 0.3E_{II}$ ,  $U_{ВХ.МИН}^1 \approx 0.7E_{II}$ ).

Так как на входе КМОП инвертора стоят МОП транзисторы с изолированным затвором, то входное

сопротивление очень велико ( $10^{12} \div 10^{13}$  Ом). Поэтому по входу такие схемы практически не потребляют тока.

Выходное сопротивление КМОП схем мало как в состоянии Лог. 0, так и в состоянии Лог. 1, так как один из транзисторов,  $V_{T_n}$  или  $V_{T_p}$ , обязательно будет открыт. Таким образом, выходное сопротивление определяется сопротивлением канала открытого МОП транзистора и составляет  $10^2 \div 10^3$  Ом.

Высокое входное и малое выходное сопротивления обуславливают высокий статический коэффициент разветвления по выходу. Коэффициент разветвления будет ограничиваться сверху только требованиями по быстродействию. Так как каждый вход схемы обладает определенной емкостью, то с ростом коэффициента разветвления будет расти емкость нагрузки, которая, в свою очередь, будет увеличивать время переключения элемента.

Таким образом, с уменьшением рабочей частоты коэффициент разветвления будет увеличиваться. В связи с вышесказанным ясно, что входная и нагрузочная характеристики теряют свой смысл. Нагрузочная характеристика имеет значение только при сопряжении КМОП элементов с элементами других типов.

Малое выходное сопротивление элемента в обоих состояниях позволяет быстро перезаряжать емкость нагрузки. Это обуславливает малые времена задержек при включении и выключении схемы. Практически времена задержек составляют  $50 \div 200$  нс.

**Рис. 4.25в** поясняет процесс потребления тока схемой.

В статическом состоянии КМОП схемы потребляют очень маленький ток ( $10^{-6} - 10^{-7}$  А).

В основном ток потребляется при переключении схемы, в то время, когда  $U_{ZIn} > U_{In}$  и  $|U_{ZIp}| > U_{Ip}$ , и оба транзистора,

$VT_n$  и  $VT_p$ , открыты (участки II и III на ХВВ). Однако величина этого тока меньше, чем у ТТЛ схем, так как объемные сопротивления открытых МОП транзисторов превышают сопротивления открытых биполярных транзисторов. По этой причине в схемах КМОП отсутствует ограничивающий резистор.

При переключении схемы расходуется также ток на заряд емкости нагрузки. Величину этого тока можно оценить как  $I = C \cdot E_{II} \cdot f$ , где  $C$  – емкость нагрузки,  $E_{II}$  – напряжение питания,  $f$  – частота переключения схемы.

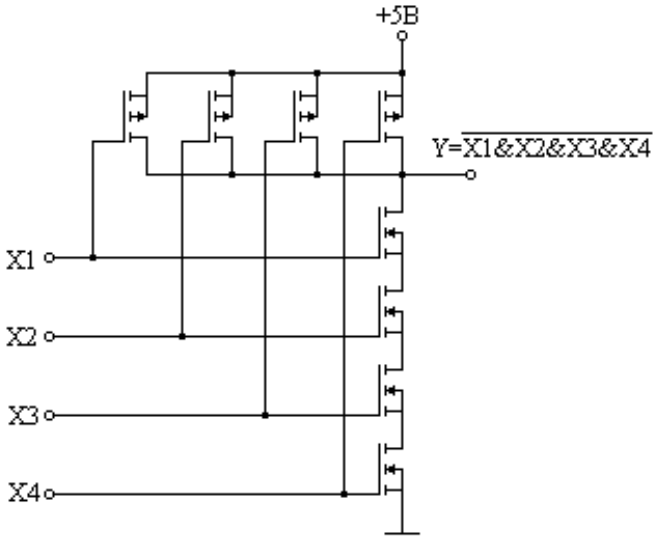
К преимуществам КМОП схем можно также отнести возможность работы при различных напряжениях питания (3-15В). При повышении напряжения питания абсолютная помехоустойчивость будет увеличиваться, однако будет увеличиваться и потребляемый ток (участки II и III на ХВВ станут шире). При напряжении питания +5В уровни сигналов КМОП схем становятся совместимы с уровнями ТТЛ. При этом надо, однако, следить, чтобы  $U_{VX,MIN}^I$  для КМОП схем было бы больше разности  $E_{II} - U_{IIp}$  для надежного запирания  $VT_p$ . Для этой цели часто выход ТТЛ через резистор подключают к  $E_{II}$ .

Работа КМОП схем на схемы ТТЛ осуществляется, как правило, через монтажные схемы.

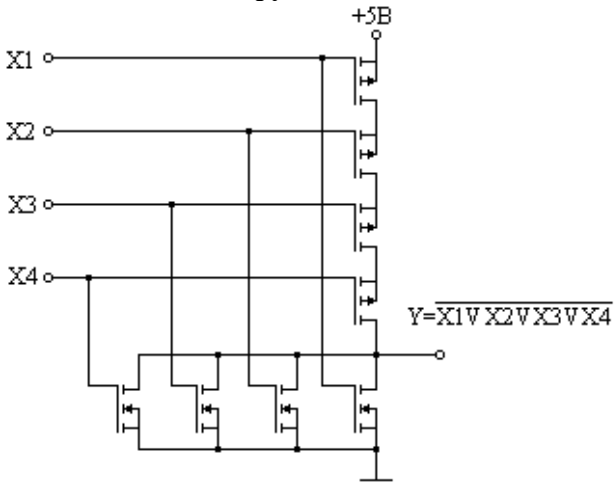
На **рис. 4.26** приведена схема базового элемента типа КМОП. Элемент реализует функцию 4И-НЕ. Транзисторы расположены таким образом, что при любой комбинации входных сигналов в схеме не будет протекания сквозного тока. Аналогичным образом строятся элементы типа ИЛИ-НЕ (**рис. 4.27**).

В таких схемах из-за последовательного включения транзисторов в одном из плеч увеличивается выходное сопротивление в одном из состояний. Поэтому такие

элементы имеют различные времена включения и выключения. Для элемента И-НЕ время включения больше времени выключения, а для элемента ИЛИ-НЕ – наоборот.



**Рис. 4.26.** Реализация функции 4И-НЕ на КМОП

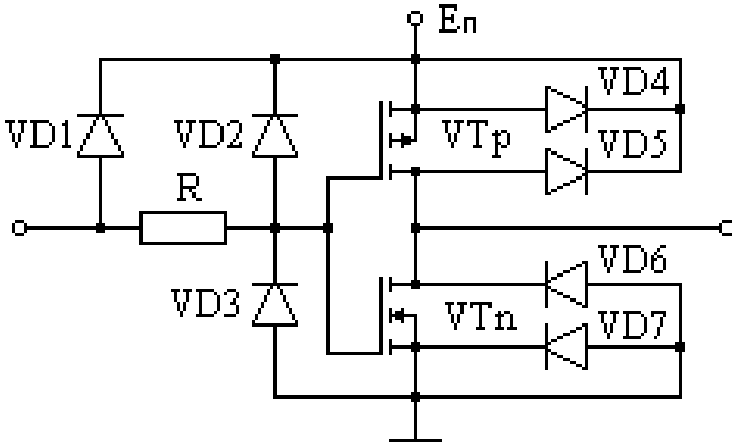


### Рис. 4.27. Реализация функции 4ИЛИ-НЕ на КМОП

Полевые транзисторы, входящие в состав КМОП-вентилей, имеют особенности, требующие аккуратного обращения с соответствующими микросхемами. Структуру «затвор - окисел - слой полупроводника (подложка)» можно представить как конденсатор, обкладками которого являются токопроводящие области затвора и подложки, а диэлектриком – окисел. Емкость такого конденсатора для МОП-транзисторов с микронными геометрическими размерами составляет единицы пикофард при толщине окисла в доли микрона.

На теле человека и на разных предметах всегда имеются заряды статического электричества, причем при определенных условиях их потенциал может достигать сотен и более вольт. Если прикоснуться предметом с таким потенциалом к затвору МОП-транзистора, произойдет пробой диэлектрика и транзистор, а соответственно, и вентиль, выйдут из строя.

Для уменьшения вероятности пробоя и защиты от высоковольтных зарядов статического электричества на входах схем КМОП имеется (внутри микросхемы) специальная схема защиты (**рис. 4.28**).



**Рис. 4.28. КМОП-инвертор со схемой защиты затвора от статического электричества**

Диоды  $VD1$ ,  $VD2$  и  $VD3$  защищают изоляцию затвора от пробоя. Диоды  $VD4$  и  $VD7$  защищают выход инвертора от пробоя между  $p$  и  $n$  областями. Диоды  $VD5$  и  $VD6$  включены последовательно между шинами питания для защиты от случайной перемены полярности питания.

Типичными представителями КМОП схем являются элементы серии К564, которые характеризуются следующими параметрами:

$E_{II} = 3 \div 15 \text{ В}$ ;  $U^0 = 0,01 \text{ В}$  (при  $E_{II} = 5 \text{ В}$  и  $I_H = 0$ );  $U^1 = 4,99 \text{ В}$  (при  $E_{II} = 5 \text{ В}$  и  $I_H = 0$ );  $I_{BX}^0 = 0,2 \text{ мкА}$ ;  $I_{BX}^1 = 0,2 \text{ мкА}$ ;  $I_{II} = 0,17 \text{ мА}$  (при  $E_{II} = 10 \text{ В}$ ,  $F = 100 \text{ кГц}$  и  $C_H = 50 \text{ пФ}$ );  $t_{3P} = 80 \text{ нс}$ ;  $I_{ВЫХ}^0 = 0,9 \text{ мА}$  (при  $U_{ВЫХ}^0 = 0,5 \text{ В}$  и  $E_{II} = 10 \text{ В}$ );  $I_{ВЫХ}^1 = 0,9 \text{ мА}$  (при  $U_{ВЫХ}^1 = E_{II} - 0,5 \text{ В}$  и  $E_{II} = 10 \text{ В}$ );  $C_H = 200 \text{ пФ}$ ;  $C_{BX} = 12 \text{ пФ}$ .

### ***Подготовка к лабораторной работе***

Подготовка к работе заключается в изучении работы элементов типа КМОП и ознакомлении с основными зависимостями и параметрами элементов. Для этого следует воспользоваться данными методическими указаниями и рекомендуемой литературой.

Зарисуйте схемы двух типов элементов КМОП (**рис. 4.26, рис. 4.27**), таблицы истинности элементов (значения функции на выходе при всех значениях аргументов), минимальные кодовые наборы для проверки правильности функционирования схем.

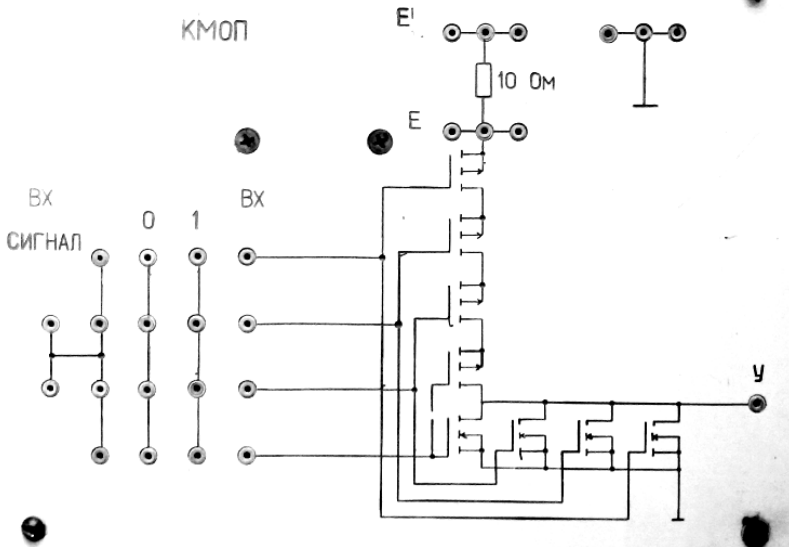
Разработайте схемы экспериментов по получению характеристик элемента, расположенного на приставке КМОП. Воспользуйтесь опытом предыдущих лабораторных работ.

Нарисуйте схему эксперимента по получению совмещенных осциллограмм напряжения на сопротивлении в цепи питания и импульсного сигнала на выходе элемента; используйте подключение к осциллографу источника сигнала на дополнительном резисторе по дифференциальной схеме, показанной на **рис. 3.7**.

Специального внимания при подготовке требует индивидуальный эксперимент (УИРС).

### ***Порядок выполнения работы***

Исследуемый элемент КМОП располагается на специальной приставке, возможный вид ее лицевой панели приведен на **рис. 4.29**. Определите логическую функцию, реализуемую элементом (на приставке может располагаться элемент, реализующий функцию 4И-НЕ либо 4ИЛИ-НЕ).



**Рис. 4.29. Возможный вид лицевой панели приставки КМОП**

Совместно всей бригадой выполните следующие пункты лабораторной работы (сохраняйте скриншоты основных результатов):

1. Общий вывод приставки соедините с гнездом GROUND (53). На вывод приставки «+E<sub>П</sub>» (E) подайте +5 В, для этого соедините вывод с гнездом +5V (54).

2. Проверьте правильность функционирования схемы с помощью осциллографа NI SCOPE.

3. Один из входов («ВХ») используйте для подачи входного сигнала при снятии характеристик, на остальные подайте необходимые уровни.

4. Получите экспериментальную ХВВ элемента при напряжении питания E<sub>П</sub> = +5 В и отсутствии нагрузки.



Определите  $U_{ГР}^0$  и  $U_{ГР}^1$ , вычислите параметры помехоустойчивости  $\Delta U_{П}^0$  и  $\Delta U_{П}^1$ , результаты запишите в таблицу формата

5. **табл. 4.2.**

6. Входная характеристика для схем КМОП не снимается.

7. Получите экспериментальные выходные (нагрузочные) характеристики  $U_{ВЫХ}^0 = f(I_{НАГР})$ ,  $U_{ВЫХ}^1 = f(I_{НАГР})$ . Определите  $I_{Н.МАКС}^1$  (при  $U_{ВЫХ} = E_{П} - 0,5В$ ) и  $I_{Н.МАКС}^0$  (при  $U_{ВЫХ} = 0,5В$ ). Впишите в таблицу формата **табл. 4.4.**

8. Запустите приложение FGEN.exe, в части окна «параметры сигнала» установите прямоугольную форму сигнала, частоту 100 кГц, амплитуду 5 В, смещение 2,5 В.

9. Запустите приложение Soft Front Panel PCI-5114, ярлык на которое имеется в меню Пуск-Все программы-National Instruments.

10. Снимите осциллограмму импульсного сигнала на входе и выходе исследуемой схемы с помощью осциллографа PCI-5114. Замерьте динамические параметры сигнала  $t^{01}$ ,  $t^{10}$ ,  $t_P$ ,  $t_{3P}^{01}$ ,  $t_{3P}^{10}$  (**рис. 4.1-4.4**) на выходе ненагруженной схемы и запишите их в таблицу формата **табл. 4.3.**

11. Повторите пункты 7-9 при частоте 900 кГц.

12. Постройте зависимости динамических параметров сигнала на выходе схемы от величины емкостной нагрузки и оцените ее влияние на максимальную частоту работы схемы.

13. Отключите емкостную нагрузку. Получите совмещенные осциллограммы напряжения на сопротивлении в цепи питания и импульсного сигнала на выходе элемента для одного периода выходного сигнала. При выполнении эксперимента воспользуйтесь схемой на **рис. 3.7** «Измерение броска тока при переключении ключа.

Подключение к осциллографу источника сигнала на дополнительном резисторе по дифференциальной схеме». Так как токи переключения достаточно велики и велика в импульсе разность потенциалов на резисторе 10 Ом, то сначала наблюдайте сигнал на резисторе с постоянной составляющей (DC), затем для точных измерений используйте развязку по постоянному току (AC). Сохраните скриншоты.

14. Определите максимальное и среднее за период значение тока потребления.

15. Оцените величины бросков тока при переключении элемента  $\Delta I_{П}^I$  и  $\Delta I_{П}^0$ .

### ***Содержание отчета***

- титульный лист
- рисунки схем двух типов элементов КМОП, таблицы истинности (значения функции на выходе элемента при всех значениях аргументов), минимальные кодовые наборы для проверки правильности функционирования схем; отметьте тип схемы, расположенной на приставке КМОП
- схемы экспериментов
- заполненные таблицы с параметрами тока нагрузки, помехоустойчивости и быстродействия
- статические характеристики исследованного элемента КМОП (ХВВ и нагрузочные) с указанными на них параметрами токов нагрузки и помехоустойчивости; скриншоты основных результатов
- результаты экспериментов по определению зависимости динамических параметров элемента от

величины емкостной нагрузки: скриншоты осциллограмм с указанием названий опытов и временных параметров и построенные графики зависимостей.

- скриншот совмещенных осциллограмм напряжения на сопротивлении в цепи питания и импульсного сигнала на выходе элемента, результаты вычислений максимального и среднего за период значения тока потребления и оценки величин броска тока при переключении элемента  $\Delta I_{\Pi}^1$  и  $\Delta I_{\Pi}^0$

### **Задание по УИРС**

Выполните индивидуальные задания по учебно-исследовательской работе студента (УИРС). Сделайте выводы по полученным результатам.

1. Снять зависимость броска тока потребления при переключении схемы от величины  $E_{\Pi}$ .

2. Определить зависимость  $C_{НАГР.МАКС}$  от рабочей частоты КМОП элемента, считая, что время  $t^{01}$  должно быть не больше  $0,2 T$ , где  $T$  – период входного сигнала.

3. Определить  $U_{ПОР}$  ( $U_{Пн}$  и  $U_{Пр}$ ) транзисторов КМОП элемента.

4. Снять зависимость  $t^{01}$  от емкости нагрузки по двум, трем и четырем входам.

5. Снять зависимость  $t^{10}$  от емкости нагрузки по двум, трем и четырем входам.

6. Снять зависимость  $t^{10}_{ЗР}$  от величины  $E_{\Pi}$ .

7. Определить зависимость  $\Delta U_{\Pi}^1$  и  $\Delta U_{\Pi}^0$  от величины  $E_{\Pi}$ .

8. Определить  $U^1_{ВХ.МИН}$ , при котором элемент будет нормально работать в динамике.

9. Определить  $U^0_{ВХ.МАКС}$ , при котором элемент будет нормально работать в динамике.

#### 4.6. Лабораторная работа 6. Изучение виртуального датчика временных последовательностей (виртуального ДВП)

**Цель работы:** изучение интерфейса и возможностей приложения «виртуальный ДВП».

**При подготовке к работе** нарисуйте функциональное обозначение совокупности элементов заданной микросхемы серии К155 (интегральной схемы, ИС) с номерами выводов. Рядом, в увеличенном масштабе (4:1), нарисуйте корпус микросхемы с пронумерованными выводами. Составьте таблицу истинности одного элемента ИС и запишите выполняемую булеву функцию.

##### *Варианты заданий*

№	1	2	3	4	5	6	7	8	9	10
ИС	ЛЕ1	ЛЕ4	ЛА1	ЛА3	ЛА4	ЛЕ1	ЛЕ4	ЛА3	ЛА1	ЛА4

Нарисуйте схему эксперимента по проверке функционирования заданной УС, изобразив корпус микросхемы с пронумерованными выводами и соединения выводов микросхемы с гнездами макетной платы (земля, питание, порты связи с виртуальным ДВП). Предусмотрите подключение всех элементов ИС к портам ввода/вывода виртуального ДВП.

Для удобства работы постройте таблицу соединений выводов ДВП с информационными выводами микросхемы (неиспользуемые строки исключите из таблицы):

**Формат таблицы соединений выводов ДВП с  
информационными выводами заданной микросхемы (ИС)**

<b>Номер вывода ДВП (DIO Line)</b>	<b>Тип порта ДВП</b>	<b>Номер элемента ИС (1, 2, ...)</b>	<b>Номер вывода ИС</b>	<b>Тип вывода ИС (вход или выход элемента)</b>
0	порт вывода			
1	—"–			
2	—"–			
...				
15	—"–			
16	порт ввода			
17	—"–			
...	—"–			
23	—"–			

***Порядок выполнения работы***

1. Включите рабочую станцию.
2. Включите питание макетной платы.
3. Запустите приложение виртуального датчика временных последовательностей (виртуального ДВП) Application.exe из папки «Стенд».

**Изучение работы виртуального ДВП**

4. Запишите в матрицу УС виртуального ДВП код «1» в нулевом такте на выходе *Line0*, в остальных 15-ти тактах и на остальных выходах записать «0». Убедитесь в

правильности записи, используя кнопку «Такт+1» в режиме «Статика». Результат сохраните в файле и в виде скриншота.

5. Найдите на макетной плате гнезда, соответствующие сигналам *Line0*, *СИ1*, *СИ2*.
6. Снимите осциллограмму сигнала на *Line0*, для чего переключите ДВП в режим «Динамика», используйте РСІ-5114 с выполнением запуска по переднему фронту. Замерьте длительность сигнала на *Line0*, длительность фронта и спада сигнала.
7. Запишите на ДВП по *Line0* следующий код:

такт	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F
код	1	0	1	1	0	0	0	0	0	0	0	0	0	0	0	0

Пронаблюдайте на осциллографе сигнал с *Line0*. Развертку осциллографа установите так, чтобы на экране были видны первые 4-5 тактов. При этой развертке снимите совмещенные во времени осциллограммы на *Line0* и *СИ2*, *Line0* и *СИ1* (макровременные диаграммы). Сохраните скриншоты.

8. Измерьте временное смещение фронта сигнала *СИ2* относительно фронта сигнала на *Line0*, фронта сигнала *СИ1* относительно спада сигнала *СИ2*, измерьте длительности сигналов *СИ1* и *СИ2* (замеры производите максимально точно, для чего устанавливайте соответствующую развертку). Результаты замеров отразите на совмещенных осциллограммах сигналов *Line0* и *СИ2*, *СИ1* и *СИ2* (микровременные диаграммы). Сохраните скриншоты осциллограмм.
9. Запишите по всем выходам (*Line0-Line15*) уровень «1» только в тех тактах, номер которых совпадает с номером

выхода (создайте «бегущую единицу»). Результат сохраните в файле и в виде скриншота.

10. Запишите на выходах (*Line8-Line11*) другую информацию:  
по *Line8* запишите в каждой тетраде код 8 (1000)  
по *Line9* запишите в каждой тетраде код 9 (1001)  
по *Line10* запишите в каждой тетраде код 10 (1010)  
по *Line11* запишите в каждой тетраде код 11 (1011).  
Результат сохраните в файле и в виде скриншота.

### **Проверка работоспособности заданной микросхемы с помощью виртуального ДВП**

11. Расположите заданную ИС на макетной плате.
12. Подключите землю (вывод 7), питание (вывод 14).
13. Информационные входы всех элементов подключите к порту вывода виртуального ДВП, информационные выходы всех элементов – к порту ввода виртуального ДВП.
14. Подготовьте и запишите в матрицу УС управляющие слова для одновременной проверки работы всех элементов в составе заданной ИС. Убедитесь в правильности работы элементов. Сохраните скриншоты матрицы УС и (в одинаковом масштабе) входных и выходных диаграмм, выполненных графопостроителями.

### **Содержание отчета**

- титульный лист
- по результатам подготовки к работе:
- функциональное обозначение совокупности элементов заданной микросхемы серии K155 с номерами выводов
  - рисунок корпуса микросхемы в увеличенном масштабе

с пронумерованными выводами

- таблица истинности одного элемента микросхемы и выполняемая булева функция
- заполненная таблица соединений
- схема эксперимента по проверке функционирования заданной УС

по результатам изучения работы виртуального ДВП:

- скриншоты матриц УС, диаграмм сигналов и осциллограмм с указанием имен сигналов и временных параметров

по результатам проверки работоспособности микросхемы:

- совмещенные во времени скриншоты диаграмм входных и выходных сигналов с указанием номеров выводов микросхемы

#### **4.7. Лабораторная работа 7. Изучение работы синхронных RS- и D-триггеров**

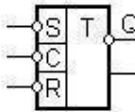
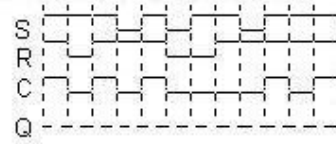
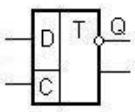
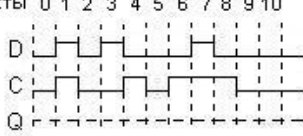
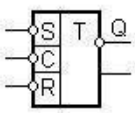
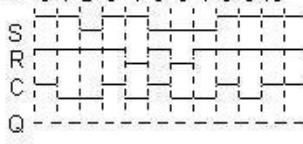
**Цель работы:** освоение построения простейших цифровых узлов на логических элементах микросхем серии K155 на основе изучения работы синхронизируемых одноступенчатых триггеров.

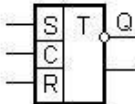
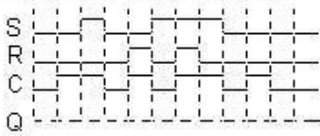
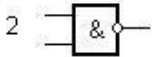
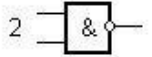
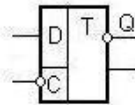
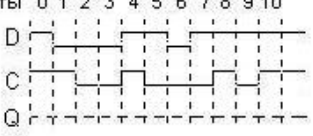
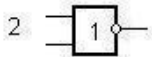
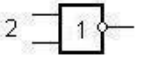
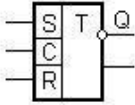
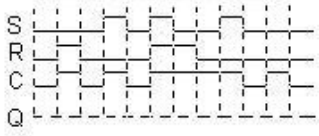
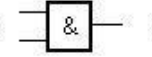
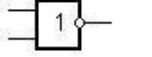
Для выполнения этой и последующих лабораторных работ потребуются методические указания «Элементы транзисторно-транзисторной логики» [7].

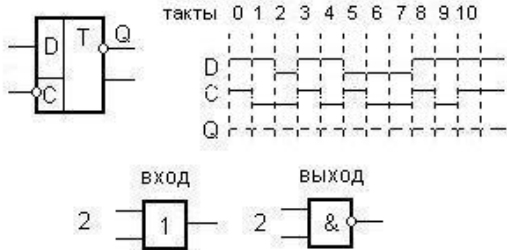
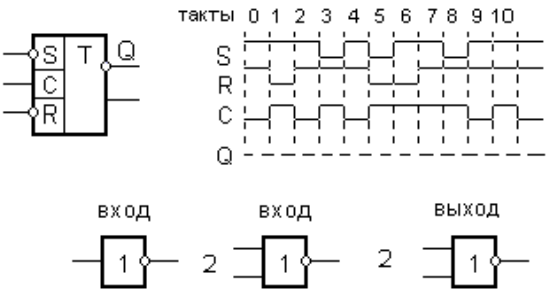
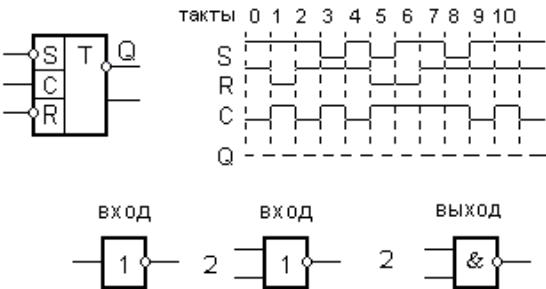
#### **Варианты заданий**

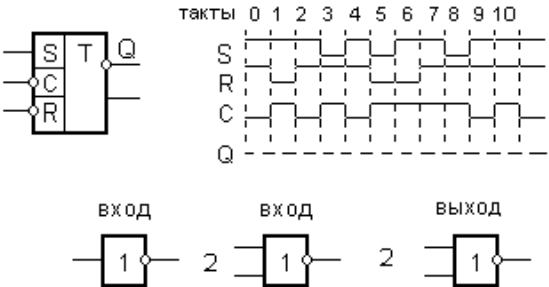
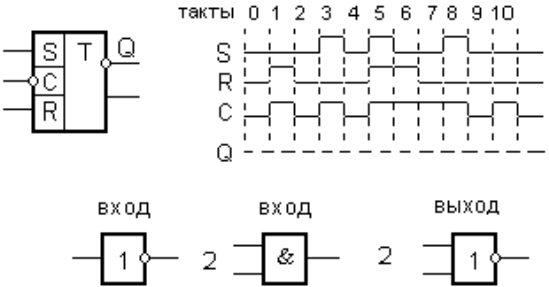
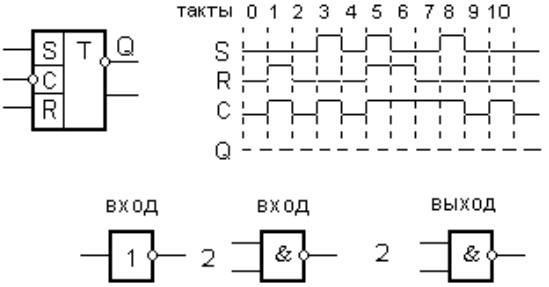
№ варианта	Задание
------------	---------



№ варианта	Задание
1	 <p>Такты: 0 1 2 3 4 5 6 7 8 9 10</p>  <p>ВХОД: 2-битный регистр с элементом 1.</p> <p>ВЫХОД: 2-битный регистр с элементом 1.</p>
2	 <p>Такты: 0 1 2 3 4 5 6 7 8 9 10</p>  <p>ВХОД: 2-битный регистр с элементом &amp;.</p> <p>ВЫХОД: 2-битный регистр с элементом &amp;.</p>
3	 <p>Такты: 0 1 2 3 4 5 6 7 8 9 10</p>  <p>ВХОД: 2-битный регистр с элементом 1.</p> <p>ВЫХОД: 2-битный регистр с элементом &amp;.</p>

№ варианта	Задание
4	<div style="display: flex; justify-content: space-around; align-items: flex-start;"> <div style="text-align: center;">  </div> <div style="text-align: center;"> <p>такты 0 1 2 3 4 5 6 7 8 9 10</p>  </div> </div> <div style="display: flex; justify-content: space-around; margin-top: 20px;"> <div style="text-align: center;"> <p>ВХОД</p>  </div> <div style="text-align: center;"> <p>ВЫХОД</p>  </div> </div>
5	<div style="display: flex; justify-content: space-around; align-items: flex-start;"> <div style="text-align: center;">  </div> <div style="text-align: center;"> <p>такты 0 1 2 3 4 5 6 7 8 9 10</p>  </div> </div> <div style="display: flex; justify-content: space-around; margin-top: 20px;"> <div style="text-align: center;"> <p>ВХОД</p>  </div> <div style="text-align: center;"> <p>ВЫХОД</p>  </div> </div>
6	<div style="display: flex; justify-content: space-around; align-items: flex-start;"> <div style="text-align: center;">  </div> <div style="text-align: center;"> <p>такты 0 1 2 3 4 5 6 7 8 9 10</p>  </div> </div> <div style="display: flex; justify-content: space-around; margin-top: 20px;"> <div style="text-align: center;"> <p>ВХОД</p>  </div> <div style="text-align: center;"> <p>ВЫХОД</p>  </div> </div>

№ варианта	Задание
7	 <p>Такты: 0 1 2 3 4 5 6 7 8 9 10</p> <p>ВХОД: 2 — 1</p> <p>ВЫХОД: 2 — &amp;</p>
8	 <p>Такты: 0 1 2 3 4 5 6 7 8 9 10</p> <p>ВХОД: 2 — 1</p> <p>ВХОД: 2 — 1</p> <p>ВХОД: 2 — 1</p> <p>ВЫХОД: 2 — 1</p>
9	 <p>Такты: 0 1 2 3 4 5 6 7 8 9 10</p> <p>ВХОД: 2 — 1</p> <p>ВХОД: 2 — 1</p> <p>ВЫХОД: 2 — &amp;</p>

№ варианта	Задание
10	 <p>Такты: 0 1 2 3 4 5 6 7 8 9 10</p> <p>ВХОД: 1, 2      ВХОД: 2      ВЫХОД: 1</p>
11	 <p>Такты: 0 1 2 3 4 5 6 7 8 9 10</p> <p>ВХОД: 1, 2      ВХОД: &amp;      ВЫХОД: 1</p>
12	 <p>Такты: 0 1 2 3 4 5 6 7 8 9 10</p> <p>ВХОД: 1, 2      ВХОД: &amp;      ВЫХОД: &amp;</p>

### Подготовка к лабораторной работе

1. Постройте таблицу состояний заданного триггера.

2. Выберите типы микросхем согласно заданию. Нарисуйте функциональные обозначения микросхем, обозначив номера выводов (цоколевку). Рядом, в увеличенном масштабе (4:1), нарисуйте корпуса микросхем с пронумерованными и обозначенными выводами.
3. В соответствии с заданием постройте по функциональному изображению принципиальную схему синхронизируемого одноступенчатого триггера с указанием номеров выводов микросхем и обозначений сигналов.
4. Постройте макровременные диаграммы сигналов в промежуточных точках и на выходах триггера в соответствии с заданными в варианте входными временными диаграммами.
5. Составьте программу испытаний работы триггера при помощи виртуального ДВП. Нарисуйте схему соединений в эксперименте по проверке функционирования триггера, изобразив корпуса микросхем с пронумерованными выводами и соединения выводов микросхем друг с другом и гнездами макетной платы (земля, питание, порты связи с виртуальным ДВП). Предусмотрите получение макровременной диаграммы на выходах всех элементов. (Продумайте при необходимости схему создания логической “1” для подачи на неиспользуемые входы.)

### ***Порядок выполнения работы***

1. Расположите на макетной плате заданные микросхемы

2. По разработанной принципиальной схеме и схеме эксперимента по проверке функционирования соберите триггер, подключив его к земле, питанию и портам виртуального ДВП. (При наличии неиспользуемых входов ИС подайте на них необходимые уровни.)
3. Предъявите собранную схему преподавателю.
4. Включите рабочую станцию.
5. Включите питание макетной платы.
6. Запустите приложение виртуального датчика временных последовательностей (виртуального ДВП) Application.exe из папки «Стенд».
7. Запишите в матрицу УС виртуального ДВП заданную последовательность входных воздействий на триггер.
8. Проверьте работу собранной схемы триггера в режиме «статика» в соответствии с таблицей состояний.
9. В режиме «динамика» получите на графопостроителях макровременных диаграмм состояния входов и выходов всех элементов схемы.
10. Снимите скриншоты матрицы УС и (в одинаковом масштабе) входных и выходных диаграмм.
11. В режиме «Динамика» подберите два отдельных такта, в которых изменение одного из управляющих сигналов (переход его из 0 в 1 или из 1 в 0) вызывает переключение триггера в противоположное состояние (в одном такте из 0 в 1, в другом – из 1 в 0).
12. Для дальнейших измерений воспользуйтесь рекомендацией раздела **Последовательность**

**измерения временных задержек цифровых схем при использовании виртуального ДВП.**

13. Запустите приложение FGen.exe, задайте периодическую последовательность прямоугольных импульсов с частотой не ниже 500 кГц и уровнями, совместимыми с ТТЛ. Не забудьте установить смещение.
14. Подайте управляющий сигнал с выхода генератора на вход триггера. Остальные входы оставьте без изменения.
15. Остановите ДВП в нужном такте.
16. Запустите осциллограф PCI-5114. Снимите совмещенные осциллограммы управляющего сигнала и сигнала на прямом выходе триггера, подключив их соответственно к каналам 0 и 1 осциллографа. Используйте запуск по соответствующему фронту управляющего сигнала. Измерьте с максимальной точностью длительности управляющего сигнала и выходного сигнала триггера, длительности фронта и спада каждого из сигналов, а также задержку срабатывания триггера.
17. В скриншоты результатов измерений включите окно функционального генератора.
18. Нарисуйте схему измерений с помощью осциллографа, покажите на ней все микросхемы и задействованные элементы рабочей станции.
19. Повторите пункты 14 и 15 для другого выбранного такта.
20. Получите скриншоты для всех результатов работы.

***Содержание отчета***

- титульный лист

- задание

по результатам подготовки к работе:

- принципиальная схема синхронизируемого одноступенчатого триггера и таблица состояний
- макровременная диаграмма состояний выходов триггера в соответствии с заданными в варианте входными диаграммами
- программа испытаний работы триггера
- состояние входов и выходов всех элементов схемы (объединенная макровременная диаграмма)
- схема эксперимента по проверке функционирования триггера

по результатам экспериментов:

- совмещенные во времени скриншоты диаграмм состояния входов и выходов всех элементов триггера с наименованием всех сигналов и Вашими комментариями
- схема эксперимента измерения динамических параметров триггера
- скриншоты осциллограмм с наименованием сигналов и обозначениями временных параметров триггера

### ***Задание для УИРС***

Проверьте в эксперименте правильность функционирования микросхемы триггера при реализации заданного режима. Соблюдайте требования по времени предустановки.



**Варианты заданий для УИРС**

<b>№ варианта</b>	<b>1</b>	<b>2</b>	<b>3</b>	<b>4</b>	<b>5</b>	<b>6</b>	<b>7</b>	<b>8</b>
Микросхема серии К155	ТВ1					ТМ2		
Режим триггера	JK	RS	D	T	RS	D	T	RS
Синхронный режим	+	+	+	+	-	+	+	-
Асинхронный режим	-	-	-	-	+	-	-	+

**4.8. Лабораторная работа 8. Изучение работы мультиплексоров**

**Цель работы:** изучение работы микросхемы мультиплексора К155КП7 и способов его подключения.

**Подготовка к лабораторной работе**

1. Нарисуйте функциональное обозначение микросхемы К155КП7, обозначив номера выводов. Рядом, в увеличенном масштабе (4:1), нарисуйте корпус микросхемы с пронумерованными и обозначенными выводами.
2. Постройте набор временных последовательностей (для записи на ДВП), который обеспечит проверку работоспособности К155КП7 по всем входам. Нарисуйте сигналы на выходах микросхемы для случая правильного функционирования микросхемы. Укажите изменения на выходах в случае, если оборвется один из входов микросхемы.
3. Продумайте при необходимости схему создания логической 1 для подачи на неиспользуемые входы.
4. Для удобства последующей работы постройте в отчете табл. 4.7, заполните последний столбец.

5. Нарисуйте схему эксперимента, изобразив корпус микросхемы с пронумерованными выводами, соединения выводов микросхемы с гнездами макетной платы (земля, питание, порты связи с виртуальным ДВП). Предусмотрите получение макровременной диаграммы на обоих выходах мультиплексора. Продумайте при необходимости схему создания логической 1 для подачи на неиспользуемые входы.

**Табл. 4.7. Таблица соединений выводов ДВП с информационными выводами микросхемы мультиплексора K155КП7**

<b>Номер вывода ДВП (DIO Line)</b>	<b>Тип порта ДВП</b>	<b>Обозначение сигнала КП7</b>	<b>Тип вывода КП7</b>	<b>Номер вывода КП7</b>
0	порт вывода	D0	вход	
1	—"	D1	—"	
2	—"	D2	—"	
3	—"	D3	—"	
4	—"	D4	—"	
5	—"	D5	—"	
6	—"	D6	—"	
7	—"	D7	—"	
8	—"	X0	—"	
9	—"	X1	—"	
10	—"	X2	—"	
11	—"	V	—"	
16	порт ввода	Q	выход	
17	—"	#Q (инверсия Q)	—"	

***Порядок выполнения работы***

1. Расположите ИС на макетной плате.
2. Подключите землю, питание и информационные линии. На неиспользуемые входы ИС подайте необходимые уровни.
3. Включите рабочую станцию.
4. Включите питание макетной платы.
5. Запустите приложение виртуального ДВП Application.exe из папки «Стенд».

***1. Проверка функционирования схемы по результатам домашней подготовки***

1. Запишите в матрицу УС подготовленную последовательность входных воздействий на мультиплексор.
2. Установите длительность такта.
3. В режиме «динамика» получите на графопостроителях макровременных диаграмм совмещенные диаграммы состояний входов и выходов всех элементов схемы и убедитесь в совпадении значений с сигналами, построенными при подготовке.
4. Снимите скриншоты матрицы УС и (в одинаковом масштабе) входных и выходных диаграмм.
5. Подберите два отдельных такта, в которых изменение одного из входных сигналов (переход его из 0 в 1 или из 1 в 0) вызывает переключение прямого выхода мультиплексора в противоположное состояние (в одном такте из 0 в 1, в другом – из 1 в 0).
6. Для дальнейших измерений воспользуйтесь рекомендацией раздела **Последовательность**

**измерения временных задержек цифровых схем при использовании виртуального ДВП.**

7. Запустите приложение FGen.exe, задайте периодическую последовательность прямоугольных импульсов с частотой не ниже 500 кГц и уровнями, совместимыми с ТТЛ. Не забудьте установить значение компенсации (смещения для создания импульсов положительной полярности).
8. Подайте сигнал с выхода генератора на выбранный вход мультиплексора. Остальные входы оставьте без изменений.
9. Остановите ДВП в нужном такте.
10. Запустите осциллограф PCI-5114, включив на нем оба канала, установив сопряжение («запитку») – DC, масштаб по амплитуде (на обоих каналах одинаковый) и времени.
11. Снимите совмещенные осциллограммы одного из входных сигналов и сигнала на прямом выходе мультиплексора, подключив их соответственно к каналам 0 и 1 осциллографа. Используйте запуск по соответствующему фронту входного сигнала. Замерьте длительности фронта и спада каждого из наблюдаемых сигналов, а также задержку срабатывания мультиплексора по отношению к выбранному входу. Измерение временных параметров проводите с помощью курсорных вычислений или вручную путем расчета на основе цены деления шкалы прибора (Time/Div).
12. Повторите пункт 11 для другого выбранного такта.
13. Сделайте скриншоты для всех результатов работы. В скриншот результатов измерений всегда включайте окно функционального генератора.

2. *Исследование работы мультиплексора в особых режимах*

1. Запишите в ДВП по входам, соответствующим D0-D7, уровень "1" только в тех тактах, номер которых совпадает с номером выхода. При подаче этих сигналов на информационные входы мультиплексора сигнал на выходе определяется сигналами, подаваемыми на управляющие входы ( $X_0$ ,  $X_1$ ,  $X_2$ ) исследуемой микросхемы.
2. Наберите в ДВП такие управляющие сигналы, чтобы во время первых 8-ми тактов на выходе постоянно держался уровень «1».
3. В режиме «динамика» получите на графопостроителях макровременных диаграмм совмещенные диаграммы состояний входов и выходов всех элементов схемы.
4. Снимите скриншоты матрицы УС и диаграмм.
5. Запустите осциллограф PCI-5114, попытайтесь получить на его экране сигнал с выхода мультиплексора и оценить его особенности. Для синхронизации осциллографа создайте отрицательный (нулевой) импульс в нулевом такте.
6. В этом эксперименте возникают «провалы» и «всплески» соответственно на прямом и инверсном выходах микросхемы. Поясните причину. Для этого нарисуйте предположительные микровременные диаграммы (осциллограммы) одного из провалов на выходе и входных сигналов, ответственных за этот провал, предполагая синхронизацию осциллографа сигналом соответствующего такта.
7. Продумайте для этого опыта способ устранения этих объектов: организацию стробирования микросхемы по входу С (V). Для этого предположите наличие коротких

- отрицательных импульсов в середине каждого такта, подаваемых на вход С (V). Нарисуйте для этого случая предположительную временную диаграмму сигналов на всех входах и выходах мультиплексора. Сделайте вывод.
8. Продумайте эксперимент, в котором можно было бы «поймать» с помощью триггера короткие отрицательные импульсы, соответствующие таким провалам.
  9. В отчет включите все полученные скриншоты диаграмм и осциллограмм с наименованием всех сигналов и указанием временных параметров.

### ***Содержание отчета***

- титульный лист
- по результатам предварительной подготовки:
  - рисунок микросхемы K155КП7 с цоколевкой и рисунок корпуса
  - заполненная таблица 4.8
  - диаграммы входных (12-ти) и выходных (2-х) сигналов (макровременные диаграммы)
  - схема эксперимента, соединения выводов микросхемы с гнездами макетной платы (земля, питание, порты связи с виртуальным ДВП)

по результатам экспериментов:

- схема соединений микросхемы и задействованных элементов рабочей станции
- скриншоты для режима работы мультиплексора в особом режиме
- «бумажная» микровременная диаграмма, поясняющая природу всплеска (провала) сигнала на выходе микросхемы в динамике

- по «бумажному» эксперименту со стробированием – полная макровременная диаграмма (все входные и выходные сигналы, включая короткие отрицательные импульсы (достаточной длительности для работы серии К155) в середине каждого такта на входе С (V) мультиплексора)

#### 4.9. Лабораторная работа 9. Изучение работы регистров (сдвигателей)

*Цель работы:* изучение работы микросхем сдвигателей К155ИР1 и К155ИР13, а также различных способов преобразования кодов.

##### *Подготовка к лабораторной работе*

**Внимание.** Данная лабораторная работа предусматривает выполнение большого числа экспериментов (13 опытов по получению макровременных диаграмм для К155ИР1 и К155ИР13, несколько опытов снятия осциллограмм для К155ИР1). Подготовьте текстовый файл с перечнем опытов для добавления комментариев к скриншотам сразу во время работы.

##### *Подготовка к изучению микросхемы К155ИР1*

1. Нарисуйте функциональное обозначение микросхемы К155ИР1 с указанием нумерации выводов (цоколевка). Рядом нарисуйте корпус микросхемы в масштабе 2:1 с нумерацией и функциональным обозначением всех выводов.
2. Зарисуйте таблицу функционирования регистра и пример временной диаграммы приема числа в

параллельном коде и преобразования его в последовательный код [7, с. 43].

3. Постройте временную диаграмму преобразования последовательного кода 1000, поступающего на регистр, на вход  $D_{0П}$ , старшими разрядами вперед. На диаграмме отразите все управляющие и информационные сигналы на входах и выходах регистра. Постройте диаграмму для случая поступления того же кода младшими разрядами вперед.
4. Для удобства последующей работы постройте в отчете **табл. 4.8**, заполните последний столбец.

**Табл. 4.8. Таблица соединений выводов ДВП с информационными выводами микросхемы сдвигающего регистра K155IP1**

Номер вывода ДВП (DIO Line)	Тип порта ДВП	Обозначение сигнала IP1	Тип вывода IP1	Номер вывода IP1
0	порт вывода	D0	вход	
1	—"	D1	—"	
2	—"	D2	—"	
3	—"	D3	—"	
4	—"	C1	—"	
5	—"	V	—"	
6	—"	$D_{0П}$	—"	
7	—"	C2	—"	
16	порт ввода	Q0	выход	
17	—"	Q1	—"	
18	—"	Q2	—"	
19	—"	Q3	—"	



*Подготовка к изучению микросхемы K155ИР13*

1. Нарисуйте функциональное обозначение микросхемы K155ИР13 с указанием нумерации выводов (цоколевка). Рядом нарисуйте корпус микросхемы в масштабе 2:1 с нумерацией и функциональным обозначением всех выводов.
2. Для удобства последующей работы постройте в отчете **табл. 4.9**, последний столбец заполните.

**Табл. 4.9. Таблица соединений выводов ДВП с информационными выводами микросхемы сдвигающего регистра K155ИР13**

Номер вывода ДВП (DIO Line)	Тип порта ДВП	Обозначение сигнала ИР13	Тип вывода ИР13	Номер вывода ИР13
0	порт вывода	D0	вход	
1	—"	D1	—"	
2	—"	D2	—"	
3	—"	D3	—"	
4	—"	D4	—"	
5	—"	D5	—"	
6	—"	D6	—"	
7	—"	D7	—"	
8	—"	V0	—"	
9	—"	V1	—"	
10	—"	C	—"	
11	—"	Da	—"	
12	—"	Db	—"	
13	—"	R	—"	
16	порт ввода	Q0	выход	
17	—"	Q1	—"	
18	—"	Q2	—"	
19	—"	Q3	—"	
20	—"	Q4	—"	
21	—"	Q5	—"	
22	—"	Q6	—"	
23	—"	Q7	—"	

### ***Порядок выполнения работы***

Данная работа предусматривает проведение большого количества опытов. Не забывайте сохранять соответствующие скриншоты матриц УС и (в одинаковом масштабе) диаграмм входных и выходных сигналов.

#### ***1. Преобразование параллельного кода в последовательный на микросхеме K155ИР1***

1. В соответствии с **табл. 4.8** подключите выводы микросхемы, расположенной на макетной плате, к питанию и земле, информационные входы и выходы подключите к портам ввода/вывода виртуального ДВП.
2. Включите рабочую станцию и питание макетной платы.
3. Запустите ДВП.
4. Наберите на ДВП временную диаграмму (матрицу УС), обеспечивающую прием числа N (N - номер бригады) и преобразование его в последовательный код (**опыт №1**).
5. Проверьте на диаграммах наличие и правильность всех входных и выходных сигналов.
6. Получите скриншоты матрицы УС и (в одинаковом масштабе) входных и выходных диаграмм.
7. Подберите такт, в котором изменение одного из выходов регистра (переход его из 0 в 1 или из 1 в 0) вызывает изменение другого выхода).
8. Для дальнейших измерений воспользуйтесь рекомендацией раздела **Последовательность измерения временных задержек цифровых схем при использовании виртуального ДВП**.
9. Запустите приложение FGen.exe, задайте периодическую последовательность прямоугольных импульсов с частотой не ниже 500 кГц и уровнями,

- совместимыми с ТТЛ. Не забудьте установить смещение.
10. Подайте сигнал с выхода генератора на вход синхронизации сдвига регистра. Остальные входы оставьте без изменений.
  11. Остановите ДВП в нужном такте.
  12. Запустите осциллограф PCI-5114, включив на нем оба канала, установив сопряжение («запитку») – DC, масштаб по амплитуде (на обоих каналах одинаковый) и времени.
  13. Снимите с предельной точностью осциллограммы входного синхросигнала и сигнала на выходе регистра, подключив их соответственно к каналам 0 и 1 осциллографа. Используйте запуск по соответствующему фронту входного сигнала. Замерьте длительности фронта и спада каждого из наблюдаемых сигналов, а также время задержки сигнала на выходе регистра относительно входного синхросигнала.
  14. В скриншот результатов измерений обязательно включите окно функционального генератора.
  15. Измерение временных параметров проводите с помощью курсорных вычислений или вручную путем расчета на основе цены деления шкалы прибора (Time/Div).
  16. Делайте скриншоты этого и всех последующих результатов.
  17. Снимите с предельной точностью совмещенные осциллограммы сигналов на соседних выходах регистра, отметив длительности перепадов, а также время задержки одного сигнала относительно другого.
  18. Наберите на ДВП прием числа N (номер бригады) и обеспечьте полный сдвиг принятого числа (**опыт №2**).

19. Наберите на ДВП прием номера бригады (N), выполните 5 сдвигов, потом прием числа (N+2) и еще 6 сдвигов (**опыт №3**).

*2. Преобразование последовательного кода в параллельный на микросхеме K155ИР1*

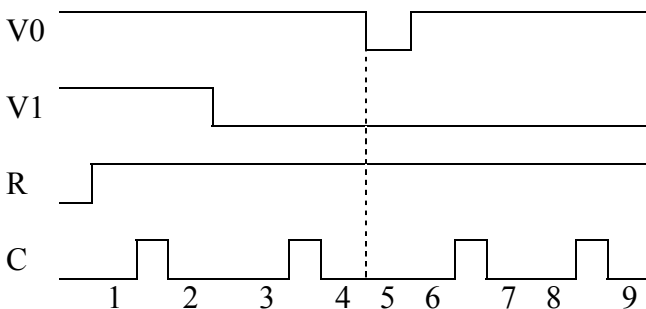
1. Оставив прежнее подсоединение к макетной плате, наберите временную диаграмму подачи на сдвигатель числа N в последовательном коде старшими разрядами вперед и преобразования его в параллельный код. После завершения преобразования числа обеспечьте хранение его в параллельном коде (**опыт №4**).

3. Повторите эксперимент для кода (N+2) – (**опыт №5**).

*3. Преобразование параллельного кода в последовательный на микросхеме K155ИР13*

1. В соответствии с **табл. 4.9** подключите микросхему K155ИР13, расположенную на макетной плате, к питанию и земле, информационные входы и выходы подключите к портам ввода/вывода виртуального ДВП.

2. Наберите на ДВП временную диаграмму, обеспечивающую прием числа NN (h) и преобразующую его в последовательный код (сдвиг старшими разрядами вперед) – (**опыт №6**). Диаграмма для управляющих сигналов должна иметь вид:



На диаграмме цифрами обозначены следующие моменты времени: 1 - прием кода; 3, 6, 8 - сдвиг; 5 - сдвиг вследствие неправильного управления. Получите диаграммы на экране монитора и сделайте скриншот.

Убедитесь, что в регистре произошел лишний сдвиг в момент смены управляющего сигнала  $\bar{V}O$  (точка 5). Это произошло потому, что смена режима допустима лишь при  $C=1$ .

3. Для устранения нежелательного сдвига в точке 5 проинвертируйте сигнал "С". Получите диаграммы. Убедитесь, что сдвиг происходит в точках 4, 7, 9 (**опыт №7**).
4. Сделайте скриншот.
5. Наберите на ДВП подготовленную временную диаграмму приема числа NN (h) и преобразования его в последовательный код. Освобождающиеся разряды заполните нулями. Получите скриншоты входных и выходных диаграмм для двух случаев: формирование последовательного кода старшими разрядами вперед и младшими разрядами вперед (**опыты №№8, 9**).

#### *4. Преобразование последовательного кода в параллельный на микросхеме K155ИР13*

1. Наберите на ДВП временную диаграмму поступления последовательного кода числа NN (h) старшими разрядами вперед (для четных бригад) и младшими разрядами вперед (для нечетных бригад) и преобразования его в параллельный код. После завершения преобразования обеспечьте хранение числа в параллельном коде (**опыт №10**). Сделайте скриншот.
2. Повторите эксперимент для кода  $(NN + 2)$  – **опыт №11**.

### *5. Исследование циклического сдвигателя на микросхеме K155ИР13*

1. Используя микросхему K155ИР13 в режиме циклического сдвига, организуйте датчик временной последовательности сдвига старшими разрядами вперед (**опыт №12**). Нарисуйте схему циклического сдвигателя.
2. Наберите временную диаграмму, реализующую микропрограмму приема кода NN (h) и циклического сдвига старшими разрядами вперед (**опыт №13**).
3. Сделайте скриншоты всех диаграмм.

### *Содержание отчета*

- титульный лист

по результатам домашней подготовки:

- рисунки микросхем K155ИР1, K155ИР13 с цоколевкой и рисунки корпусов
- заполненные таблицы 4.9 и 4.10
- макровременные диаграммы преобразования последовательного кода 1000, поступающего на вход D<sub>0п</sub> регистра ИР1 старшими разрядами вперед и младшими разрядами вперед.

по результатам домашней подготовки и экспериментов:

- таблицы функционирования ИР1 и ИР13 (для последнего с учетом результатов опытов № 6 и 7)
- схема циклического сдвигателя на ИР13

по результатам экспериментов:

- совмещенные во времени скриншоты диаграмм входных и выходных сигналов для всех опытов с указанием наименований регистра, опыта и имен сигналов (13

опытов по получению макровременных диаграмм для K155ИР1 и K155ИР13)

- для регистра ИР1 скриншоты осциллограмм с указанием наименований регистра, опыта и имен сигналов, масштабов по двум координатам и измеренных временных параметров (длительности фронта и спада входного синхросигнала и сигнала на выходе регистра, время задержки сигнала на выходе регистра относительно входного синхросигнала; длительности фронта и спада сигналов на соседних выходах регистра, время задержки одного сигнала относительно другого)

#### **4.10. Лабораторная работа 10. Изучение работы счетчиков**

*Цель работы:* изучить работу микросхем счетчиков K155ИЕ6 и K155ИЕ7.

##### ***Подготовка к лабораторной работе***

1. Зарисуйте корпус микросхемы счетчика K155ИЕ7 (K155ИЕ6) с нумерацией выводов (цоколевка). Убедитесь, что цоколевка микросхем K155ИЕ7 и K155ИЕ6 совпадает. Рядом нарисуйте функциональное обозначение счетчиков K155ИЕ7 и K155ИЕ6.
2. Для удобства последующей работы постройте в отчете **табл. 4.10**, общую для двух типов счетчиков, заполните последний столбец.

**Табл. 4.10. Таблица соединений выводов ДВП с информационными выводами микросхем счетчиков K155 ИЕ7, K155ИЕ6**

<b>Номер вывода ДВП (DIO Line)</b>	<b>Тип порта ДВП</b>	<b>Обозначение сигнала ИЕ7, ИЕ6</b>	<b>Тип вывода ИЕ7, ИЕ6</b>	<b>Номер вывода ИЕ7, ИЕ6</b>
0	порт вывода	D0 (D <sub>1</sub> )	ВХОД	
1	—"	D1 (D <sub>2</sub> )	—"	
2	—"	D2 (D <sub>4</sub> )	—"	
3	—"	D3 (D <sub>8</sub> )	—"	
4	—"	C	—"	
5	—"	+1	—"	
6	—"	-1	—"	
7	—"	R	—"	
16	порт ввода	Q0 (1)	ВЫХОД	
17	—"	Q1 (2)	—"	
18	—"	Q2 (4)	—"	
19	—"	Q3 (8)	—"	
20	—"	P	—"	
21	—"	Z	—"	

3. Постройте макровременные диаграммы работы счетчиков в соответствии с вариантами микропрограмм (таблицы «Варианты заданий...»). При построении используйте примеры, приведенные в [7, с. 54, 55].



**Варианты заданий для K155ИЕ6**

№ бригады	МИКРОПРОГРАММА							
	Прием числа	Счетный режим						
1	6	+1	+1	+1	+1	+1	-1	-1
2	7	+1	+1	+1	+1	-1	-1	-1
3	8	+1	+1	+1	-1	-1	-1	-1
4	9	+1	+1	-1	-1	-1	-1	-1
5	1	-1	-1	+1	+1	+1	+1	+1
6	2	-1	-1	-1	+1	+1	+1	+1
7	3	-1	-1	-1	-1	+1	+1	+1
8	4	-1	-1	-1	-1	-1	+1	+1
9	8	+1	+1	+1	+1	Уст.0	-1	-1
10	7	+1	+1	+1	+1	Уст.0	-1	-1
11	2	-1	-1	-1	-1	Уст.0	+1	+1
12	1	-1	-1	-1	-1	Уст.0	+1	+1

**Варианты заданий для K155ИЕ7**

№ бригады	МИКРОПРОГРАММА							
	Прием числа	Счетный режим						
1	C	+1	+1	+1	+1	+1	-1	-1
2	D	+1	+1	+1	+1	-1	-1	-1
3	E	+1	+1	+1	-1	-1	-1	-1
4	F	+1	+1	-1	-1	-1	-1	-1
5	1	-1	-1	+1	+1	+1	+1	+1
6	2	-1	-1	-1	+1	+1	+1	+1
7	3	-1	-1	-1	-1	+1	+1	+1
8	4	-1	-1	-1	-1	-1	+1	+1
9	E	+1	+1	+1	+1	Уст.0	-1	-1
10	D	+1	+1	+1	+1	Уст.0	-1	-1
11	2	-1	-1	-1	-1	Уст.0	+1	+1
12	1	-1	-1	-1	-1	Уст.0	+1	+1

4. Нарисуйте принципиальную схему каскадного соединения счетчиков: K155ИЕ7 (младший) и K155ИЕ6 (старший) – для бригад с четным номером; K155ИЕ6 (младший) и K155ИЕ7 (старший) – для бригад с нечетным номером. Определите, какой модуль пересчета имеет сформированный счетчик.
5. Предусмотрите два варианта управления счетчиком: а) прием числа и счет, б) циклический (бесконечный) инкремент или декремент (без использования микроопераций установки в 0 и/или приема числа). Для обоих случаев покажите на схеме необходимые входные сигналы.
6. Нарисуйте для сформированного 8-разрядного счетчика макровременную диаграмму работы в соответствии с микропрограммой: прием числа 9Е (h), +1, +1, +1, -1, -1, (для четных бригад); прием числа F8 (h), +1, +1, +1, -1, -1 (для нечетных бригад); на принципиальной схеме покажите сигналы, подаваемые на входы микросхем
7. Обратите внимание на состояние выходов P, Z.
8. Подготовьте схему эксперимента для каскадного соединения счетчиков, покажите на ней связи микросхем друг с другом и с портами ДВП.
9. Подготовьте информацию для матрицы УС ДВП, необходимую для реализации заданной микропрограммы.
10. Для заданного варианта каскадного соединения счетчиков продумайте реализацию с использованием функционального генератора следующих заданий (без использования микроопераций установки в 0 и/или приема числа):
  - циклический (бесконечный) инкремент счетчика (для четных бригад);

- циклический (бесконечный) декремент счетчика (для нечетных бригад).

### ***Порядок выполнения работы***

Данная работа предусматривает проведение большого количества опытов. Не забывайте сохранять соответствующие скриншоты матриц УС и (в одинаковом масштабе) диаграмм входных и выходных сигналов.

#### ***1. Исследование микросхемы K155ИЕ6***

1. Расположите ИС на макетной плате.
2. Подключите землю, питание и информационные линии.
3. Включите рабочую станцию.
4. Включите питание макетной платы.
5. Запустите приложение виртуального ДВП Application.exe.
6. Наберите на ДВП последовательность сигналов для реализации своего варианта микропрограммы.
7. Наблюдайте сигналы на выходах счетчика (6 выходов). Сделайте скриншоты входных и выходных диаграмм.
8. Запустите приложение FGen.exe, задайте периодическую последовательность прямоугольных импульсов с частотой не ниже 500 кГц и уровнями, совместимыми с ТТЛ. Не забудьте установить смещение.
9. Запустите осциллограф NI PCI-5114.
10. Подключите счетный сигнал к каналу 0 осциллографа, а один из выходов микросхемы (1, 2, 4 или 8) – к каналу 1.
11. Измерьте (с максимальной точностью) с помощью курсорных вычислений задержку сигнала на выходах счетчика относительно счетного сигнала. Сделайте скриншоты полученных осциллограмм. В скриншот

результатов измерений включите окно функционального генератора.

12. Измерьте с максимальной точностью задержку распространения сигнала переноса. Сохраните скриншот осциллограммы счетного сигнала и сигнала переноса.

### *2. Исследование микросхемы K155ИЕ7*

Проведите исследования аналогично K155ИЕ6.

### *3. Исследование каскадного соединения счетчиков K155ИЕ7 и K155ИЕ6*

1. Расположите ИС на макетной плате, организуйте каскадное соединение счетчиков согласно варианту для четной или нечетной бригады.
2. Подключите землю, питание и информационные линии.
3. Включите рабочую станцию.
4. Включите питание макетной платы
5. Запустите приложение виртуального ДВП Application.exe из папки «Стенд».
6. Создайте на ДВП последовательность сигналов для реализации своего варианта.
7. Получите диаграммы входных и выходных сигналов 8-разрядного счетчика (12 выходов) и сделайте скриншоты.
8. Запустите осциллограф NI PCI-5114, включив на нем оба канала, установив сопряжение (“запитку”) – DC, масштаб по амплитуде (на обоих каналах одинаковый) и времени.
9. Для четных бригад. Подключите выход Р (перенос) к каналу 0 осциллографа. Используя функциональный генератор, реализуйте циклический инкремент для своего варианта каскадного соединения счетчиков. Для

синхронизации запуска осциллографа используйте спад сигнала переноса P. Наблюдайте сигналы на выходах 8-разрядного счетчика, изменяя масштаб по времени. Сделайте скриншоты осциллограмм.

10. Для нечетных бригад. Подключите выход Z (заем) к каналу 0 осциллографа. Используя функциональный генератор, реализуйте циклический декремент. Для синхронизации запуска осциллографа используйте спад сигнала заема Z. Наблюдайте сигналы на выходах 8-разрядного счетчика, изменяя масштаб по времени. Сделайте скриншоты осциллограмм.

### ***Содержание отчета***

- титульный лист
- по результатам домашней подготовки:
- корпус микросхемы счетчика K155ИЕ7 (K155ИЕ6) с нумерацией выводов (цоколевка), функциональное обозначение счетчиков K155ИЕ7 и K155ИЕ6
  - заполненная таблица 4.11
  - заданные варианты микропрограмм и соответствующие макровременные диаграммы входных и выходных сигналов счетчиков K155ИЕ7 и K155ИЕ6
  - принципиальная схема каскадного соединения счетчиков (с указанием модуля пересчета): K155ИЕ7 (младший) и K155ИЕ6 (старший) – для бригад с четным номером; K155ИЕ6 (младший) и K155ИЕ7 (старший) – для бригад с нечетным номером; на схеме покажите сигналы, подаваемые на входы микросхем
  - макровременные диаграммы работы сформированного счетчика в соответствии с микропрограммой приема числа и счета для четных бригад и нечетных бригад
  - подготовленная информация для матрицы УС ДВП, необходимая для реализации всех заданных микропрограмм

- принципиальная схема циклического (бесконечного) инкремента или декремента для каскадного соединения счетчиков

по результатам экспериментов:

- скриншоты диаграмм входных и выходных сигналов, совмещенные во времени, реализующие заданные микропрограммы для счетчиков K155ИЕ6 и K155ИЕ7 в отдельности и для каскадного соединения счетчиков
- для счетчиков K155ИЕ6 и K155ИЕ7 скриншоты полученных осциллограмм с указанием имен сигналов, задержки сигнала на одном из выходов относительно счетного сигнала, а также задержки распространения сигнала переноса
- скриншоты осциллограмм сигналов для бесконечного инкремента или декремента в каскаде счетчиков

## 5. Использование среды NI Multisim и рабочей станции NI ELVIS II в курсовом проектировании

Проектирование – разработка технической документации, позволяющей изготовить устройство, которое функционирует заданным образом и имеет заданные свойства в заданных условиях. Проектирование «сверху вниз» предполагает переход от технического задания к электрическим схемам и конструкции устройства в целом.

В пособии [9] приведены подробные рекомендации по разработке функциональной и принципиальной схем, построению временной диаграммы, расчету схемы ФЛС, разработке конструкции цифрового устройства.

### 5.1. Моделирование схемы с использованием среды NI Multisim

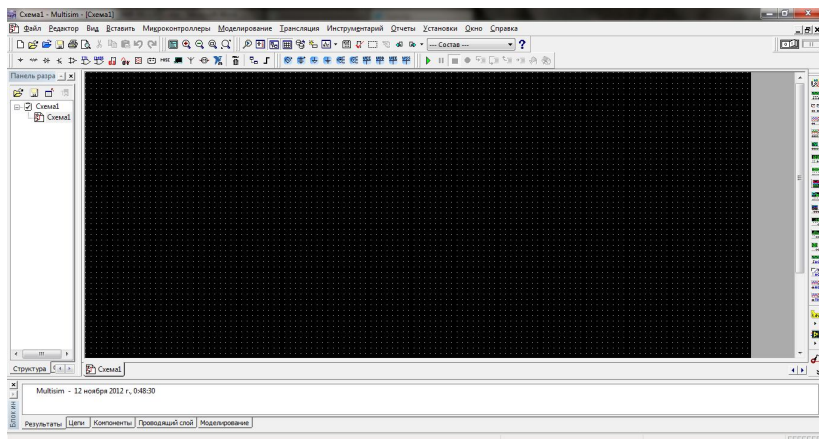
После разработки принципиальной схемы, до создания макета, можно выполнить моделирование работы схемы с использованием САПР<sup>48</sup>, что уменьшит временные затраты на отладку.

Для моделирования схемы предлагается воспользоваться средой **NI Multisim**, интерактивным симулятором схем, скриншот окна которого представлен на **рис. 5.1**. В среде **NI Multisim** осуществляется создание чертежа схемы с элементами, необходимыми для пошаговой отладки и

---

<sup>48</sup> Система автоматизированного проектирования – организационно-техническая система, предназначенная для автоматизации процесса проектирования.

наблюдения реакции схемы в контрольных точках. Разработчику доступна обширная библиотека компонентов и виртуальных приборов (встроенных симуляторов измерительных приборов).



**Рис. 5.1. Скриншот окна NI Multisim 11.0**

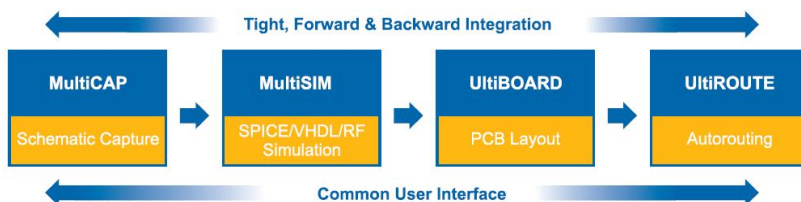
NI Multisim входит в пакет приложений Circuit Design Suite (CDS), разработанный компанией National Instruments Electronics Workbench Group.

На **рис. 5.2** показана структура взаимодействия модулей CDS (редакция официального руководства к 9 версии). Модули пакета:

- MultiCAP (Schematic Capture) – модуль ввода электрической схемы в САПР (рисования электрической схемы на экране с помощью специализированного редактора);



- UltiBOARD (PCB<sup>49</sup> layout) – топографический редактор печатных плат;
- UltiROUTE (Autorouting) – встроенная утилита автоматического размещения компонентов и трассировки проводников.



**Рис. 5.2. Взаимодействие модулей CDS**

### **Общие характеристики NI Multisim 11.0<sup>50</sup>:**

- более 17000 активных и пассивных электронных компонентов, которые можно использовать при моделировании работы схемы,
- более 90 различных символов для выводов компонентов,
- моделирование с использованием SPICE<sup>51</sup>,
- полная интеграция с NI Ultiboard,
- интеграция с LabVIEW,
- контроль ошибок в принципиальных схемах.

### ***Порядок моделирования схем***

1. Установите приложение NI Multisim.

<sup>49</sup> PCB, printed circuit board – печатная плата

<sup>50</sup> На момент написания данного пособия вышла версия 12.0

<sup>51</sup> Simulation Program with Integrated Circuit Emphasis программа моделирования с ориентацией на интегральные схемы

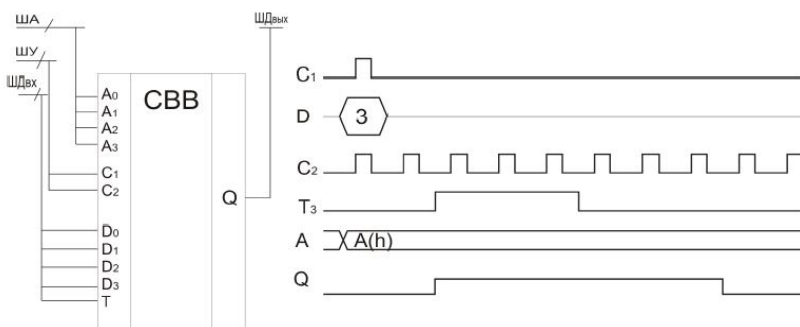
2. Запустите приложение (Пуск-Все программы-National Instruments-Circuit Design Suite-Multisim).
3. Расположите компоненты, используемые в вашем цифровом устройстве<sup>52</sup>, в рабочем пространстве и соедините их между собой.
4. Расположите в рабочем пространстве требуемые устройства измерения (произвольное число осциллографов, мультиметров) и соедините их выходы с входом и выходом схемы, промежуточными контрольными точками. Не забывайте соединять соответствующий вывод осциллографа с общей точкой (землей).
5. Для открытия окна виртуального прибора дважды кликните по пиктограмме устройства.
6. Нажмите кнопку «Пуск». Если при соединении компонентов не было допущено ошибок, моделирование работы схемы будет проходить успешно. В окнах приборов можно наблюдать значения сигналов, в окне осциллографа – временные диаграммы.

### *Пример разработки схемы по курсовому проекту*

**Задание:** спроектировать схему выдержки времени (СВВ), обеспечивающую задержку сигнала на заданную величину (рис. 5.3).

---

<sup>52</sup> В NI Multisim 11.0 отсутствуют отечественные ИС, поэтому подберите аналоги компонентам серий К155, К555, К531, К1533 из серии 74 и соответствующих серий.



**Рис. 5.3. Функциональная схема и макровременная диаграмма**

На входы D0-D3 по синхросигналу C1 поступает четырёхразрядный код D. При поступлении сигнала T на выходе Q также появляется сигнал, однако после окончания T на выходе Q сигнал продолжается некоторое количество тактов, определяемое принятым ранее числом D.

На макровременной диаграмме (рис. 5.3) показан пример, когда принимается число  $D=3$  и после окончания сигнала T сигнал Q оканчивается через 3 такта. Адрес устройства равен  $A(h)$ .

#### **Технические характеристики устройства:**

- система элементов – K155.
- длительность сигналов C1, C2 - 1 мкс.
- все выходы (кроме Q) сопрягаются со схемами K155.
- параметры сигнала Q:
  - при  $I_{\text{ВЫХ}}^0 = 22\text{мА}$ ,  $U^0 \leq 2,5\text{ В}$
  - при  $I_{\text{ВЫХ}}^1 = 1\text{мА}$ ,  $U^1 \geq 7\text{ В}$

#### **Задание для УИРС**

Смонтировать и отладить на учебной плате устройство СВВ и ФЛС.

### **Исследовать ФЛС**

- снять характеристики (ХВВ, входную, выходную)
- снять совмещённые осциллограммы сигналов на входе и выходе ФЛС
- исследовать изменение помехоустойчивости при различной величине нагрузки (для  $U_{\text{вых}}^1$ )

### **Исследовать СВВ**

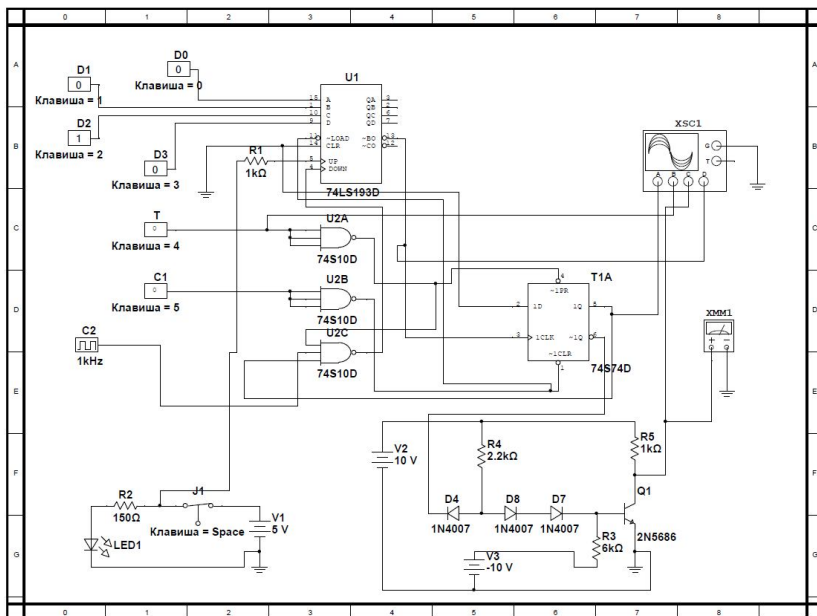
- снять осциллограммы в узловых точках
- исследовать поведение схемы, если повторно, до окончания сигнала Q (при Q = 1) поступит новый сигнал T.

На **рис. 5.4** – вид распечатанного из среды чертежа схемы с виртуальными приборами (осциллограф, мультиметр) и клавишами для задания логических уровней на входах схемы вручную. То есть, в схеме предусмотрены средства для пошаговой отладки и наблюдения реакции схемы в контрольных точках. Обратите внимание на обозначения: данный чертеж выполнен в стандарте ANSI. Выбор стандарта отображения ANSI<sup>53</sup>/DIN<sup>54</sup> осуществляется в меню Установки-Общие установки-Компоненты.

---

<sup>53</sup> American National Standards Institute – Американский национальный институт стандартов

<sup>54</sup> Deutsches Institut für Normung – Немецкий институт по стандартизации; Deutsche Industrie Norm – германский промышленный стандарт, ДИН



**Рис. 5.4. Вид распечатанной принципиальной схемы**

Схему и результаты моделирования продемонстрируйте преподавателю и после его одобрения приступайте к созданию макета устройства средствами навесного монтажа компонентов: выбору монтажной экспериментальной платы, разработке сборочного чертежа, схемы соединений и дальнейшей экспериментальной работе по монтажу, а затем отладке устройства с помощью лабораторного комплекса.

## **5.2. Общие принципы исследования и отладки цифровых устройств**

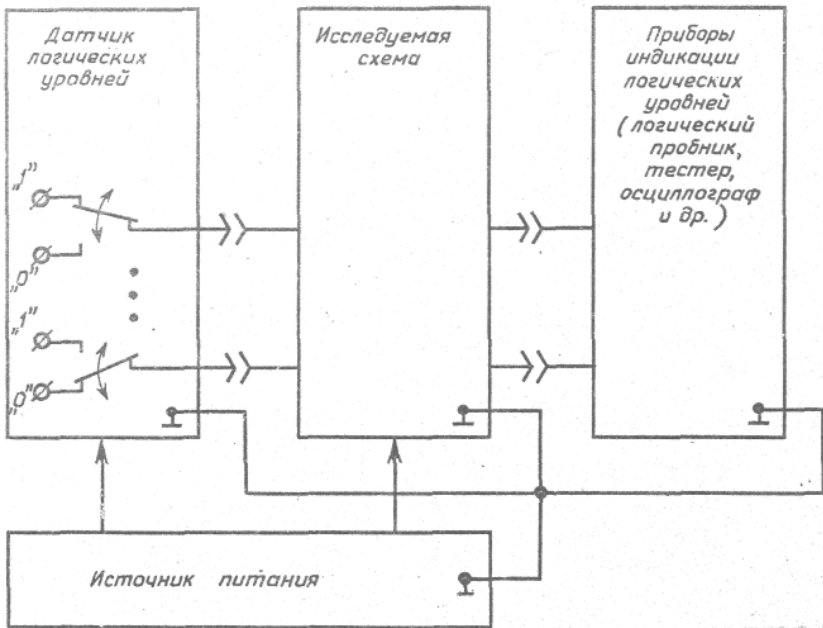
Отладка и исследование собранных узлов и устройств цифровой техники осуществляется путем подачи на входы схемы различных наборов значений управляющих сигналов,

регистрации наборов значений выходных сигналов и сравнения их с эталонными, рассчитанными теоретически. Перебор всех возможных значений наборов входных переменных затруднен из-за их большого числа, поэтому используется, как правило, сокращенный перебор. При этом выбор значений входных векторов, на которых осуществляется проверка правильности функционирования схемы, является в большинстве случаев неформальной процедурой, опирающейся на знание функционирования схемы и зависящей от многих параметров (наличие элементов памяти, глубина схемы и т.д.). Методы решения этой задачи рассматриваются в специальном разделе цифровой техники – технической диагностике.

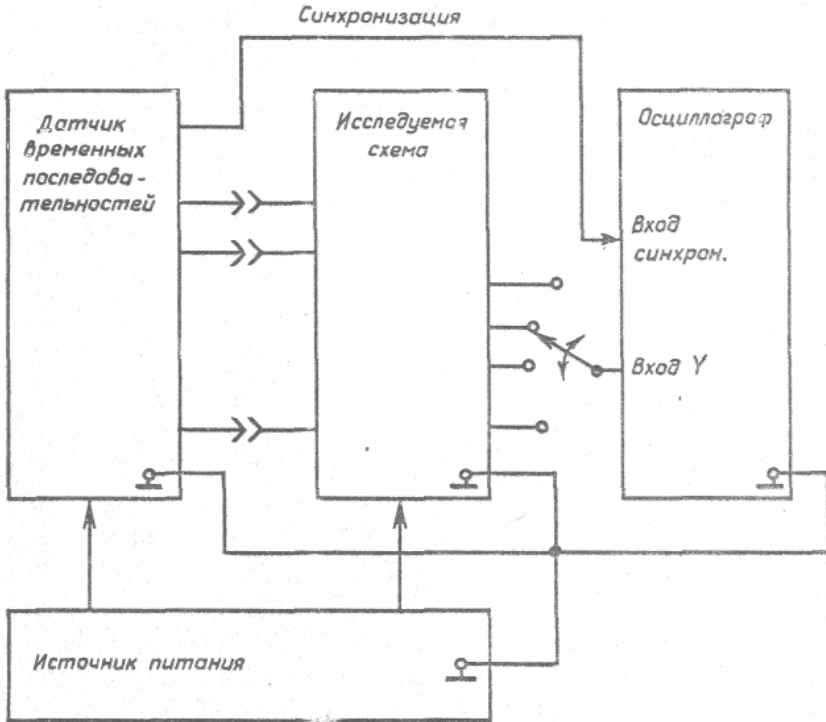
Различают два основных способа задания входных управляющих сигналов и регистрации значений сигналов на выходах исследуемого устройства:

- статический (**рис. 5.5**), при котором на входы исследуемой системы подаются вручную (от тумблеров, кнопок, коммутационных точек) различные наборы управляющих сигналов. Регистрация выходных сигналов может осуществляться при этом любым прибором, фиксирующим уровни «0» и «1» (логический пробник, светодиод, осциллограф и т.п.);

- динамический (**рис. 5.6**), при котором наборы управляющих сигналов подаются на входы исследуемой схемы от специальных датчиков в темпе, задаваемом генератором синхросигналов. Регистрация выходных сигналов осуществляется в этом случае только с помощью логических анализаторов или осциллографов, работающих в ждущих режимах с внешней синхронизацией.



**Рис. 5.5. Статический способ исследования схем**



**Рис. 5.6.** Динамический способ исследования схем при помощи датчика временных последовательностей и осциллографа

Возможны также смешанные способы, когда часть управляющих сигналов задается динамическим способом, а другая – статическим. Регистрация выходных сигналов осуществляется в этом случае так же, как и при динамическом способе.

В курсовом проектировании при отладке цифрового устройства рекомендуется именно такой смешанный способ, который реализуется с помощью кафедрального лабораторного комплекса: средств настольной рабочей станции NI ELVIS II, модульного цифрового осциллографа PCI-5114 и виртуального датчика временных последовательностей (ДВП).



## **Литература, ссылки на источники информации по рабочей станции, дополнительному оборудованию и программному обеспечению**

### *Основная*

1. LabVIEW для всех / Джеффри Тревис: Пер. с англ. Клушин Н. А. – М.: ДМК Пресс; ПриборКомплект, 2005. – 544 с.
2. Бирюков С. А. Применение цифровых микросхем серий ТТЛ и КМОП. – М.: ДМК, 1999. – 240 с.
3. Богодистова Е. С. Конспект лекций по дисциплине «Схемотехника. Память и аналоговые схемы» (на электронном носителе)
4. Введение в Multisim. Трехчасовой курс [/ni.com/Russia](http://ni.com/Russia)
5. **Желенков Б. В., Грамолин В.В. Схемотехника ЭВМ. Часть 1. – М.: МИИТ, 2002. – 78 с.**
6. Желенков Б. В. Основы построения логических элементов. Методические указания к лабораторным работам по дисциплине «Схемотехника ЭВМ». – М.: МИИТ, 2003. – 82 с.
7. Желенков Б. В. Элементы транзисторно-транзисторной логики. Учебное пособие. – М.: МИИТ, 2005. – 70 с.
8. Желенков Б. В. Основы построения цифровых схем. Методические указания к лабораторным работам по дисциплине «Схемотехника ЭВМ». – М.: МИИТ, 2003. – 55 с.
9. Желенков Б. В., Грамолин В. В., Новик Г. К. Схемотехника ЭВМ. Методические указания к

- курсовому проектированию. – М.: МИИТ, 2008. – 51 с.
10. Лехин С. Н. Схемотехника ЭВМ. – СПб.: БХВ-Петербург, 2010. – 672 с. (Глава 10. Цифро-аналоговые и аналого-цифровые преобразователи)
  11. Угрюмов Е. П. Цифровая схемотехника: учеб. пособие для вузов. 3-е изд., перераб. и доп. – СПб.: БХВ-Петербург, 2010. – 816 с.
  12. Che\_6 (на электронном носителе). Компьютерная обучающая программа исследования и тестирования цифровых схем (разработка Грамолина В. В.).
  13. Официальный сайт компании National Instruments <http://ni.com>

*Дополнительная*

14. Джонс М. Х. Электроника – практический курс. М.: Постмаркет, 1999. – 528 с. (1995 Cambridge University Press).
15. Хоровиц П., Хилл У. Искусство схемотехники: В 3-х томах. Пер. с англ. – 4-е изд., перераб. и доп. – М.: Мир, 1993. (Том 2. Глава 8. Цифровые схемы. Глава 9. Сопряжение цифровых и аналоговых сигналов) ISBN 5-03-002338-0.

## Приложение

Для запуска программного обеспечения, скомпилированного в среде LabView 2010, требуется Runtime Engine версии не ниже 2010. Скачать последнюю версию можно на сайте ni.com или по ссылке <http://joule.ni.com/nidu/cds/view/p/id/2087/lang/en>

Для корректного подключения настольной рабочей станции NI ELVIS II к компьютеру потребуется драйвер NIDAQmx не ниже версии 9.3. Скачать его можно также на сайте ni.com или по ссылке <http://joule.ni.com/nidu/cds/view/p/id/2337>

Для ускорения работы потребуется утилита NI ELVISmx версии не ниже 4.1. Скачать ее можно на сайте ni.com или по ссылке <http://joule.ni.com/nidu/cds/view/p/id/1279/lang/en>

**Св. план 2012г., поз. 119**

Богодистова Елена Сергеевна,  
Долгов Иван Сергеевич,  
Желенков Борис Владимирович

**Исследование цифровых схем в лабораторном  
комплексе с использованием системы NI ELVIS II**

### Учебное пособие

---

Подписано к печати	Формат 60x84 1/16
Тираж 100 экз.	Заказ №
Усл.-п.л. 14,0	Изд. №

---